

ZÁPADOČESKÁ UNIVERZITA V PLZNI  
FAKULTA ELEKTROTECHNICKÁ  
KATEDRA TECHNOLOGIÍ A MĚŘENÍ

Bakalářská práce

Modely a modelování tranzistorů mosfet



ZÁPADOČESKÁ UNIVERZITA V PLZNI  
Fakulta elektrotechnická  
Akademický rok: 2015/2016

## ZADÁNÍ BAKALÁŘSKÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Václav TRÍSKA**  
Osobní číslo: **E12B0480P**  
Studijní program: **B2612 Elektrotechnika a informatika**  
Studijní obor: **Komerční elektrotechnika**  
Název tématu: **Modely a modelování tranzitorů MOSFET**  
Zadávající katedra: **Katedra technologií a měření**

### Z á s a d y p r o v y p r a c o v á n í :

1. Zpracujte přehled (vybraných) modelů tranzistorů MOSFET.
2. Analyzujte rozdíly u vybraných modelů.
3. Zpracujte skripty pro modelování tranzistorů.
4. Diskutujte dosažené výsledky.

Rozsah grafických prací: **podle doporučení vedoucího**

Rozsah kvalifikační práce: **30 - 40 stran**

Forma zpracování bakalářské práce: **tištěná/elektronická**

Seznam odborné literatury:

**Student si vhodnou literaturu vyhledá v dostupných pramenech po doporučení vedoucího práce.**

Vedoucí bakalářské práce: **Ing. Lukáš Paločko**

Regionální inovační centrum elektrotech

Datum zadání bakalářské práce: **15. října 2015**

Termín odevzdání bakalářské práce: **2. června 2016**

## **Abstrakt**

Tato práce se zabývá tématem modelů a modelování tranzistorů MOSFET. V následujících odstavcích je rozebrána problematika tranzistoru MOSFET, včetně jeho historie. Dále je také část práce věnována modelům a modelování elektronických prvků a softwaru k tomu užívaných, klasifikace těchto modelů a jejich stručný přehled. Následující a nejdůležitější část práce je věnována tranzistorům MOSFET, jak jsou zmíněny v titulu práce.

## **Klíčová slova**

Tranzistor, MOSFET, modely, SPICE

## **Abstract**

This thesis deals with the topic of models and modeling of MOSFETs. The following paragraphs discuss the issue of MOSFET, also including its history. The next part of the thesis is devoted to the models and modeling of electronic components, software used for the modeling of these models and a brief summary of them. The following and main part of the thesis is dedicated to MOSFET transistors as mentioned in the title of the work.

## **Key words**

Transistor, MOSFET, modely, SPICE

## Prohlášení

Prohlašuji, že jsem tuto bakalářskou práci vypracoval samostatně, s použitím odborné literatury a prameny uvedených v seznamu, který je součástí téhle bakalářské práce.

Dále prohlašuji, že veškerý software použitý při řešení této bakalářské práce, je legální.

---

podpis

V Plzni dne

Václav Tříška

## Poděkování

Nejdříve bych chtěl poděkovat Ing. Lukášovi Paločkovi za odbornou pomoc s prací a vstřícné vedení bakalářské práce, konzultace a poskytování cenných rad a připomínek ohledně obsahu a úprav bakalářské práce. Také bych rád poděkoval svým rodičům za veškerou podporu při studiu fakulty Elektrotechnické.



# Obsah

<b>1</b>	<b>Tranzistor Mosfet</b>	<b>2</b>
1.1	Historie tranzistorů . . . . .	2
1.2	Unipolární tranzistor . . . . .	2
1.3	Tranzistor Mosfet . . . . .	3
1.3.1	Symboly MOS tranzistorů . . . . .	4
1.4	Základní operace . . . . .	5
<b>2</b>	<b>Modely a modelování elektronických prvků</b>	<b>11</b>
2.1	Nástroje na modelování elektronických obvodů . . . . .	11
2.1.1	Historie SPICE . . . . .	12
2.1.2	SmartSpice . . . . .	12
2.1.3	Netlist . . . . .	13
2.2	Modely a modelování tranzistorů MOSFET . . . . .	13
2.2.1	Modely na bázi povrchového potenciálu . . . . .	13
2.2.2	Modely založené na náboji (CB) . . . . .	14
2.2.3	Modely založené na prahovém napětí (VT-Threshold Voltage) . . . . .	15
2.3	Modelování tranzistorů . . . . .	16
2.4	Klasifikace modelů . . . . .	16
2.4.1	Nelineární modely tranzistoru . . . . .	16
2.4.2	Přehled modelů . . . . .	18
2.4.3	BSIM (Berkley Short-channel IGFET model) . . . . .	20
2.5	Přehled Berkley spice modelů . . . . .	20
<b>3</b>	<b>Základní modely tranzistorů MOSFET</b>	<b>22</b>
3.1	Historie modelů tranzistorů Mosfet . . . . .	22
3.2	Výpočty pro základní modely tranzistorů Mosfet . . . . .	23
3.3	Dosažené výsledky . . . . .	31

# Seznam obrázků

1.1	Tranzistor mosfet . . . . .	4
1.2	Běžně používané symboly pro tranzistory s N- kanálem . . . . .	5
1.3	Běžně používané symboly pro tranzistory s P-kanálem . . . . .	5
1.4	(a)N-kanálový tranzistor MOS.( $V_G \ll 0$ což má za následek akumulovaný kanál (žádný proudový tok); (b) $V_G \gg 0$ , a kanál je přítomen (proudový tok možný mezi kolektorem a emitorem) . . . . .	6
1.5	Důležité rozměry tranzistoru MOS . . . . .	8
1.6	Hustota náboje kanálem pro $V_{DS} > 0$ . . . . .	8
1.7	Pokud se $V_{DS}$ zvyšuje tak $V_{GD} < V_{th}$ a na konec sevře kanál drain . . . . .	9
3.1	I-V charakteristika tranzistoru MOSFET pro level 1 . . . . .	33
3.2	I-V charakteristika tranzistoru MOSFET pro level 2 . . . . .	33
3.3	I-V charakteristika tranzistoru MOSFET pro level 3 . . . . .	34
3.4	I-V charakteristika Tranzistoru MOSFET pro level 1, 2 a 3 . . . . .	34

# Seznam tabulek

2.1	Přehled vybraných modelů tranzistorů MOSFET . . . . .	20
-----	---	----

# Úvod

Tématem této bakalářské práce jsou Modely a modelování tranzistorů MOSFET. Cílem této práce je zpracovat přehled vybraných modelů tranzistorů MOSFET, analyzovat rozdíly u vybraných modelů, zpracovat rovnice pro modelování tranzistorů a diskutovat dosažené výsledky.

Bakalářská práce je rozčleněna do tří kapitol. První kapitola se věnuje tranzistorům MOSFET. Je zde rozebrána historie tranzistorů, unipolární tranzistory, tranzistory MOSFET a způsoby, kterými může MOSFET fungovat. Po zjištění, jak MOSFET funguje, se dá snadněji orientovat v modelech a zvládnout jejich problematiku.

V kapitole dvě jsou popsány nástroje na modelování tranzistorů. Tato kapitola se dotýká historie SPICE, kde jsou rozebrány simulační programy SPICE1, 2 a 3. Další část této kapitoly se zabývá modely a modelováním tranzistorů MOSFET, kde jsou rozebrány modely na bázi povrchového potenciálu, modely založené na náboji a modely založené na prahovém napětí. Je zde i část týkající se klasifikace modelů, kde se dozvíme něco o nelineárních modelech tranzistoru a jejich rozdělení. Na závěr této kapitoly je zpracován přehled modelů tranzistorů MOSFET.

Třetí kapitola popisuje výpočty prahového objemu parametru GAMMA, povrchového potenciálu PHI, nulového sklonu prahového napětí VTO a délky a šířky efektivního kanálu. Dále je zde řešena problematika rovnic pro modely MOSFET level 1, 2 a 3. Na konci této kapitoly jsou diskutovány dosažené výsledky.

# Kapitola 1

## Tranzistor Mosfet

### 1.1 Historie tranzistorů

Účinky tranzistoru nejprve patentoval v roce 1926 Julius Edgar Lilienfeld a v roce 1934 Oskar Heil. Praktické polovodičové součástky byly vyvinuty mnohem později. V roce 1947 byl efekt pozorován a vysvětlen týmem Williama Shockleyho v Bell Labs. Při návrhu obvodů nalézají uplatnění modely diodového typu. Mezi první modely řadíme Ebers-Mollův model. [1]

### 1.2 Unipolární tranzistor

Tranzistor řízený polem Field Effect tranzistor (FET) je tranzistor, který využívá pro řízení proudu kanálem elektrické pole pro řízení tvaru, a tím také můžeme řídit elektrickou vodivost kanálu z jednoho druhu nosiče náboje v polovodičovém materiálu. Tranzistory (FET) jsou také známé jako unipolární tranzistory. Existuje několik realizací, ale všechny disponují velkou vstupní impedancí. Je i provedení, kde je nízká vstupní impedance, které dosáhneme regulací vstupního proudu. Této schopnosti můžeme dosáhnout u tranzistoru non-FET. Připojíme emitor na základnu pro proud a to nám způsobí nízkou impedanci. Vodivost kanálu regulujeme napětím na vstupu (gate-brána), který je od kanálu izolován tenkou vrstvou oxidu. (Napětí na elektrodě “gate“ kumuluje náboj pod hradlem oddělené vrstvou oxidu). Hustota nosičů náboje zase ovlivňuje vodivost mezi source a drain. [2]

## 1.3 Tranzistor Mosfet

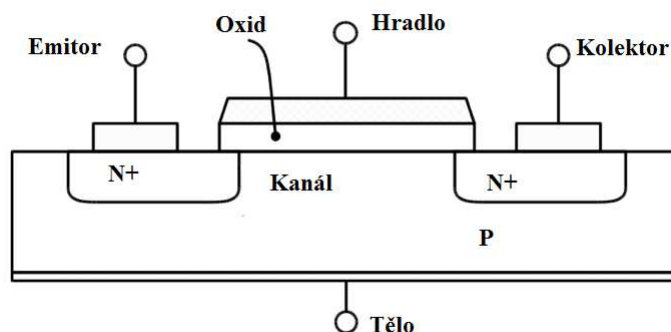
Tranzistory MOSFET patří do skupiny unipolárních tranzistorů. Mají elektrody (gate-hradlo; drain-kolektor; source-emitor). Je to jeden z druhů FET, který je nejvíc rozšířený v technice integrovaných obvodů. Nosiče náboje vstoupí do kanálu u zdroje a výstup je přes emitor (drain). Šířka kanálu je řízena napětím na elektrodě (gate), která se nachází fyzicky nad kanálem mezi drain a source. Je izolována od kanálu extrémně tenkou vrstvou kovového oxidu. Existují dva způsoby, kterými může MOSFET fungovat.

- **Ochuzený režim:** První způsob je známý jako princip (režim) vyčerpání. Pokud není napětí na gate, tak kanál vykazuje maximální vodivost. Jak se napětí na hradle zvyšuje (pozitivně nebo negativně, v závislosti na tom, zda má být kanál z polovodičového materiálu typu P nebo z materiálu typu N), tak kanál vodivost snižuje.
- **Obohacený režim:** Druhý způsob, jakým může fungovat MOSFET, se nazývá obohacený režim. Když není napětí na hradle (gate), tak tam ve skutečnosti není žádný kanál. Kanál je produkován aplikací napětí na gate. Čím vyšší napětí hradla je, tím lépe zařízení funguje.

MOSFET má určité výhody oproti konvenčnímu FET a JFET. Vzhledem k tomu, že brána je izolována z elektrického kanálu, žádný proud neteče mezi hradlem a kanálem, bez ohledu na to, jaké je napětí hradla (tak dlouho, dokud se nestane napětí tak velké, že způsobí rozklad kovové vrstvy oxidu). To znamená, že MOSFET má prakticky nekonečně malý vstupní proud. To dělá mosfety D-MOS, V-MOS, LD-MOS užitečnými pro výkonové aplikace. Tato zařízení jsou rovněž velmi vhodná pro integrované obvody se střední a vysokou integrací a také pro obvody s nízkou spotřebou. Vzhledem k tomu, že vrstva oxidu je extrémně tenká, MOSFET je náchylný na poškození elektrostatickým výbojem. [3]

### Mos Tranzistory

V současné době jsou nejpopulárnější technologie pro realizaci mikroobvodů CMOS tranzistory. Na rozdíl od většiny bipolární technologie, které tvoří dominantní použití pouze jednoho typu tranzistoru (NPN tranzistorů v případě BJT), CMOS obvody běžně používají dva komplementární typy tranzistorů s N-kanálem a P-kanálem. Přičemž tranzistor s N-kanálovým vedením používá pozitivní napětí hradla, a tranzistor s P-kanálovým využívá záporného napětí hradla. Kromě toho, elektrony se používají k toku proudu v tranzistoru

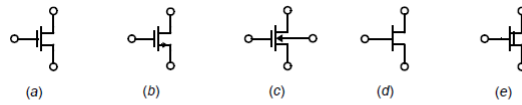


Obrázek 1.1: Tranzistor mosfet

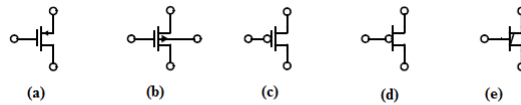
N-kanálem, přičemž jsou použity díry v tranzistoru s P-kanálem. Mikroobvody, které obsahují tranzistor s N-kanálem a P-kanálem jsou nazývány CMOS. Jsou to vlastně doplňky MOS tranzistorů. Zkratka MOS je pro polovodič kov-oxid, který v minulosti označoval gate, izolátor a kanál s regionovým materiálem. Nicméně, většina současné CMOS technologie využívá polysilikonový gate více než kovový. Před CMOS technologií byly široce dostupné procesy MOS, které využívaly pouze N-kanál (NMOS).[3]

### 1.3.1 Symboly MOS tranzistorů

Mnoho znaků je použito k prezentaci tranzistorů MOS. Obrázek č.1.2 ukazuje některé ze symbolů, které se použily k reprezentaci N-kanálových tranzistorů MOS. Symbol na obr. 1.2(a) je často používán. Z obrázku je zřejmé, že nejde poznat ze symbolu, zda je tranzistor N-kanálový nebo P-kanálový. Běžným pravidlem je převzít v případě pochybnosti, že je tranzistor N-kanálový. Obrázek 1.2(b) je nejběžněji používán pro symbol N-kanálového tranzistoru v analogovém designu. Šipka směrem ven indukuje, že tranzistor je N-kanálový a ukazuje nám směr proudu. MOS tranzistory mají ve skutečnosti čtyři vývody s tím, že čtvrtá svorka je substrát. V N-kanálovém zařízení je použitý P-substrát, který je běžně připojen k nejvíce zápornému napětí v mikroobvodu, zatímco v případě tranzistoru s kanálem (PMOS) je obvykle N-substrát spojen k nejvíce kladné části napětí. V těchto případech není substrát obvykle zobrazen v symbolu. Například proces N-NO by tvořil tranzistor N-kanálový v substrátu zahrnující celý mikroobvod, zatímco tranzistory P-kanálové jsou tvořeny z mnoha samostatných N-I substrátů. V tomto případě je většina z N-I substrátem připojena k nejvíce kladné části napájení, přičemž některé z nich mohou být připojené k jinému uzlu v obvodu (často je taky připojen k source tranzistoru, který není připojen k napájecímu zdroji). V tomto případě je zobrazen symbol na obr 1.2(c)



Obrázek 1.2: Běžně používané symboly pro tranzistory s N- kanálem



Obrázek 1.3: Běžně používané symboly pro tranzistory s P-kanálem

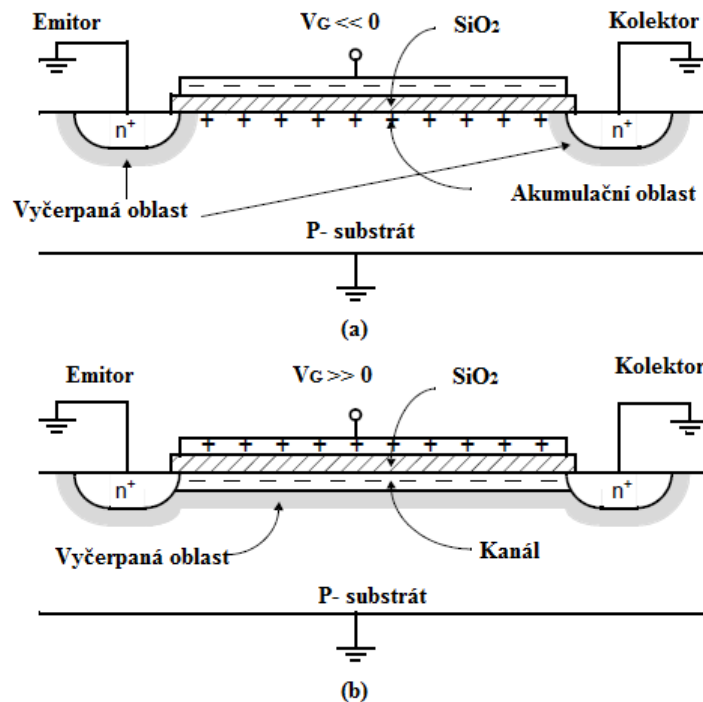
mohou být použity k zobrazení připojení substrátu explicitně. Někdy, v zájmu jednoduchosti izolace není gate výslovně znázorněn, jak je tomu v případě symbolu na obrázku 1.2(d). [3]

Jednodušší zápisy se používají v číslicových obvodech, kde nejčastější je STATIC CMOS se substrátem připojeným k napájecím rozvodům. Poslední symbol je zobrazen na obr. 1.2 (e), označuje N-kanálový tranzistor, kde zvláštní linka se používá k označení, že existuje fyzický kanál pro napětí gate-source ( $V_{gs} = 0V$ ). Tranzistory v ochuzeném režimu se používali ve starších NMOS technologiích, ale nejsou obvykle k dispozici v CMOS procesu.[3]

## 1.4 Základní operace

Základní operace MOS tranzistorů bude popsána s ohledem na N-kanálový tranzistor. Zvažme zjednodušené průřezy, které máme zobrazené na obr.1. 4, kde jsou zdroje, kanál a substrát je připojen k zemi. V tomto případě jsou operace tranzistoru MOS podobné kondenzátoru. Hradlo se chová jako jedna destička kondenzátoru a povrch křemíku těsně pod tenkou izolační vrstvou  $SiO_2$ , působí jako druhá deska. V případě, že napětí na hradle je velmi negativní, jak je zobrazeno na obrázku 1.4.(a), kladný náboj bude přitahován do kanálu. Vzhledem k tomu, že substrát byl původně dotovaný jako typ P, toto negativní napětí hradla má za následek jednoduché zvýšení dopingu kanálu na P+. Má za následek to, co se nazývá nahromaděný kanál. V případě kladného napětí se aplikuje na hradle kladný náboj, a tak nastane opačná situace, jak je uvedeno v obr. 1.4.(b). Pozitivní napětí  $V_{GS}$  přitahuje záporný náboj a transformuje oblast pod hradlem na kanál typu P. Stručně





Obrázek 1.4: (a) N-kanálový tranzistor MOS. ( $V_G \ll 0$  což má za následek akumulovaný kanál (žádný proudový tok); (b)  $V_G \gg 0$ , a kanál je přítomen (proudový tok možný mezi kolektorem a emitorem)

řeceno, dostatečně velké kladné napětí  $V_{GS}$  umožní tok proudu kanálem mezi elektrodami D-S. Napětí Gate-Source, pro které je koncentrace elektronů v rámci hradla rovna koncentraci děr v P substrátu daleko od hradla, se běžně označuje jako prahové napětí tranzistoru  $V_{tn}$  (pro N-kanál). Pro napětí gate-source větší než  $V_{tn}$  může nastat vodivý kanál a tok proudu mezi drain a source. U  $V_{tn}$  se předpokládá, že je tranzistor vypnutý a žádný proud neteče mezi elektrodami drain a source. Nicméně, je třeba poznamenat, že tento předpoklad nulového proudu  $I_{DS}$  tranzistoru je jen přiblížení.[3]

Ve skutečnosti, pro napětí hradla kolem  $V_{tn}$ , není žádná náhlá změna proudu a pro napětí gate-source menší než  $V_{tn}$ , může téct kanálem malé množství podprahového proudu. Napětí gate-source  $V_{GS}$  je větší než napětí  $V_{tn}$ . Jak se zvětšuje hustota elektronů, tak se zvětšuje kanál. Ve skutečnosti hustota nosičů a hustota náboje je přímo úměrná k  $V_{GS} - V_{tn}$ , který je často nazýván efektivní gate-source, napětí označeno jako  $V_{eff}$ . Konkrétně lze definovat:[3]

$$V_{eff} = V_{GS} - V_{tn} \quad (1.1)$$

Hustota náboje je pak dána vzorcem :

$$Q_n = C_{OX}(V_{GS} - V_{tn}) = C_{OX}V_{eff} \quad (1.2)$$

$C_{ox}$  je kapacitní brána na jednotku plochy a je dána:

$$C_{ox} = \frac{K_{OX}\epsilon_0}{t_{OX}} \quad (1.3)$$

kde  $K_{ox}$  je relativní permitivita  $SiO_2$  (přibližně 3,9) a  $t_{ox}$  tloušťka tenkého oxidu pod gate. Chceme-li získat celkovou kapacitu hradla, je nutné vynásobit efektivní bránu WL, kde W je šířka brány a L je efektivní délka kanálu. Tyto rozměry jsou uvedeny na obr.2.4., tím i snížení celkové kapacitní brány,  $C_g$  je dáno vztahem[3]

$$C_g = WLC_{OX} \quad (1.4)$$

a celkový náboj  $Q_{T-n}$  je dán vztahem

$$Q_{T-n} = WLC_{OX}(V_{GS} - V_{tn}) = WLC_{OX}V_{eff} \quad (1.5)$$

Kapacita hradla je jednou z kapacit a musí být schopna řídit obvody. Kapacita gate je také důležitá u nábojové injekce, která nastane při vypnutém tranzistoru MOS. Jelikož náboj kanálu  $Q_{T-n}$  musí proudit pod branou ven přes konektory k jiným místům obvodu. Dále v případě, že vypouštěcí napětí se zvýší nad 0 V, existuje drain-source potencionální rozdíl. Tento rozdíl má za následek proud, který teče z drain do source. Proud  $I_D$  je stejný jako odpor za předpokladu, že  $V_{DS}$  je malé. Tento vztah je dán podle[3]

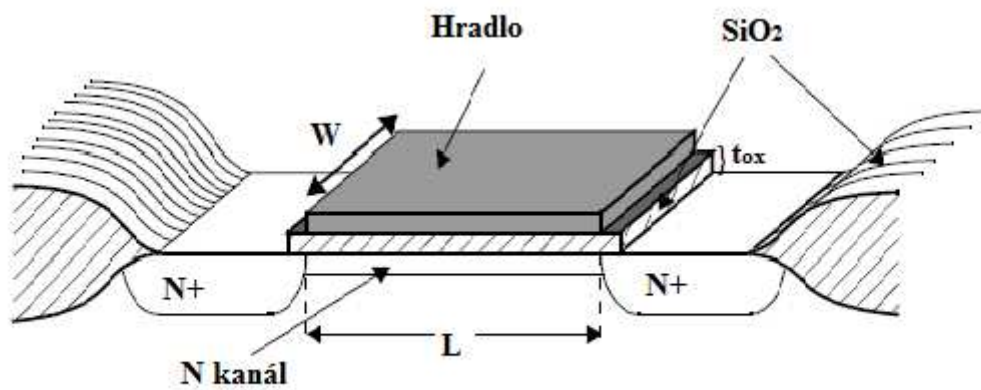
$$I_D = \mu_n Q_n \frac{W}{L} V_{DS} \quad (1.6)$$

kde  $\mu_n$  je pohyblivost elektronů v blízkosti povrchu křemíku a  $Q_n$  je koncentrace náboje kanálu na jednotku plochy (při pohledu shora dolů). Pohyblivost elektronů je  $\mu_n = 0,14m^2/Vs$  v křemíku, klesající se zvyšující se koncentrací příměsí na  $0,01-0,06m^2/Vs$  v moderních NMOS tranzistorech. Když se délka kanálu zvětšuje, tak proud drain-source klesá, přičemž tento proud narůstá, ať už jako hustota nebo zvyšující se šířka tranzistoru. Použití předchozích vzorců má za následek[3]

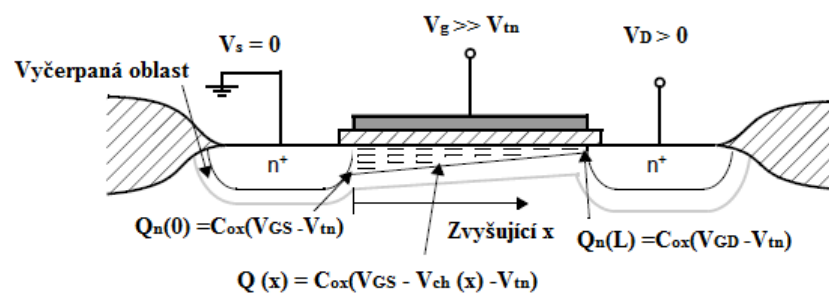
$$I_D = \mu_n C_{OX} \frac{W}{L} (V_{GS} - V_{tn}) V_{DS} = \mu_n C_{OX} \frac{W}{L} V_{eff} V_{DS} \quad (1.7)$$

kde by mělo být zdůrazněno, že tento vztah platí pouze pro drain-source napětí blízko nuly (tj.  $V_{ds}$  mnohem menší než  $V_{eff}$ )

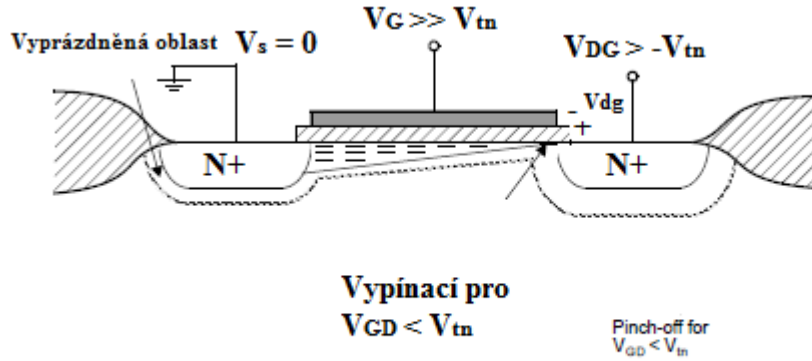
Jak se zvyšuje napětí  $V_{DS}$ , koncentrace náboje kanálu klesá na drainu. Tento pokles je



Obrázek 1.5: Důležité rozměry tranzistoru MOS



Obrázek 1.6: Hustota náboje kanálem pro  $V_{DS} > 0$



Obrázek 1.7: Pokud se  $V_{DS}$  zvyšuje tak  $V_{GD} < V_{th}$  a na konec sevře kanál drain

vzhledem k menšímu rozdílu napětí gate-to-drain na tenký oxid gate. Jinými slovy, jelikož drain napětí je podle předpokladu, tak při vyšším napětím než je na source, se zvýší gradient napětí od source k zátěži, což vede k menšímu napětí gate-to-drain v blízkosti odtoku. Vzhledem k tomu, že hustota náboje ve vzdálenosti  $x$  od konce source kanálu je úměrná  $V_G - V_{ch}(x) - V_{tn}$ , jak je  $V_G - V_{ch}(x)$  klesá hustota náboje rovněž. Tento účinek je znázorněn na obr.1.6. [3]

$$V_G - V_{Ch}(L) = V_{GD} \quad (1.8)$$

Nicméně jak se zvyšuje  $V_{DS}$  a hustota se snižuje v blízkosti odtoku, tak se vztah stává nelineárním. Vzhledem k tomu, že se napětí drain zvyšuje v určitém okamžiku, napětí gate-to-drain se na konci drain kanálu sníží na prahovou hodnotu  $V_{tn-}$ . Je to minimální napětí gate-to-drain potřebné pro n nosiče v kanálu. Tedy na konci se vypouštěcí kanál přiškrtí, jak je znázorněno na obr.1.7. Tento Pinch-off dochází na  $V_{gd} = V_{tn}$ , protože drain napětí na konci je jednoduše roven  $V_d$ . [3]

$$V_{DG} > -V_{tn} \quad (1.9)$$

Označíme-li  $V_{ds-sat}$  jako napětí drain-source, když je kanál přiškrcen, tak ho můžeme nahradit:

$$V_{DG} = V_{DS} - V_{GS} \quad (1.10)$$

a nalézt ekvivalentní výraz pro pinch-off.[3]

$$V_{DS} > V_{DS-sat} \quad (1.11)$$

Kde  $V_{DS-sat}$  je dán:

$$V_{DS-sat} = V_{GS} - V_{tn} = V_{eff} \quad (1.12)$$

## Kapitola 2

# Modely a modelování elektronických prvků

SPICE je simulační program, který klade důraz na integrované obvody. Je to univerzální a otevřený simulátor pro analogové elektronické obvody. Jedná se o program, který slouží v integrovaném obvodu a PCB designu ke kontrole integrity návrhů obvodů a předvídá jeho chování, na rozdíl od návrhů PCB úrovní složených z diskretních součástek. Simulování obvodového chování pomocí programu SPICE je průmyslový způsob standardu, jak ověřit funkci obvodu na úrovni tranzistoru před výrobou integrovaného obvodu. Obvodové simulační programy popisují jednotlivé prvky obvodu (tranzistory, rezistory, kondenzátory, atd.) a jejich spojení a chování. Obecné rovnice produkované jsou nelineární diferenciální algebraické rovnice, které jsou řešeny pomocí implicitních integračních metod (Newtonovou metodou a řídkými technickými maticemi). Jak technologie postupovaly a starší modely se staly nedostatečnými, SPICE simulátory přidaly mnoho jiných modelů tranzistorů. Pokus o standardizaci těchto modelů tak, aby sady parametrů modelů mohly být použity v různých simulátorech, což bylo vytvořeno pro pracovní průmysl. Standardní modely dnes zahrnují BSIM3, BSIM4, BSIMSOI, HISUM a MEXTRAM. [4]

### 2.1 Nástroje na modelování elektronických obvodů

Simulační programy se používají jako nástroje na modelování elektronických obvodů. Simulační programy jsou například SPICE, ELDO, atd.

### 2.1.1 Historie SPICE

SPICE byl vyvinut na univerzitě v Californii (Electronics Research Laboratory) v roce 1960 pro modelování nelineárních obvodů. Byl vyvinut na zakázku pro ministerstvo obrany Spojených států Amerických.

- **SPICE1:** V roce 1973 byl SPICE1 představen na konferenci. SPICE1 prošel několika úpravami, které vedly k tomu, že mohl být používán i v domácnostech. SPICE1 byl naprogramován v programovacím jazyce FORTRAN s použitím metod pro řešení uzlových napětí elektronických obvodů. Uzlová napětí mají svá omezení při modelování obvodů, kde se vyskytují prvky jako například cívky, řízené zdroje. SPICE1 měl k dispozici poměrně málo obvodových prvků a používal pevné přechodové jevy.
- **SPICE2:** Skutečná popularita simulátoru SPICE začala v roce 1975, kdy byl představen SPICE2. I tento model byl naprogramovaný v programovacím jazyce FORTRAN. SPICE2 je vylepšený program s více obvodovými prvky. Mezi modifikace patřili TIMESTEP přechodová analýza, integrační metoda, formulace rovnic pomocí modifikované metody uzlových napětí (omezení vyhnout se uzlovým napětím) a inovativní systém přidělování paměti FORTRAN. Do SPICE2 byla zahrnuta řada polovodičových kompaktních modelů. Tři úrovně MOSFET modelu, kombinovaného Ebers-Moll a Gummel-Poon bipolárního modelu.
- **Spice3:** Byl vyvinutý v roce 1989. Byl napsán v jazyce C a používá stejnou syntaxi netlist. Také byl dodán systém vykreslení X Window . SPICE3 přidal sofistikovanější MOSFET modely, které byly nezbytné vzhledem k pokrokům v polovodičové technice. Zejména byla přidána rodina BSIM modelů, která byla rovněž vyvinuta na univerzitě v Berkley. SPICE sloužil jako základ pro mnoho dalších simulačních programů pro modelování elektronických obvodů, v akademickém světě, v průmyslu a v komerčních produktech. SPICE rozvíjejí některé společnosti stále a to na bázi simulačních programů obvodů. Mezi ně patří ADICE, LTSpice a TINA. [4]

### 2.1.2 SmartSpice

SmartSpice je komerční verze SPICE (simulačního programu s důrazem na integrované obvody), vyvinutý společností Silvaco. SmartSpice se používá k návrhům komplexních analogových obvodů (analyzovat kritické sítě, charakterizovat buněčné knihovny a ověřit

analogové vzory pro smíšené signály). SmartSpice je kompatibilní s oblíbenými analogovými modely. To podporuje snížený konstrukční prostor simulačního prostředí a je oblíbenou volbou v elektronickém průmyslu. [4]

### 2.1.3 Netlist

Netlist představuje popis propojení mezi součástkami v celém obvodu a je v podobě textového souboru. Obsahuje všechny součástky a hodnoty, které jsou propojeny uzly. Mnohé simulátory umí načíst informace o elektrickém obvodu nejen v grafické podobě schémat, ale i v podobě textového souboru, tedy netlistu. SPICE především funguje na bázi textového souboru. [4]

## 2.2 Modely a modelování tranzistorů MOSFET

Přesné analytické a kompaktní modely tranzistorů jsou základním předpokladem v oblasti počítačové podpory pro projekční činnost, neboť věrně představují chování tranzistorů a vlastnosti prostřednictvím sady modelů. Stejně jako existují různé skupiny designérů, které se specializují na analogové, digitální či smíšené signály šířící v širokém rozsahu frekvence a síly, modelování má specifické požadavky v závislosti na přesnosti, výpočetním úsilí a aplikaci. Proto je několik přístupů k modelování MOSFET přijatými různými modelovacími skupinami. V současné době mohou být dostupné modely rozděleny do následujících kategorií:[9]

- Modely na bázi povrchového potenciálu
- Modely založené na náboji
- Modely založené na prahovém napětí

### 2.2.1 Modely na bázi povrchového potenciálu

Možný přístup pro výpočet povrchu zahrnuje povrchový potenciál u napětí source a drain z konce kanálu. Následně se náboj kanálu vztahuje k povrchu potenciálu v daném bodě kanálu, z něhož získáme výrazy pro proudy. U vzorce č.2.1 je integrační hodnota  $V_C$  změněna na potencionální  $\varphi_S$  následujícím způsobem:

$$I_{DS} = -\mu_{neff} \frac{W}{L} \int_{\phi_{sS}}^{\phi_{sD}} Q_n(\phi_S) \frac{dV_C}{d\phi_S} d\phi_S \quad (2.1)$$



Modely založené na SP mají následující hlavní funkce:

- U většiny modelů, které jsou založeny na bázi povrchového potenciálu obecně platí, že substrát/objem se bere jako referenční terminál, který zajišťuje symetrický provoz tranzistorů.
- Povrchové potenciály napětí u source a drain jsou vypočítány analyticky nebo numericky pro dané koncové napětí. Pro výpočet povrchového potenciálu lze použít složité analytické vyjádření nebo numerické techniky. Pokud je výpočet hotov, je důležité aby výpočetní čas byl přijatelný pro simulaci obvodu.
- Tento přístup má potenciál charakterizovat různé jevy vyplývající z technologie škálování. Zabývá se přirozenou mírnou inverzí regionu, vzhledem k zahrnutí z difúzní složky proudu.
- Velkou výhodou tohoto modelování je jeho vlastní schopnost přesně popsat proud  $I_d$  a jeho vyšší deriváty, bez přerušení v celém rozsahu provozu zařízení.
- Mezi příklady modelů na bázi povrchového potenciálu se řadí například Philips MM11, HiSIM, SP, PSP.[9]

### 2.2.2 Modely založené na náboji (CB)

Důraz kladený v přístupu modelování založeném na náboji je zjednodušený, ale přesný v modelování inverze v kanálu, a to vztahující se na kanál potenciálu pro získání konečného kompaktního analytického vztahu pro proud nebo napětí. V modelování založeném na přístupu náboje se obecně proud  $I_{ds}$  vyjadřuje v rovnici č.2.2. Inverze vyjadřuje hustotu náboje jako proměnnou v integrálu, jak je uvedeno níže:

$$I_{DS} = -\mu_{neff} \frac{W}{L} \int_{Q_{nS}}^{Q_{nD}} Q_n(\phi_S) \frac{dV_c}{dQ_n} dQ_n \quad (2.2)$$

Vlastnosti této třídy modelů jsou:

- Většina modelů na bázi náboje je vyvíjena s referenční velikostí a to se dělá v souladu s fyzikální souměrností tranzistoru.
- Kontinuita proudu a jeho derivátů v přechodu v různých režimech provozu je obecně zajištěna pomocí matematických funkcí interpolace.

- Při vhodné linearizaci hustoty inverze náboje je kompaktní vztah pro malý parametr signálu. Pokud jde o předpětí, tak může být získána analyticky v každé provozní oblasti, která je vhodná zejména pro analogový design.
- U některých modelů založených na náboji se používají numerické algoritmy pro přesné modelování náboje kanálu.
- Příkladem modelu založeném na náboji je EKV, ACM, BSIM 5.[9]

### 2.2.3 Modely založené na prahovém napětí (VT-Threshold Voltage)

Modely založené na prahovém napětí jsou postaveny na regionálním zastoupením MOS tranzistoru v provozu slabé a silné inverze. Tento přístup byl realizován na jednom z prvních MOS tranzistorů na dlouhém kanálu v simulátoru SPICE. V rámci přístupu VT se dá rovnice řešit tímto způsobem:

$$I_{DS} = -\mu_{eff} \cdot \frac{W}{L} \int_0^{V_{DS}} Q_n dV_{CS} \quad (2.3)$$

kde  $Q_n$  vyjadřuje potenciál kanálu a prahové napětí VT pomocí regionálního výrazu. Obecné rysy prahového napětí založené na modelování jsou následující:

- Provoz tranzistoru je modelován jako referenční zdroj.
- Vyhlazování (interpolací), kde byly funkce později začleněny k poskytnutí kontinuity výrazu pro proud a jeho deriváty u přechodných regionů provozu.
- Tyto modely jsou k dispozici pro široký rozsah variací technologie v souvislosti s tranzistorem MOSFET.
- Trvalého upgrad modelu umožnil neustále vyvíjet a držet krok s vylepšeními v MOSFET technologiích.
- Příkladem modelů založeném na prahovém napětí je například Berkley MOSFET model 1-3, BSIM 1-4, a Philips MM9.[9]

## 2.3 Modelování tranzistorů

Tranzistory jsou jednoduché zařízení s komplikovaným chováním. Aby byla zajištěna spolehlivá činnost obvodů s použitím tranzistorů, je nutné vědecky modelovat fyzikální jevy, pozorované v jejich provozu pomocí modelů. Existuje celá řada různých modelů, které sahají do složitosti a účelu modelování. Tranzistorové modely lze rozdělit do dvou hlavních skupin: modely pro návrh samotného tranzistoru a pro návrh elektronického obvodu.

- **Modely pro konstrukci zařízení:** Moderní tranzistor má vnitřní strukturu, která využívá komplexní fyzikální mechanismus. Konstrukce zařízení vyžaduje podrobné znalosti o výrobních procesech, implementaci iontů, nečistotách difúze, nárůstu oxidů, žíhání a leptání, které ovlivňuje zařízení. Procesní modely simulují výrobní kroky a poskytují mikroskopický popis zařízení „geometrie“ na simulátoru zařízení.
- **Modely pro obvody:** Tranzistorové modely jsou používány téměř pro všechny moderní konstrukční elektronické práce. Tyto modely jsou využívány SPICE pro předvídání chování analogového elektronického obvodu. Složitost a nákladnost vývoje integrovaných obvodů vede k nutnosti užívání simulačních nástrojů, které každým rokem dodají na komplexnosti, složitosti a přesnosti. Úplné a přesné modely umožňují velké procento funkčních elektronických obvodů během jedné interacie. Moderní obvody jsou obvykle velmi složité a parametry těchto obvodů lze obtížně předpovědět bez přesných počítačových modelů. Modely tranzistoru popisují parametry tranzistoru v závislosti na technologii.[10]

## 2.4 Klasifikace modelů

V klasifikaci modelů se dozvíme něco o nelineárních modelech tranzistoru a jejich rozděleních. Modely jsou rozděleny na nelineární modely tranzistoru, které se dále dělí na další skupiny modelů.

### 2.4.1 Nelineární modely tranzistoru

Nelineární modely lze rozdělit do třech hlavních skupin. První skupina jsou fyzikální modely, druhá empirické modely a třetí tabulkové modely. Použití nelineárních modelů, které popisují celou operační oblast tranzistoru, je nutné pro digitální provedení, pro obvody, které pracují v režimu velkého signálu (jako jsou výkonové zesilovače a směšovače),

a pro simulaci velkého signálu každého obvodu, například pro stabilitu nebo analýzu zkreslení. Nelineární modely jsou používány v simulačních programech, jako je SPICE. Modely v simulačním programu SPICE jsou hybridy fyzikálních a empirických modelů.

- **Fyzikální modely:** Jedná se o modely založené na zjednodušeném fyzikálním popisu tranzistoru, které popisují parametry tranzistoru v závislosti na technologii. Parametry uvnitř těchto modelů jsou založeny na fyzikálních vlastnostech, jako je tloušťka oxidu, koncentrace substrátového dopingu, pohyblivosti nosiče, apod. V minulosti se tyto modely používaly značně, ale nyní jsou nevhodné z důvodu složitosti moderních tranzistorů (z hlediska výpočtového výkonu). Nicméně, najdou místo v ruční analýze (v koncepční fázi návrhu obvodu), například pro zjednodušené odhady omezení signálu.
- **Empirické modely:** Tento typ modelu je založen výhradně na proložení křivkou, s využitím jakékoliv funkce a hodnoty parametrů nejméně zapadajících dat k tomu, aby simulace tranzistoru byla funkční. Na rozdíl od fyzikálního modelu, parametry v empirickém modelu nemusí mít zásadní základ.
- **Tabulkové modely:** Třetí typ modelu je forma s vyhledávací tabulkou, s velkým počtem hodnot pro běžné parametry zařízení a parazitní zařízení. Tyto hodnoty jsou indexovány v odkazu na jejich odpovídající kombinaci předpětí. Přesnost modelu je zvýšena zahrnutím dalších datových bodů v tabulce. Hlavní výhodou tohoto typu modelu je snížení simulačního času. Omezením těchto modelů je, že pracují nejlépe pro vzory, které používají zařízení v tabulce (interpolace) a jsou nespolehlivé pro zařízení mimo tabulky (extrapolace).
- **Velký-signal:** Počítačové modely pro zařízení musíme neustále vyvíjet, aby se udržel krok se změnami v technologii. Pro pokus o standardizaci parametrů modelu používaných v různých simulátorech byl pro pracovní skupinu průmyslu vytvořen model Rada Compact (podporovat používání standardních modelů).
- **Malý signál-nelineární obvody:** Malý signál nebo nelineární modely jsou používány k vyhodnocení stability, zisku, hluku a šířky pásma, a to jak v koncepčních fázích obvodů (rozhodovat mezi alternativními nápady ještě před tím, než je simulace oprávněná), tak za použití počítače. Model s malým signálem je generován tím, že deriváty proud-napěťové křivky zkreslují bod nebo Q-bod. Dokud je signál malý vzhledem k nelinearitě zařízení, deriváty se nesmějí výrazně lišit, a mohou být považovány za standardní lineární obvodový prvek. Velkou výhodou modelů malých

signálu je, že mohou být řešeny přímo, zatímco velký signál u nelineárních modelů je obvykle řešen iterativně s možnými konvergenčními nebo stabilizačními problémy. Zjednodušení lineárního modelu využívá pro řešení lineárních rovnic, například simultánní rovnice, determinanty, a teorie matic, zejména Cramerovo pravidlo. Další výhodou je to, že nelineární model je snadnější vymyslet.[6]

## 2.4.2 Přehled modelů

Tato kapitola se zabývá modely tranzistorů MOSFET. Pro srovnání modelů, zde poukáží na model level 1 a další modely v průběhu vývoje.

- **MOSFET model level 1:** Je to model navržen v Berkley. Rovnice jsou jednoduché oproti novějším modelům a použití bylo využito především pro tranzistory s dlouhým kanálem.
- **MOSFET model level 2:** Model, který navazuje na model level1, ale na rozdíl od předchozího modelu zohledňuje účinky krátkého kanálu (např. rychlejší saturace). Problémem modelu úrovně 2 je složitá matematika, která vede k náročným výpočtům.
- **MOSFET model level 3:** Byla celkem stabilní verze, která zjednodušuje verzi modelu levelu 2. Tato verze se velmi ujala pro tvorbu návrhů digitálních obvodů.
- **BSIM:** Tento model je označován jako level 4 a bylo to pokračování modelu levelu 3. Neklade takový důraz na fyzikální formulaci zařízení, ale snaží se o vyjádření fyzikálního chování tranzistoru. Je to generace, která zahrnuje rozměry zařízení v modelu rovnic a parametrů.
- **BSIM 2:** Navazuje na modely BSIM, je vhodný pro analogové návrhy obvodů. Nevýhoda tohoto modelu je nespojitost průběhu v první derivaci I–V a C–V charakteristiky. Proto byl model BSIM2 nahrazen modelem BSIM3.
- **BSIM 3:** Model BSIM3 je nástupce dřívějších modelů (BSIM a BSIM2). V modelu BSIM3 je velké množství fyzikálních vlastností skutečného tranzistoru pro oba typy tranzistoru N i P. Je závislý na délce a šířce kanálu. Má za úkol simulovat reálné chování MOS tranzistoru při dané teplotě. Je to třetí generace BSIM modelů, kde výpočetní robustnost a fyzický základ tvoří hlavní roli. Stále rostoucí počet

parametrů je veliký problém pro tento přístup a přesto je to standard průmyslu. Můžeme říci, že čím máme novější verzi modelu, tak tím máme reálnější výsledky simulací.

- **Varianty BSIM 3:** Mezi varianty BSIM3 patří 3V3.1; 3V3.2 a 3V3.3. Čím máme novější variantu modelu, tím máme lepší řešení matematických a fyzikálních vlastností.
- **BSIM 4:** BSIM 4 nabízí vylepšení v oblasti I–V charakteristiky a šumových vlastností tranzistorů. Opět nám tento model nabízí několik vylepšení na úkor předchozích modelů.
- **HSPICE level 28:** Je velice podobný modelům BSIM, ale v tomto modelu byly provedeny změny a modifikace v matematickém zápisu.
- **EKV MOSFET:** Tento model je matematický model polovodičových metal-oxidových tranzistorů řízených polem (MOSFET), který je určen pro simulaci obvodu a analogových obvodů. Na rozdíl od jednodušších modelů, jako jsou kvadratické modely, EKV model je přesný, i když MOSFET operuje v podprahové oblasti.[14,15,5]

Název modelu	Klasifikace modelů	ELDO (level karty)	HSPICE (level karty)
Mosfet model level1	Model založený na $V_{th}$	1	1
Mosfet model level2	Model založený na $V_{th}$	2	2
Mosfet model level3	Model založený na $V_{th}$	3	3
BSIM	Model založený na $V_{th}$	8	13
BSIM2	Model založený na $V_{th}$	11	39
BSIM3	Model založený na $V_{th}$	47	49
BSIM4	Model založený na $V_{th}$	60	54
EKV MOSFET	Model založený na $CB$	44	55

Tabulka 2.1: Přehled vybraných modelů tranzistorů MOSFET

### 2.4.3 BSIM (Berkley Short-channel IGFET model)

BSIM se vztahuje k rodině modelů tranzistorů MOSFET pro integrované obvody. Odkazuje se také na BSIM skupiny umístěné v Ústavu elektrotechniky a výpočetní techniky (EECS) na univerzitě v California v Berkley, která vyvíjí tyto modely. Přesné modely tranzistoru jsou potřebné pro elektronické simulace obvodů, které jsou potřebné pro integrované obvody. Zařízení zmenší každý proces generace, pro které jsou zapotřebí nové modely, aby přesně odpovídaly chování tranzistorů. Komerční a průmyslové analogové simulátory přidaly mnoho jiných zařízení, protože technologie postupovaly a starší modely se staly nepřesnými. Snaha o standardizaci těchto modelů byla taková, aby sada parametrů modelů mohla být použita v různých simulátorech. BSIM modely, které byly vyvinuty u UC Berkley, jsou jedním z těchto norem: BSIM 3, BSIM 4, BSIM 6, BSIM-SOI. Ostatní modely podporované radou jsou PSP, HICUM a MEXTRAM. [5]

## 2.5 Přehled Berkley spice modelů

ELDO podporuje úroveň Berkley modelů level 1-3 pro MOSFET tranzistory. MOSFETy jsou instance s vyhrazeným písmenem M, které nám udává typ prvku.

Hladiny Berkley SPICE modelu jsou modely 1, 2, 3, které jsou implementovány v ELDO jako level = 1, 2, 3. DC charakteristiky MOSFET jsou definovány parametry tranzistoru, kde jedno vybereme. např. KP, LAMBDA, PHI a GAMA. Parametry tranzistoru jsou vypočteny v ELDO. Uživatelem zadané hodnoty vždy mají přednost před vypočítanými hodnotami. VTO je pozitivní (negativní) pro režim povznesení a negativní (pozitivní) pro režim vyčerpání N-kanál (P-kanál) zařízení. Kapacita (nábojový prostor) je modelována třemi stálými kondenzátory CGSO, CGDO a CGBO. Kapacitní ohled na gate je nelineární kapacitní tenký oxid, který se rozdělí mezi gate, source a objemové oblasti. Nelineární vyčerpání vrstva kapacit pro oba substráty se rozdělí do dna periférie, kde se liší síla spojovacího napětí MJ a MJSW. Respektive, jsou určeny parametry CBD, CBS,

CJ, CJSW, MJ, MJSW a PB. Tento model navrhl Meyer a je po částech napětí lineární a závislý na kapacitním modelu. Některé přesahy mezi parametry se popisují uzly, například zpětný proud lze zadat jako IS (v Amperéech) nebo jako JS ( $A.m^{-2}$ ). První z nich je absolutní hodnota, zatímco druhý se vynásobí AD a AS kartou modelového zařízení. Stejná myšlenka platí i pro nulové zkreslení kapacit CBD a CBS (ve Faradech) na jedné straně a CJ ( $F.m^{-2}$ ) na straně druhé. Parazitní drain a source jako série zdrojů mohou být vyjádřena jako jako RD a RS v  $\Omega$  nebo RSH ( $\Omega/\text{čtverec}$ ), přičemž se RD a RS vynásobí počtem čtverců NRD a vstup NRS na modelu přístrojové karty. Teplota modelů polovodičů může být definována v ELDO pomocí parametru TMOD. Pokud tento parametr není přítomen, předpokládá se, že globální teplota okruhu je TNOM. Individuální teplotní model zařízení lze nastavit pomocí volitelného instančního parametru T. [15]



# Kapitola 3

## Základní modely tranzistorů MOSFET

### 3.1 Historie modelů tranzistorů Mosfet

V letech 1960-1970 se začaly vyrábět simulační programy zaměřené na analýzu nelineárních obvodů. Účelem tohoto vývoje bylo především testování nových obvodů vyrobených pro vznikající pole integrovaných obvodů. SPICE, který vyšel v roce 1972, je hmatatelným výsledkem úsilí při vývoji simulačních programů na UC Berkeley. Od svého vzniku, SPICE nebo některé z jeho mnoha derivátů, byl neocenitelným zdrojem při vyhodnocování výkonosti IC před jeho integrací.

- **Model level 1** je první MOSFET model pro modely SPICE simulátoru. Je často nazývaný Shichman-Hodges model-zjednodušený první model, vhodný pouze pro dlouho kanálový tranzistor. Level 1 popisuje současnou závislost na napětí gatu, která je větší než prahové napětí. Sub-prahový proud má nulovou hodnotu. Model úrovně 2 se zabývá efekty spojenými se zařízením malé geometrie. Na rozdíl od úrovně 1, dílčí práh proudu není roven 0.
- **Model level 2** je výpočetně velmi složitý a často se vyskytují problémy později. Model Level 3 je semi-empirický model vyvinut tak, aby nedostatky úrovně 2 zmizely. Běží rychleji než úroveň 2 a konvergenční problémy se vyskytují jen zřídka.
- **Model level 3** je kapacitní model, jinak nazývaný Ward-Dutton model. Hlavní chybou úrovně 3 jsou nesprávné modulace podprahového proudu a výstupní vodivosti. Rychlý vývoj technologií MOS v roce 1980 ukázal, že Level 1, 2 a 3 modelů nebyly zjevně vhodné, aby efektivně simulovaly obvody s velkým počtem stále menších tranzistorů.[15]

## 3.2 Výpočty pro základní modely tranzistorů Mosfet

Kapitola č.3.2 popisuje výpočty prahového objemu parametru (GAMMA), povrchový potenciál (PHI) nulové zkreslení prahového napětí (VTO) a efektivní délku kanálu a šířky.[15]

### Objemová prahová hodnota parametru (GAMMA)

Není-li přiřazena hodnota GAMMA , tak se vypočítá takto:

$$GAMMA = \frac{\sqrt{2 \cdot q \cdot \varepsilon_{SI} \cdot NSUB}}{COX} \quad (3.1)$$

### Povrchový potenciál (PHI)

Není-li přiřazena hodnota PHI, tak je vypočtena takto:

$$PHI = 2 \cdot V_t \cdot \ln\left(\frac{NSUB}{ni}\right) \quad (3.2)$$

kde  $V_t$  je teplotní napětí

### Nulový sklon prahového napětí (VTO)

Není-li přiřazena hodnota VTO, tak je vypočtena jako:

$$VTO = WK - \frac{q \cdot NSS}{COX} + GAMMA \cdot \sqrt{PHI} + PHI \quad (3.3)$$

kde WK se vypočte takto, pokud TPG se rovná buď 1 nebo -1:

$$WK = type \cdot \frac{(-TPG \cdot eg - PHI)}{2} \quad (3.4)$$

pokud je TPG rovno 0, pak:

$$WK = -0,05 - \frac{eg}{2} - type \cdot \left(\frac{PHI}{2}\right) \quad (3.5)$$

kde typ je 1 pro N-kanál a -1 pro P-kanál:

$$eg = 1,16 - \left(7,02 \cdot 10^{-4} \cdot \frac{TNOM^2}{TNOM + 1108}\right) \quad (3.6)$$

### Délka a šířka efektivního kanálu

Délka a šířka efektivního kanálu jsou stanoveny následovně:

$$L_{eff} = L - 2 \cdot LD_{scal}; W_{eff} = L - 2 \cdot WD_{scal} \quad (3.7)$$

Pro level 12, 13, a 17 je délka a šířka určena jako:

$$L_{eff} = L \cdot LMLT + DL_{scal} - 2 \cdot (LD_{scal} - DEL_{scal}) \quad (3.8)$$

$$W_{eff} = W \cdot WMLT + DW_{scal} - 2 \cdot WD_{scal} \quad (3.9)$$

## MOSFET level 1 rovnice:

Rovnice popisují stupeň MOSFET level 1. Tato úroveň je poměrně jednoduchá, protože id neobsahuje žádné mobility degradace modelu, účinek nasycení nosiče nebo slabou inverzi modelu.[15]

### Prahové napětí ( $V_{th}$ )

pokud  $VBS \leq 0$  poté:

$$V_{th} = V_{bi} + GAMMA \cdot \sqrt{PHI - vbs} \quad (3.10)$$

další:

$$V_{th} = V_{bi} + GAMMA \cdot \left( \sqrt{PHI} - \left( 0.5 \cdot \frac{vbs}{\sqrt{PHI}} \right) \right) \quad (3.11)$$

kde:

$$V_{bi} = VTO - GAMMA \cdot \sqrt{PHI} \quad (3.12)$$

### Saturační napětí ( $V_{dsat}$ )

Saturační napětí u levelu1 je vzhledem k pinch-off na straně drain vypočtena podle následujícího vztahu:

$$V_{dsat} = vgs - vth \quad (3.13)$$

### $I_{ds}$ aktuální rovnice

Pro Cut-off region ( $vgs < V_{th}$ ):  $I_{ds} = 0$ ,

pro lineární region ( $vgs > V_{th}$  a  $vds \leq V_{dsat}$ ), pro saturační region ( $vgs > V_{th}$  a  $vds > V_{dsat}$ ):

$$I_{ds} = KP \cdot \frac{W_{eff}}{L_{eff}} \cdot (1 + LAMBDA \cdot vds) \cdot \left( vgs - vth - \frac{V_{dsmin}}{2} \right) \cdot V_{dsmin} \quad (3.14)$$

kde:  $V_{dsmin} = \min(vds, V_{dsat})$  a protože KP je specifikováno:  $KP = U_0 \cdot COX$

## MOSFET Level 2 rovnice

Rovnice modelu MOSFET level 2 popisují definice vnitřních parametrů modelu a výpočet prahového napětí  $V_{th}$ , snížení mobility, délku kanálu modulace, saturační napětí  $V_{dsat}$ , a aktuální rovnice  $I_{ds}$ . [15]

### Definice vnitřních parametrů

Vyčerpání šířky  $W_s$  a  $W_d$  jsou stanoveny takto:

$$W_s = \sqrt{\frac{2 \cdot \varepsilon_{si}}{q \cdot NSUB} \cdot (PHI - vbs)} \quad (3.15)$$

$$W_d = \sqrt{\frac{2 \cdot \varepsilon_{si}}{q \cdot NSUB} \cdot (PHI - vbd)} \quad (3.16)$$

Efekt úzké šířky je zahrnut v rámci  $\eta$  takto:

$$\eta = 1 + DELTA \cdot \frac{\pi \cdot \varepsilon_{si}}{4C_o \cdot W_{eff}} \quad (3.17)$$

Efekt krátkého kanálu je zahrnut v rámci  $\gamma$ :

$$\gamma = GAMMA \left( 1 - \frac{XJ}{L_{eff}} \left[ \sqrt{1 + \frac{2W_s}{XJ}} + \sqrt{1 + \frac{2W_d}{XJ}} - 2 \right] \right) \quad (3.18)$$

Vestavěné napětí  $V_{bi}$  je definováno takto:

$$V_{bi} = VTO - GAMMA \cdot \sqrt{PHI} + (\eta - 1) \cdot (PHI - vbs) \quad (3.19)$$

Účinné prahové napětí se vypočítá následujícím způsobem:

$$V_{th} = V_{bi} + \gamma \sqrt{PHI - vbs} \quad (3.20)$$

viz. Berkley velikost modelu ve všeobecných rovnicích prahového napětí pro výpočet GAMMA, PHI a VTO.

### Snížení mobility

Aby bylo možné simulovat snížení mobility s nárůstem napětí na hradle, efektivní mobilita  $U_{eff}$  se vypočítá takto:

$$U_{eff} = U_o \cdot \left( \frac{UCRIT \cdot \varepsilon_{si}}{COX \cdot (vgs - V_{th}) - ULTRA \cdot vds} \right)^{UEXP} \quad (3.21)$$

Hodnota výrazu v závorkách je omezena mezi 0 a 1.

Není-li KP přiřazena hodnota, tak se vypočítá takto:  $KP = U_o \cdot COX$

### Délka kanálu modulace

Délka kanálu modulace je efektivně zavedena změnou proudu  $I_{ds}$  takto:

$$I_{ds} = \frac{I_{ds}}{1 - \lambda vds} \quad (3.22)$$

Hodnota  $\lambda$  se vypočte, pokud je zadán parametr LAMBDA, tak  $\lambda = \text{LAMBDA}$ :  
protože  $VMAX > 0$  pak se vypočte:

$$\lambda = \frac{X_d}{\sqrt{NEFF} \cdot L_{eff} \cdot vds} \cdot \left( \left[ \left( \frac{VMAX \cdot X_d}{2 \cdot U_{eff} \cdot \sqrt{NEFF}} \right)^2 + vds - V_{dsat} \right]^{\frac{1}{2}} - \frac{VMAX \cdot X_d}{2 \cdot U_{eff} \cdot \sqrt{NEFF}} \right) \quad (3.23)$$

jinak:

$$\lambda = \frac{X_d}{L_{eff} \cdot vds} \cdot \left[ \frac{vds - V_{dsat}}{4} + \left\{ 1 + \left( \frac{vds - V_{dsat}}{4} \right)^2 \right\}^{\frac{1}{2}} \right] \quad (3.24)$$

kde  $X_d$  je počítáno takhle:  $X_d = \sqrt{\frac{2\epsilon_{si}}{q \cdot NSUB}}$

### Saturační napětí $V_{dsat}$

$$V_{sat} = \frac{vgs - V_{bi}}{\eta} + \left( \frac{\gamma}{\sqrt{2} \cdot \eta} \right)^2 \cdot \left( 1 - \sqrt{1 + \left( \frac{2n}{\gamma} \right)^2 \cdot \left( \frac{vgs - V_{bi}}{\eta} + PHI - vbs \right)} \right) \quad (3.25)$$

Pokud je zadán VMAX, tak je proveden jiný výpočet  $V_{dsat}$ .

Jelikož je specifikovaný ECRIT, ELDO upraví hodnotu  $V_{sat}$  tak, aby zahrnoval účinek rychlosti nosného nasycení:

$$V_{dsat} = V_{sat} = ECRIT \cdot L_{eff} - \sqrt{V_{sat}^2 + (ECRIT \cdot L_{eff})^2} \quad (3.26)$$

### Současné rovnice $I_{ds}$

Proud je vypočten pro tři různé regiony určených gate-source napětím (vgs), drain-source napětím (vds) a volně vloženým source napětím (vbs) je zapsán proud jako  $I_{ds}(vgs, vds, vbs)$ .

- Cut-off region nebo podprahový region  $vgs < V_{th}$

Pokud k NFS je přiřazena hodnota  $I_{ds}$ , proud je dán vztahem:  $I_{ds}(vgs, vds, vbs) = 0$

V opačném případě modifikované prahové napětí  $V_{on}$  se vypočítá takto:

$$V_{on} = V_{th} + IENH \cdot X_n \cdot V_t \quad (3.27)$$

kde  $V_t$  je tepelné napětí:

$$X_n = \eta + \frac{q \cdot NFS}{COX} + \frac{\gamma}{2\sqrt{PHI - vbs}} - \left( \sqrt{PHI - vbs} \cdot \frac{\partial \gamma}{\partial vbs} \right) \quad (3.28)$$

$\frac{\partial \gamma}{\partial vbs}$  je parciální derivace vzhledem k napětí z celkového toku k source.

V modifikovaném prahovém napětí  $V_{on}$  se pak používá aktuální rovnice v drain jako:

$$V_{gs} < V_{on}$$

$$I_{ds}(vgs, vds, vbs) = I_{ds}(V_{on}, V_{dsmin}, vbs) \exp\left(\frac{vgs - V_{on}}{V_t \cdot X_n}\right) \quad (3.29)$$

kde pomocí:  $V_{dsmin} = \min(vds, V_{dsat})$  a:  $I_{ds}(vgs, vds, vbs)$  se vypočte lineární region a saturační region.

- Saturační a lineární region

$$I_{ds}(vgs, vbs, vds) = \beta \cdot \left( \left( vgs - V_{bi} - \frac{\eta \cdot V_{dsmin}}{2} \right) \cdot V_{dsmin} - \frac{2}{3} \cdot \gamma \cdot \left( (PHI - vbd)^{\frac{3}{2}} - (PHI - vbs)^{\frac{3}{2}} \right) \right) \quad (3.30)$$

kde  $\beta$  se vypočte:

$$\beta = COX \cdot U_{eff} \cdot \frac{W_{eff}}{L_{eff}} \quad (3.31)$$

## MOSFET level 3 rovnice

Rovnice modelu MOSFET level 3 popisují definici interních parametrů modelu a definice pro výpočet prahového napětí  $V_{th}$ , snížení mobility, délku kanálu modulace, saturační napětí  $V_{dsat}$ , současně proud  $I_{ds}$ , lineární region a nasycení regionu a upravené rovnice modelu Level 3.[15]

### Definice vnitřních parametrů

Termín  $W_p$  je ochuzená vrstva rovinného spojení.

$$W_p = \sqrt{\frac{2\varepsilon_{Si}}{q \cdot NSUB} \cdot (PHI - vbs)} \quad (3.32)$$

Termín  $W_c$  je ochuzená vrstva z válcového spojení.

$$W_c = XJ \left[ 0.0631353 + 0.8013292 \cdot \frac{W_p}{XJ} - \left( 0.01110777 \cdot \left( \frac{W_p}{XJ} \right)^2 \right) \right] \quad (3.33)$$

Termín  $\lambda_n$  vyjadřuje vliv úzké šířky.

$$\lambda_n = \frac{DELTA \cdot \pi \cdot \varepsilon}{2 \cdot COX \cdot W} \quad (3.34)$$

Termín  $\lambda_s$  vyjadřuje účinek krátkého kanálu.

$$\lambda_s = 1 - \frac{XJ}{L_{eff}} \cdot \left( \frac{LD + W_c}{XJ} \cdot \sqrt{1 - \left( \frac{W_p}{XJ + W_p} \right)^2} - \frac{LD}{XJ} \right) \quad (3.35)$$

Vestavěné napětí  $V_{bi}$  je definováno takto:

$$V_{bi} = VTO - GAMMA \cdot \sqrt{PHI} \quad (3.36)$$

Efektivní prahové napětí je definováno:

$$V_{th} = V_{bi} - \frac{8.14 \times 10^{-22} \cdot ETA}{COX \cdot L_{eff}} \cdot vds + GAMMA \cdot \lambda_s \cdot \sqrt{PHI - vbs} + \lambda_n \cdot (PHI - vbs) \quad (3.37)$$

### Snížení mobility

Účinná mobilita  $U_{eff}$  se vypočítá následovně:

pokud  $VMAX \leq 0$  pokud  $U_{eff} = V_s$

jinak:

$$U_{eff} = \frac{U_s}{1 + \frac{V_{dsmin}}{V_c}} \quad (3.38)$$

kde efektivní plocha mobility  $U_s$  je:

$$U_s = \frac{U_0}{1 + THETA \cdot (vgs - V_{th})} \quad (3.39)$$

a  $V_c$  se vypočte:

$$V_c = \frac{VMAX \cdot L_{eff}}{U_s} \quad (3.40)$$

a:

$$V_{dsmin} = \min(vds, V_{dsat}) \quad (3.41)$$

### Délka kanálu modulace:

Délka modulačního kanálu je zahrnuta úpravou proudu  $I_{ds}$  v oblasti nasycení následujícím způsobem:

$$I_{ds} = \frac{I_{ds}}{1 - \frac{\Delta L}{L_{eff}}} \quad (3.42)$$

kde je kanál snížení délky  $\Delta L$  vypočten tímto způsobem:

pokud  $V_{MAX} \leq 0$  pak:  $\Delta L = X_d \cdot KAPPA \cdot \sqrt{vds - V_{dsat}}$

jinak:

$$\Delta L = -\frac{E_p \cdot X_d^2}{2} \left[ \left( \frac{E_p \cdot X_d^2}{2} \right)^2 + KAPPA \cdot X_d^2 \cdot (vds - V_{dsat}) \right]^{\frac{1}{2}} \quad (3.43)$$

kde  $E_p$  je boční elektrické pole na pinch-off bod.

$$E_p = \frac{I_{dsat}}{gdsat \cdot L_{eff}} \quad (3.44)$$

a:

$$X_d = \sqrt{\frac{2\varepsilon_{si}}{q \cdot NSUB}} \quad (3.45)$$

### Saturační napětí $V_{dsat}$

$$V_{sat} = \frac{vgs - V_{th}}{1 + \lambda_b} \quad (3.46)$$

pokud  $V_{MAX} \leq 0$  pak:  $V_{dsat} = V_{sat}$

jinak:

$$V_{dsat} = V_{sat} + V_c - \sqrt{V_{sat}^2 + V_c^2} \quad (3.47)$$

kde výraz pro  $V_c$  je uveden v „omezení mobility“.

### Aktuální rovnice pro proud $I_{ds}$

Proud je vypočten pro tři různé regiony, určených napětím gate-source, napětím drain-source a je zapsán jako  $I_{ds}(vgs, vds, vbs)$ .



### Region podprahového napětí $v_{gs} < V_{th}$

Pokud je k NFS přiřazena hodnota, tak proud  $I_{ds}$  se vypočte takto:

$$I_{ds}(v_{gs}, v_{bs}, v_{ds}) = 0$$

jinak modifikované prahové napětí  $V_{on}$  se vypočítá následujícím způsobem:

$$V_{on} = V_{th} + V_t \cdot X_n \cdot IENH \quad (3.48)$$

kde  $V_t$  je teplotní napětí.

$$X_n = 1 + \frac{q \cdot NFS}{COX} + \frac{1}{2} \cdot \left[ \frac{GAMMA \cdot \lambda_s}{\sqrt{PHI - v_{bs}}} + \lambda_n \right] \quad (3.49)$$

$V_{on}$  se pak používá pro běžné rovnice takto:

pokud  $v_{gs} < V_{on}$  poté:

$$I_{ds}(v_{bs}, v_{gs}, v_{ds}) = I_{ds}(V_{on}, V_{dsmin}, V_{bs}) \cdot \exp\left(\frac{v_{gs} - V_{on}}{V_t \cdot X_n}\right) \quad (3.50)$$

kde:  $V_{dsmin} = \min(v_{ds}, V_{dsat})$

### Lineární a saturační region:

$$I_{ds}(v_{gs}, v_{ds}, v_{bs}) = \beta \cdot \left( v_{gs} - V_{th} - \frac{1 + \lambda_b}{2} \cdot V_{dsmin} \right) \cdot V_{dsmin} \quad (3.51)$$

kde  $\beta$  se vypočte takto:

$$\beta = U_{eff} \cdot COX \cdot \frac{W_{eff}}{L_{eff}} \quad (3.52)$$

a  $\lambda_b$  se vypočte takto:

$$\lambda_b = \lambda_n + \frac{GAMMA \cdot \lambda_s}{4 \cdot \sqrt{PHI - v_{bs}}} \quad (3.53)$$

## 3.3 Dosažené výsledky

### Rozdíly modelů tranzistorů MOSFET pro level 1, 2 a 3:

Pro jednoduché výpočty MOS tranzistorů jsou využívány modely level 1, 2 a 3. Tyto modely jsou určeny pro ruční výpočet a lze na nich jednoduše prezentovat princip chování MOS tranzistorů. Programy určené pro simulaci chování elektrických obvodů (SPICE) používají mnohem přesnější a složitější modely (BSIM3, BSIM4).

- **MOSFET model level 1:** MOSFET model level 1 je celkem lehká úroveň, která neobsahuje žádné mobility degradace modelu, či slabou inverzi modelu. Prahové napětí zde vypočteme pomocí  $V_{th}$ , které je uvedeno v rovnici 3.10. Saturační napětí se dá vypočítat pomocí rovnice 3.13.
- **MOSFET model level 2:** Rovnice MOSFET modelu level 2 popisují vnitřní hodnoty parametrů a výpočet prahového napětí  $V_{th}$ .
- **MOSFET model level 3:** Rovnice MOSFET modelu level 3 popisují definici parametrů modelu a definice pro výpočet prahového napětí  $V_{th}$ .

### I-V charakteristika

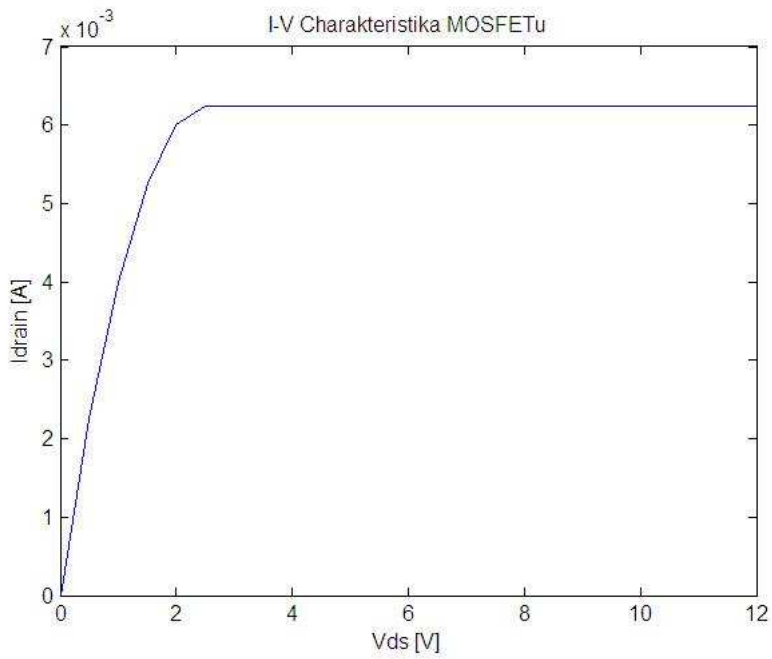
U bipolárního tranzistoru se tranzistor "otevívá/zavírá" podle proudu tekoucího do báze. Je tedy řízený proudem (přesněji výkonem). Na rozdíl od něj však do Gate u MOSFETu žádný stejnosměrný proud neteče, protože je tato elektroda od zbytku tranzistoru odizolována dielektrikem. MOSFET je řízený napětím. Napětím mezi Gate a Source ovlivňujeme vodivost tzv. kanálu mezi elektrodami Source a Drain, tedy "otevíváme/zavíráme" tranzistor. Pokud mezi Gate a Source není přivedeno žádné napětí (stále je řeč o indukovaném kanálu) tak kvůli závěrné polarizaci jednoho z přechodů D-B nebo B-S mezi Sourcem a Drainem nemůže protékat žádný proud (tedy téměř žádný, ve skutečnosti cca jednotky nA).

### Odporová oblast

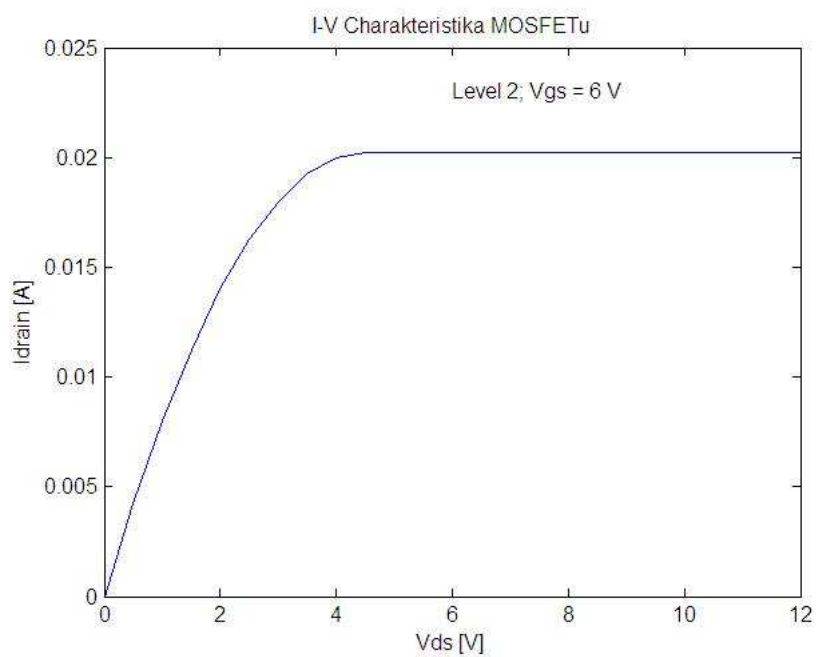
Tato oblast se také někdy nazývá také triodová. Pro malá napětí VDS (cca do 1V) funguje tranzistor jako napětím řízený odpor. Toho si můžete všimnout na výstupní VA charakteristice. V blízkosti počátku souřadného systému (v blízkosti nuly) jsou pro všechna VGS křivky téměř lineární (rovné). A přímka ve VA charakteristice odpovídá právě rezistoru. Její sklon (a tedy i odpor kanálu mezi elektrodami S a D) je řízen právě napětím VGS.

## Oblast saturace

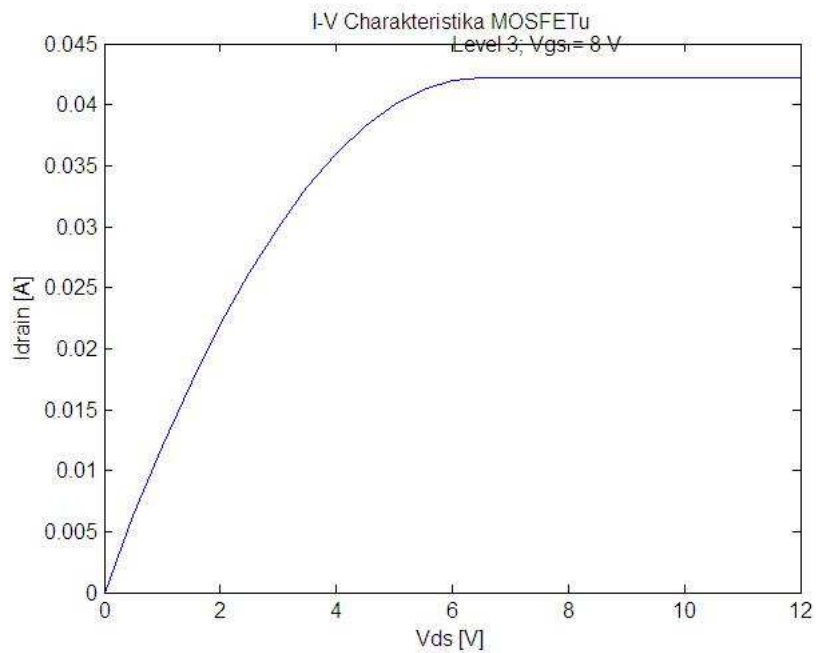
Pro vyšší hodnoty  $V_{DS}$  (cca od 3V) přechází charakteristiky opět do lineárních úseček. Tomuto místu odpovídají ve výstupních VA charakteristikách tzv. body zaškrvení kanálu. Proud se s rostoucím napětím  $V_{DS}$  již téměř nezvyšuje. Další zvyšování proudu je způsobené již jen jevem zvaným modulace délky kanálu. Charakteristické je vějířovité rozevření těchto úseček, které popisuje parametr  $\lambda$  odpovídající Earlymu napětí u bipolárních tranzistorů. Došlo k tzv. zaškrvení kanálu vlivem působícího el. pole způsobeného napětím  $V_{DS}$ . Pro použití tranzistoru MOSFET jako zesilovače signálu se používá oblast saturace. Do této oblasti se tranzistor dostane pro  $V_{DS}$  větší než je  $(V_{GS} - V_T)$ .



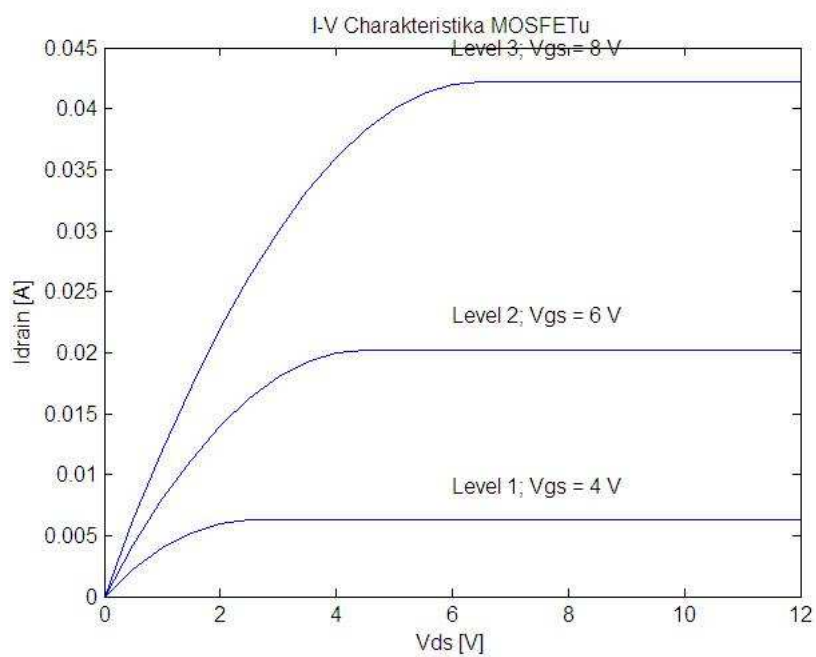
Obrázek 3.1: I-V charakteristika tranzistoru MOSFET pro level 1



Obrázek 3.2: I-V charakteristika tranzistoru MOSFET pro level 2



Obrázek 3.3: I-V charakteristika tranzistoru MOSFET pro level 3



Obrázek 3.4: I-V charakteristika Tranzistoru MOSFET pro level 1, 2 a 3

# Závěr

Tato bakalářská práce byla napsána na téma Modely a modelování tranzistorů MOSFET.

V první kapitole je popsán tranzistor MOSFET a jeho vnitřní struktura a historie tranzistorů, kde jsme se dozvěděli o prvním modelu tranzistoru. Dále jsem rozebíral tranzistor MOSFET a jeho symboly. Na konci této kapitoly jsem se zabíral základními operacemi tranzistorů. Základní operace jsou rozebrány s ohledem na N-kanálový tranzistor. Také jsme se dozvěděli o bližší vnitřní struktuře tranzistoru a o rovnicích pro výpočet tranzistoru.

Druhá kapitola byla zaměřena na modely a modelování elektronických prvků, kde jsme se dozvěděli o simulačních programech, jako je např. SPICE (např. jejich historie). Následně jsem se zabýval nástroji na modelování elektronických obvodů. Poté jsem zmínil modely a modelování tranzistorů MOSFET. Tyto modely jsou rozděleny do třech hlavních skupin. Jedná se o modely na bázi povrchového potenciálu, modely založené na náboji a modely založené na prahovém napětí. Modely na bázi povrchového potenciálu se liší tím, že zahrnují povrchový potenciál u napětí source a drain. Model založený na náboji pro změnu klade důraz na modelování inverze v kanálu. Modely založené na prahovém napětí jsou postaveny na principu slabé a silné inverze. Dále jsem se zabýval modelováním tranzistorů, kde je nutné vědecky modelovat fyzikální jevy, pozorované v jejich provozu pomocí modelů. Rozebral jsem chování modelů pro konstrukci zařízení (které vyžadují potřebné znalosti fyzikálních a konstrukčních mechanismů) a modelů pro obvody (které jsou využívány simulačními programy, jako je SPICE, pro předvídání analogového elektronického obvodu). V klasifikaci modelů jsme se dozvěděli o nelineárních modelech tranzistorů a jejich rozdělení, což jsou fyzikální modely (které jsou založeny na fyzikálním popisu tranzistoru), empirické modely (které jsou založeny na proložení křivkou) a tabulkové modely (které využívají vyhledávací tabulku). V přehledu modelů jsem zmínil několik vybraných modelů v průběhu vývoje a rozdílů mezi nimi.

V poslední kapitole jsem se zabýval rovnicemi pro základní modely tranzistorů MOSFET, kde jsem rozebíral rovnice pro tři základní úrovně, např. výpočet proudového napětí, délku a šířku efektivního kanálu, definice vnitřních parametrů, saturační napětí apod.

Nakonec jsem diskutoval dosažené výsledky s pomocí grafů levelu 1, 2, 3.

# Literatura

- [1] Literatura [cit. 2016-05-28]. Dostupné z: <https://en.wikipedia.org/wiki/MOSFET>
- [2] [cit. 2016-05-28]. Dostupné z: <http://whatis.techtarget.com/definition/MOSFET-metal-oxide-semiconductor-field-effect-transistor>
- [3] CARUSONE, Tony Chan., David JOHNS a Kenneth W. MARTIN. Analog integrated circuit design. 2nd ed. Hoboken, NJ: John Wiley & Sons, c2012. ISBN 0470770104.
- [4] [cit. 2016-05-28]. Dostupné z: <https://en.wikipedia.org/wiki/SPICE>
- [5] [cit. 2016-05-28]. Dostupné z: <https://en.wikipedia.org/wiki/BSIM>
- [6] [cit. 2016-05-28]. Dostupné z: [https://en.wikipedia.org/wiki/Transistor\\_model](https://en.wikipedia.org/wiki/Transistor_model)
- [7] RAZAVI, Behzad. Design of analog CMOS integrated circuits. International ed., [Nachdr.]. Boston [u.a.]: McGraw-Hill, 2005. ISBN 0071188150. nebo RAZAVI,
- [8] Behzad. Design of analog CMOS integrated circuits. International ed., [Nachdr.]. Boston [u.a.]: McGraw-Hill, 2007. ISBN 0071188398.
- [9] BAKER, R. Jacob. CMOS: circuit design, layout, and simulation. 3rd ed. Hoboken, NJ: Wiley, c2010. ISBN 9780470881323.
- [10] BHATTACHARYYA, A. B. Compact MOSFET models for VLSI design. Piscataway, NJ: IEEE Press, c2009. ISBN 0470823429.
- [11] SZE, S. M. a Kwok Kwok NG. Physics of semiconductor devices. 3rd ed. Hoboken, N.J.: Wiley-Interscience, c2007. ISBN 9780471143239.
- [12] [cit. 2016-05-28]. Dostupné z: [https://en.wikipedia.org/wiki/EKV\\_MOSFET\\_Model](https://en.wikipedia.org/wiki/EKV_MOSFET_Model)
- [13] [cit. 2016-05-28]. Dostupné z: [https://en.wikipedia.org/wiki/Electronic\\_circuit\\_simulation](https://en.wikipedia.org/wiki/Electronic_circuit_simulation)



[14] [cit. 2016-05-28]. Dostupné z: [https://en.wikipedia.org/wiki/Small-signal\\_model](https://en.wikipedia.org/wiki/Small-signal_model)

[15] Eldo device equations manual.

# Seznam použitých zkratek

FET Field Effect Transistor

MOSFET- Metal Oxide Semiconductor Field Effect Transistor

GAMMA- prahový objem

VTO- sklon prahového napětí

PHI- povrchový potenciál

JFET- Junction Field Effect Transistor

DMOS- Des Moines Orthopaedic Surgeons

VMOS- Vertical Metal Oxide Semiconductor

LDMOS- The Laterally Diffused MOSFET

CMOS- Complementary Metal–Oxide–Semiconductor

BJT- Bipolar Junction Transistor

NMOS- N-type metal-oxide-semiconductor

apod. apodobně

např. například

DC- Direct current, stejnosměrný proud

I-V- current–voltage characteristic

SPICE Simulation Program with Intergrated Circuit Emphasis

# Příloha

Skript pro modelování grafů modelů tranzistorů MOSFET level 1, 2 a 3.

```
% I-V Charakteristika MOSFETu
% kn=1e-3;
vt=1.5;
vds=0:0.5:12;
vgs=4:2:8;
m=length(vds);
n=length(vgs);
for i=1:n
for j=1:m
if vgs(i) < vt
cur(i,j)=0;
elseif vds(j) >= (vgs(i) - vt)
cur(i,j)=kn * (vgs(i) - vt)^2;
elseif vds(j) < (vgs(i) - vt)
cur(i,j)= kn*(2*(vgs(i)-vt)*vds(j) - vds(j)^2);
end
end
end
plot(vds,cur(1,:), 'b', vds,cur(2,:), 'b', vds,cur(3,:), 'b')
xlabel('Vds [V]')
ylabel('Idrain [A]')
title('I-V Charakteristika MOSFETu')
text(6, 0.009, 'Level 1; Vgs = 4 V')
text(6, 0.023, 'Level 2; Vgs = 6 V')
text(6, 0.045, 'Level 3; Vgs = 8 V')
```