

Západočeská univerzita v Plzni

Fakulta aplikovaných věd

Katedra kybernetiky

# **DIPLOMOVÁ PRÁCE**

## **Testování algoritmů pro automatické nastavování parametrů PID regulátorů**

# ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta aplikovaných věd

Akademický rok: 2019/2020

## ZADÁNÍ DIPLOMOVÉ PRÁCE

(projektu, uměleckého díla, uměleckého výkonu)

Jméno a příjmení: **Bc. Lukáš SLAVÍČEK**  
Osobní číslo: **A18N0040P**  
Studijní program: **N3902 Inženýrská informatika**  
Studijní obor: **Řídicí a rozhodovací systémy**  
Téma práce: **Testování algoritmů pro automatické nastavování parametrů PID regulátorů**  
Zadávající katedra: **Katedra kybernetiky**

### Zásady pro vypracování

- Seznamte se s programovatelnými automaty Simatic S1200 a S1500 firmy Siemens, jejich vývojovým prostředím TIA portal [1] a funkčními bloky pro realizaci PI(D) regulátorů.
- Seznamte se s některými algoritmy pro automatické nastavování parametrů PID regulátorů [2], [3].
- Prostudujte testovací příklady pro PID regulaci [4] a implementujte je v systému REXYGEN [5] na minipočítači Raspberry Pi s vstupně-výstupním modulem Monarco HAT.
- Pomocí těchto příkladů otestujte algoritmy pro automatické nastavování parametrů PI a PID regulátorů firmy Siemens z [1] a algoritmus z funkčního bloku PIDMA z [5]. Výsledky zpracujte a porovnejte.

Rozsah diplomové práce: **40-50**  
Rozsah grafických prací: **dle potřeby**  
Forma zpracování diplomové práce: **tištěná**

#### Seznam doporučené literatury:

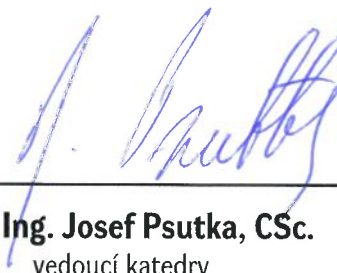
- [1] Seimens: SIMATIC STEP 7 Professional V14 – System manual. 04/2017.
- [2] Aström, K., J., Hägglund, T.: PID Controllers: Theory, Design, and Tuning, 2nd Edition, 1995.
- [3] Schlegel M., Balda P., Štětina M.: Robust PID autotuner: method of moments. Automatizace, 46 (4) (2003), pp. 242-246.
- [4] Aström, K., J., Hägglund, T.: Benchmark systems for PID control. Past, present and future of PID control, Terrassa, Spain, 2000.
- [5] REX Controls: Funkční bloky systému REXYGEN, Plzeň, 2019.

Vedoucí diplomové práce: **Ing. Pavel Balda, Ph.D.**  
Výzkumný program 1

Datum zadání diplomové práce: **1. října 2019**  
Termín odevzdání diplomové práce: **25. května 2020**



**Doc. Dr. Ing. Vlasta Radová**  
děkanka



**Prof. Ing. Josef Psutka, CSc.**  
vedoucí katedry

# Prohlášení

Předkládám tímto k posouzení a obhajobě diplomovou práci zpracovanou na závěr studia na Fakultě aplikovaných věd Západočeské univerzity v Plzni.

Prohlašuji, že jsem diplomovou práci vypracoval samostatně a výhradně s použitím odborné literatury a pramenů, jejichž úplný seznam je její součástí.

V Plzni dne 24. června 2020

Bc. Lukáš Slavíček

# Poděkování

Tímto bych chtěl poděkovat panu Ing. Pavlu Baldovi, PhD. za odborné vedení, cenné rady, trpělivost a ochotu, kterou mi v průběhu zpracování diplomové práce věnoval.

## Abstract

This master thesis was created in order to test algorithms for automatic setting of parameters of industrially used controllers. The control was tested for an algorithm implemented in industrial computers from Siemens and an algorithm developed by REX Controls and implemented in the REXYGEN control system. The thesis contains a detailed description of both controllers, as well as their advantages and disadvantages for use in practice. The testing was performed on systems designed by Mr. Åström and Mr. Hägglund.

**Key words:** PID controller testing, Automatic PID controller setting, PIDMA, Monarco HAT, REXYGEN, PID\_Compact, SIMATIC, TIA portal, Set of test systems, Autotuner

## Abstrakt

Tato diplomová práce vznikla za účelem otestovat algoritmy automatického nastavování parametrů průmyslově používaných regulátorů. Regulace byla testována pro algoritmus implementovaný v průmyslových počítačích od společnosti Siemens a algoritmus vyvinutý firmou REX Controls a implementovaný v řídicím systému REXYGEN. Práce obsahuje jak podrobný popis obou regulátorů, tak i jejich výhody a nevýhody pro použití v praxi. Testování bylo provedeno na systémech navržených od pánů Åströma a Hägglunda.

**Klíčová slova:** Testování PID regulátorů, Automatické nastavování PID regulátorů, PIDMA, Monarco HAT, REXYGEN, PID\_Compact, SIMATIC, TIA portál, Sada testovacích systémů, Autotuner

# Obsah

<b>1</b>	<b>Úvod</b>	<b>9</b>
<b>2</b>	<b>Programovatelné automaty SIMATIC a vývojové prostředí TIA portál</b>	<b>10</b>
2.1	SIMATIC S7-1200 . . . . .	10
2.2	SIMATIC S7-1500 . . . . .	11
2.3	Vývojové prostředí TIA portál . . . . .	12
<b>3</b>	<b>Monarco HAT a řídicí systém REXYGEN</b>	<b>15</b>
3.1	Monarco HAT . . . . .	15
3.2	Řídicí systém REXYGEN . . . . .	17
<b>4</b>	<b>Regulační smyčka s dvěma stupni volnosti (2DOF)</b>	<b>18</b>
<b>5</b>	<b>Algoritmy pro automatické nastavování PID regulátorů</b>	<b>20</b>
5.1	PID_Compact . . . . .	20
5.1.1	Konfigurace regulátoru . . . . .	20
5.1.2	Pretuning . . . . .	24
5.1.3	Fine tuning . . . . .	26
5.2	PIDMA . . . . .	28
5.2.1	Konfigurace regulátoru . . . . .	29
5.2.2	Ladicí algoritmus . . . . .	31
<b>6</b>	<b>Testovací příklady pro PID regulaci</b>	<b>33</b>
<b>7</b>	<b>Hardwarová realizace a komunikace</b>	<b>36</b>
<b>8</b>	<b>Simulační schéma</b>	<b>39</b>
8.1	TIA portál . . . . .	39
8.2	REXYGEN . . . . .	41
8.3	HMI . . . . .	44
<b>9</b>	<b>Výsledky testování</b>	<b>46</b>

9.1	Porovnání průběhu ladicích algoritmů . . . . .	46
9.2	Porovnání kvality regulace . . . . .	49
9.2.1	Systemy ze skupiny S1 . . . . .	50
9.2.2	Systemy ze skupiny S2 . . . . .	51
9.2.3	Systemy ze skupiny S3 . . . . .	51
9.2.4	Systemy ze skupiny S4 . . . . .	52
9.2.5	Systemy ze skupiny S5 . . . . .	52
9.2.6	Systemy ze skupiny S6 . . . . .	53
9.2.7	System S7 . . . . .	53
9.2.8	System S8 . . . . .	54
9.2.9	System A1 . . . . .	54
9.2.10	Systemy ze skupiny A2 . . . . .	54
9.2.11	Systemy ze skupiny A3 . . . . .	55
9.2.12	Systemy ze skupiny A4 . . . . .	55
9.2.13	Systemy ze skupiny A5 . . . . .	56
9.2.14	Systemy ze skupiny A6 . . . . .	56
<b>10</b>	<b>Závěr</b>	<b>58</b>
	<b>Literatura</b>	<b>59</b>
<b>A</b>	<b>Seznam testovaných systémů</b>	<b>61</b>
<b>B</b>	<b>Tabulky vypočtených parametrů</b>	<b>63</b>
<b>C</b>	<b>Grafické porovnání regulace</b>	<b>76</b>



# 1 Úvod

Regulátory, tyto nenápadné krabičky, nebo jen řádky kódů uvnitř, řídí naše životy už desítky let. Ač nevědomky, setkáváme se s nimi denně. V domácnosti, v dopravních prostředcích, v zaměstnání. Na světě existují miliardy regulačních smyček průmyslových procesů a více než 95% z nich tvoří regulaci teploty, tlaku, průtoku a koncentrace. Obvykle je pro řízení použit obyčejný PID regulátor, ten je však často nastaven pouze ručně a nesprávně. Je tedy nutné hledat stále nové exaktnější postupy k řešení regulačních problémů.

Cílem této práce je otestovat dva průmyslově používané algoritmy pro automatické nastavování PID regulátorů. Jedná se o PID\_Compact vyvinutý společností Siemens pro průmyslové automaty S7-1200 a S7-1500 a PID regulátor s pulsním momentovým autotunerem vyvinutým firmou REX Controls ve spolupráci s Fakultou aplikovaných věd Západočeské univerzity v Plzni. Druhý algoritmus je implementovaný do bloku PIDMA, který je součástí knihovny řídicího systému REXYGEN.

V následujících dvou kapitolách je stručně popsán hardware se svými technickými specifikacemi a vývojová prostředí TIA portál a REXYGEN. Další část se zabývá charakteristikou 2DOF regulátoru a ladicích algoritmů. Pro PID\_Compact a PIDMA jsou zde popsány konfigurační nastavení a jejich ladicí fáze. V kapitole 6 jsou představeny systémy použité pro vyhodnocení kvality regulace. Následuje popis hardwarové realizace s fyzickým zapojením HIL simulátoru a jsou vykresleny použitá simulační schémata. Samotné otestování algoritmů pro automatické nastavování parametrů PI a PID regulátorů a porovnání výsledků je ponecháno až na závěr práce.

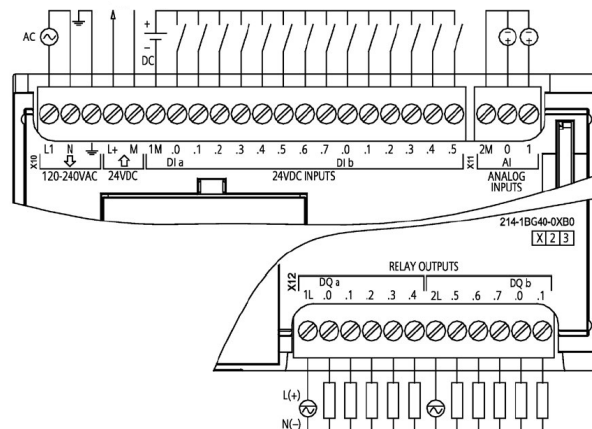
# 2 Programovatelné automaty SIMATIC a vývojové prostředí TIA portál

## 2.1 SIMATIC S7-1200

SIMATIC S7-1200 [10] patří do rodiny moderních průmyslových automatů od firmy Siemens, používaných pro ovládání široké třídy automatizačních aplikací. Do jednoho kompaktního pouzdra je zahrnut řídicí mikroprocesor, napájecí zdroj, vstupní a výstupní obvody, PROFINET a vysokorychlostní I/O<sup>1</sup> pro řízení pohybu. Dále PLC podporuje rozšíření o další přídavné moduly, kterými mohou být digitální či analogové vstupy a výstupy, nebo moduly pro jiné typy komunikací, například PROFIBUS, LTE, MODBUS či RS232. Rozšíření o jeden modul je možné přímo vsazením do desky PLC. Zde se jedná o přídavné I/O porty, komunikační porty, nebo baterii pro udržení běhu hodin reálného času. Další signálové I/O moduly lze připojit z pravé strany zařízení, komunikační moduly naopak z levé strany.



Obr. 2.1: SIMATIC S7-1200, CPU 1214C [10]



Obr. 2.2: El. schéma CPU 1214C [11]

Námi používané zařízení CPU 1214C [11] (obrázek 2.1) obsahuje 14 digitálních vstupů, 10 digitálních reléových výstupů, 2 vstupy analogové a 1 analogový výstup, který je zajištěn přídavnou deskou vsazenou do SIMATIC. Napěťový rozsah digitál-

<sup>1</sup>I/O - zkratka z anglického Input/Output, neboli Vstupně/Výstupní, Vstup/Výstup

ních portů je 0-24 V, přičemž logická nula je do 5 V a logická jednička od 15 V. Digitální výstupy spínají reléový modul a jsou rozděleny do dvou skupin. Každá skupina o 5 pinech může spínat relé s různými hodnotami napětí. Kontakty jsou použitelné pro stejnosměrné napětí 5-30 V, nebo střídavé 5-250 V a mohou dodávat maximální proud 2A. Rozsah analogového vstupu je 0-10 V. Právě analogové vstupy společně s Ethernetem pro nás byly hlavními složkami komunikace. Jako napájecí napětí zařízení je požadováno 85-264 V AC<sup>2</sup> /2,5 A.

Ze schématu PLC na obrázku 2.2 je zřejmé, že vstupy a napájecí konektor zajišťují horní svorky, na spodní straně se vyskytují svorky výstupní a konektor ethernetový. Slot pro paměťovou kartu je umístěn v pravém horním rohu. Střední část zařízení tvoří přídatná deska pro analogový výstup a řady LED diod indikující logické hodnoty na I/O portech, nebo signalizující stav či chybu zařízení.

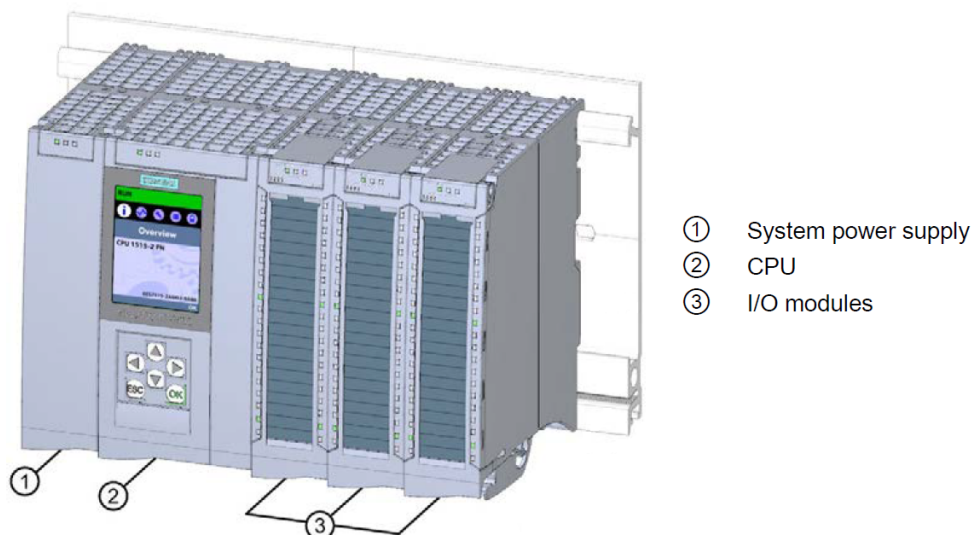
## 2.2 SIMATIC S7-1500

Dalším zástupcem průmyslových automatů je SIMATIC S7-1500 [12] s CPU 1516F-3 PN/DP. Řídicí jednotka vychází z jednoduššího PLC S7-1200, splňuje však vyšší požadavky na výkon, flexibilitu a síťové schopnosti. Jak je ukázáno na obrázku 2.3, SIMATIC S7-1500 se skládá ze zdroje napětí, CPU a I/O modulů. Zařízení podporuje běžné komunikační standardy, jako Ethernet, PROFINET, PROFIBUS, RS232 a RS485, OPC UA a má integrované funkce pro zabezpečení a řízení pohybu. Bezpečnostní funkce mohou napomáhat proti manipulaci se zařízením, krádeži know-how, nebo nabízejí přídatné bezpečnostní mechanismy pro konfiguraci zabezpečené sítě. Podporováno je také rozšíření až o 30 přídatných I/O modulů. Tyto moduly tvoří rozhraní mezi CPU a procesem a podle potřeby je možné využít analogové a digitální vstupy a výstupy. Výhodou CPU je vestavěný displej určený pro diagnostiku zařízení a prvotní uvedení do provozu. K napájení CPU je použito 24V DC<sup>3</sup>.

---

<sup>2</sup>AC - zkratka z anglického Alternating Current, neboli střídavý proud

<sup>3</sup>DC - zkratka z anglického Direct Current, neboli stejnosměrný proud



Obr. 2.3: SIMATIC S7-1500 [12]

V systémech s vyššími bezpečnostními požadavky se používají CPU s označením "F" (Fail-safe), bezpečné proti selhání. F-systémy řídí procesy, ve kterých okamžité odstavení neohrožuje osoby ani životní prostředí a zajišťují, že jsou v bezpečném stavu ihned po vypnutí. Zařízení zahrnují kompletní bezpečnostní sled, od senzoru, akčního členu a modulů zabezpečených proti selhání, až po řídicí jednotku, včetně komunikace přes standardní sběrnice Fieldbus.

## 2.3 Vývojové prostředí TIA portál

TIA portál (Totally Integrated Automation Portal) [4] je vývojové softwarové prostředí pro produkty SIMATIC, pomocí kterého lze efektivně navrhovat a ladit řídicí aplikace a konfigurovat zařízení. Typická průmyslová automatizační aplikace zahrnuje PLC, které řídí proces pomocí programu a HMI vizualizaci pro snazší ovládání a kontrolu procesu. TIA portál uživateli umožňuje například:

- Vytvoření projektu
- Konfiguraci hardwaru
- Připojení zařízení k síti
- Programování PLC
- Vytvoření vizualizace
- Načítání konfiguračních dat

- Používání online a diagnostických funkcí

Obecně platí, že programování automatů SIMATIC od S7-300/400 do S7-1500 zůstalo stejné. Programy původně vytvořené pro menší zařízení S7-300 lze snadno implementovat i na větší průmyslové automaty S7-1500 a obráceně, pokud to však dovolí velikost paměti a hardwarové možnosti.

Funkci PLC lze nastavit pomocí čtyř různých programovacích jazyků, které jsou definovány normou IEC 61 131-3 [2]. Tato norma specifikuje syntaxi a sémantiku programovacích jazyků a byla přijata jako standard u většiny významných výrobců PLC. Definované jazyky je možné rozdělit do dvou skupin:

**Textové** - IL (Instruction List) a ST (Structured Text)

**Grafické** - LD (Ladder Diagram) a FBD (Function Block Diagram)

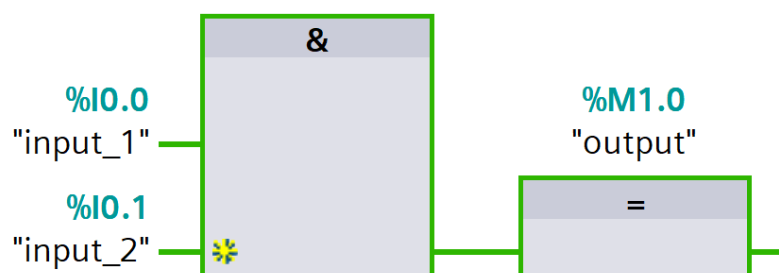
Společnost Siemens si pro názvy programovacích jazyků v TIA portálu zvolila vlastní terminologii po řadě STL, SCL, LAD a FBD. Převod mezi těmito jazyky je možný jen do určité míry. Bez omezení lze například přejít jen z LAD do FBD a obráceně.

**Ladder Diagram (LAD)** je grafický programovací jazyk, kde jsou booleovské výrazy modelovány pomocí kontaktů, cívek a bloků pro složitější funkce.



Obr. 2.4: Ukázka programu v LAD

**Function Block Diagram (FBD)** je grafický programovací jazyk, ve kterém je chování funkcí, funkčních bloků a programů modelováno množinou propojených grafických bloků.



Obr. 2.5: Ukázka programu ve FBD

**Structured Control Language (SCL)** je vysokoúrovňový textový programovací jazyk, využívaný při implementaci složitých procedur, kde není snadné použít grafické programovací jazyky.

1	IF "input_1" AND "input_2" THEN	"input_1" %I0.0
2		
3	"output" := TRUE;	"output" %M1.0
4	END_IF;	
5		

Obr. 2.6: Ukázka programu v SCL

**Statement List (STL)** je nízkoúrovňový textový programovací jazyk, který se skládá z instrukcí následovaných adresami, na které instrukce působí.

1	A	"input_1"	%I0.0
2	A	"input_2"	%I0.1
3	=	"output"	%M1.0
4			

Obr. 2.7: Ukázka programu v STL

Na obrázcích 2.4 - 2.7 je ukázán velice jednoduchý program funkce AND s využitím zmíněných jazyků pro PLC. Výchozí hodnotou všech proměnných byla zvolena logická nula. Pokud jsou obě vstupní proměnné "input\_1" a "input\_2" pravdivé (rovny logické jedničce), tak je pravdivý i výstup "output". V diplomové práci byl využit zejména grafický programovací jazyk LAD. Složitější funkce byly naprogramovány i v SCL a následně použity v LAD schématu.



Zařízení obsahuje 4 digitální vstupy se společným záporným pólem. Jejich vstupní napětí může být +/- 30V, přičemž logická nula je do 1,8 V a logická jednička od 3,5V. Na svorky "DIN" lze připojit například měřiče spotřeby s pulsním výstupem, kvadratické dekodéry pro měření polohy a rychlosti, regulátory s pulsním výstupem a různé průmyslové senzory s frekvenčním výstupem. Pro odstranění krátkých zářivostí je v Monarcu implementován konfigurovatelný vstupní filtr. Další 4 piny náleží digitálním výstupům s otevřeným kolektorem. Tato topologie byla zvolena pro nejlepší flexibilitu při připojování různých zařízení. Výstupy jsou schopny dodávat proud až 1A, což je dostatečné pro přímé připojení například stykačové cívky, nebo malého stejnosměrného motoru. Maximální spínací napětí je 40 V. Všechny výstupy jsou chráněny proti zkratu a přepětovému a tepelnému přetížení. Jak již bylo zmíněno výše, digitální výstupy disponují funkcí PWM s nastavitelnou frekvencí v rozsahu od 1Hz až do 100kHz. Zařízením, jehož vstupy lze ovládat pomocí Monarco HAT DOUT s PWM, je polovodičové relé pro výkonovou modulaci různých osvětlovacích, nebo elektrických topných prvků, stejnosměrné motory s výkonovým H-můstkem, nebo malé servomotory se vstupem typu „RC servo“.

Další dva piny patří analogovým vstupům, jejichž napěťový rozsah je 0-10V. Na vstupu je implementován 12ti bitový analogově-digitální převodník, který převádí napěťový rozsah na digitální hodnotu 0–4095 zpracovávanou uvnitř Monarca. Piny také disponují ochranou proti přepětí a změně polarity. Pro tuto diplomovou práci jsou však důležité dva analogové výstupy, které obsahují digitálně-analogové převodníky, jenž naopak transformují digitální hodnotu 0-4095 na analogové napětí 0-10V.



Obr. 3.2: Monarco HAT a počítač Raspberry Pi v hliníkové krabičce [8]

Pod vstupně-výstupním konektorem se nachází 9 LED diod, které lze podle jejich funkcí rozdělit do třech skupin. Oranžová LED indikuje stav systému. Zbýlých 8 zelených indikátorů signalizuje stav digitálních vstupů a výstupů. V případě logické jedničky, zelené LED diody svítí.



## 3.2 Řídicí systém REXYGEN

V grafickém prostředí REXYGEN Studio [3] je možné vytvářet algoritmy pro řízení systémů v reálném čase. Samotné studio nabízí knihovnu s velkým množstvím funkčních bloků systému REXYGEN. Vývojář může využívat bloky od jednoduchých matematických funkcí, komparátorů a časovačů, až po pokročilé a specializované bloky určené pro zpracování či regulaci analogového signálu. Dále je zde podporován blok programování vlastní funkce v jazyce C, nebo STL (podle IEC 61131-3). V knihovně také existují různé specializované regulátory včetně regulátorů PID s automatickým laděním parametrů.

Navržený algoritmus lze po kompilaci nahrát do kompatibilního cílového zařízení, například Linux IPC, WAGO PFC 100/200, Raspberry Pi, Pigeon PLC a další. REXYGEN disponuje také driverem pro výměnu dat mezi navrženým algoritmem a PLC od Siemens. Studio nabízí uživateli i možnost režimu online sledování a úpravy hodnot parametrů a proměnných všech funkčních bloků. Spojení může být navázáno lokálně, nebo přes internet pomocí standardního protokolu IPv4 nebo IPv6.

Součástí vývojového prostředí je i možnost vytvoření HMI vizualizace [1], pro snazší ovládání řídicího algoritmu. Existují tři různé typy vizualizace WebWatch, WebBuDi a vytvořená pomocí REXYGEN HMI Designer. Výsledkem všech nástrojů je webová stránka HTML5 obsluhovaná z interního webového serveru REXYGEN, ke kterému lze přistupovat pomocí stolních počítačů, tabletů i mobilních zařízení.

**WebWatch** je základní rozhraní HMI generované automaticky z REXYGEN studia během kompilace projektu. Má podobný vzhled, atributy a funkce jako schéma vytvořené ve vývojovém prostředí. WebWatch je nástroj pro okamžité vytváření HMI, vhodný zejména pro vývojáře systému. Poskytuje grafickou interakci s téměř všemi signály v řídicím algoritmu.

**WebBuDi (Web Buttons and Displays)** je jednoduchý soubor JavaScriptu s několika deklarativními bloky a tabulkou ve které jsou prezentována všechna data. Tabulka je složena z několika řádků připojených k jedné položce v řídicím systému. WebBuDi poskytuje textovou interakci s vybranými signály a je vhodný pro vývojáře, nebo může sloužit jako záložní režim HMI pro nestandardní situace.

**REXYGEN HMI Designer**, využitý i pro tuto práci, je grafický nástroj pro vytváření vlastního grafického rozhraní HMI. Výsledkem je standardní SVG soubor s příponami RexHMI. HMI Designer je také vybaven knihovnou s celou řadou technických komponentů. Navržená vizualizace je vhodná zejména pro operátory a další koncové uživatele.

# 4 Regulační smyčka s dvěma stupni volnosti (2DOF)

Regulátor s dvěma stupni volnosti, zkráceně 2DOF [15], je regulátor s dvěma vstupy a jedním výstupem. Vstupním signálem zde není regulační odchylka  $e(t)$ , ale referenční signál  $w(t)$  a měřený výstup systému  $y(t)$ , výstupem pak řízení  $u(t)$ . Hlavní výhodou této struktury je možnost zpracovávat referenční signál nezávisle na měřeném výstupu, a proto je 2DOF regulátor nasazován na mnohé průmyslové aplikace a je využíván i v algoritmech PIDMA a PID\_Compact, kterými se zabývá následující kapitola. Blokové schéma zapojení regulátoru je na obrázku 4.1. Přímovazební část regulátoru s přenosem  $Gw$  působí nezávisle na uzavřené regulační smyčce a představuje tedy druhý stupeň volnosti při návrhu regulátoru. Tato část generuje přímovazební („kompenzační“) řízení, které může být využito např. pro kompenzaci nežádoucích nul. Regulační smyčku s dvěma stupni volnosti využívají i některé heuristické metody nastavování parametrů regulátoru. Typickým zástupcem je například Åström-Hägglundova metoda.

Standardizovaný ISA tvar používaný mnoha výrobci regulátorů je:

$$U(s) = K_p \left\{ bW(s) - Y(s) + \frac{1}{T_i s} [W(s) - Y(s)] + \frac{T_d s}{\frac{T_d}{N} s + 1} [cW(s) - Y(s)] \right\} \quad (4.1)$$

- $U(s)$  Laplaceova transformace řídicí veličiny (mv)
- $Y(s)$  Laplaceova transformace procesní veličiny (pv)
- $W(s)$  Laplaceova transformace požadované hodnoty (sp)
- $s$  Laplaceův operátor
- $K_p$  Proporcionální zesílení
- $T_i$  Integrovaná časová konstanta
- $T_d$  Derivační časová konstanta
- $b$  Váha proporcionální složky
- $c$  Váha derivační složky
- $N$  Parametr filtru derivační složky

Z předpisu rovnice 4.1 pro 2DOF PID regulátor je zřejmé, že pro plnohodnotné použití je potřeba nastavit celkem šest parametrů a to  $K_p$ ,  $T_i$ ,  $T_d$ ,  $b$ ,  $c$  a  $N$ . První tři v pořadí a  $N$  jsou známé už z jednodušší 1DOF struktury a slouží pro optimalizaci potlačení poruchy působící na systém. Novými parametry jsou zde váhy proporcionálního a derivačního členu [18]. Tyto konstanty mohou nabývat hodnot od 0 do 1 a správným nastavením lze vymodelovat přechodovou charakteristiku uzavřené smyčky do

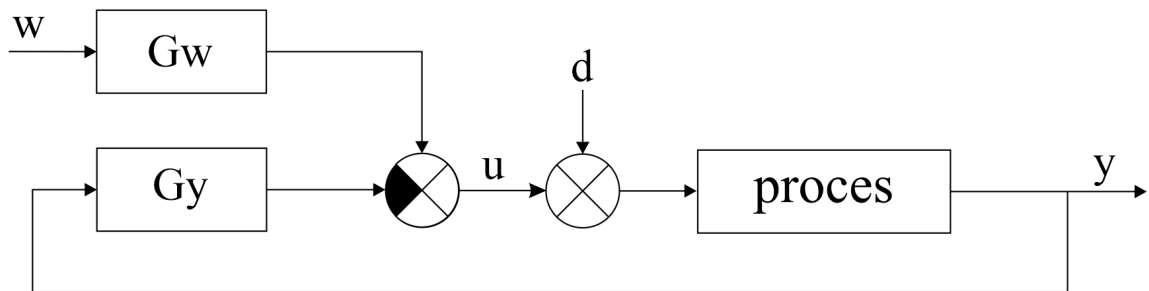
požadovaného tvaru. Speciální volbou váhových koeficientů lze získat strukturu 1DOF regulátoru, platí tedy, že 1DOF regulátor je speciálním typem 2DOF regulátoru. Pro  $b = c = 1$  rovnice 4.1 popisuje standardní PID regulátor daný přenosem:

$$G(s) = K_p \left( 1 + \frac{1}{T_i \cdot s} + \frac{T_d \cdot s}{\frac{T_d}{N} \cdot s + 1} \right) \quad (4.2)$$

Pro  $b = 1$  a  $T_d = 0$  rovnice 4.1 popisuje standardní PI regulátor daný přenosem:

$$G(s) = K_p \left( 1 + \frac{1}{T_i \cdot s} \right) \quad (4.3)$$

Jelikož ideální derivace příliš zesiluje vysokofrekvenční šумы, je potřeba derivační složku filtrovat. Nejčastěji používaný je jednoduchý filtr prvního řádu. Míru filtrace udává parametr  $N$ , jehož hodnoty jsou obvykle voleny v intervalu  $\langle 3; 20 \rangle$ . Pokud je zvolena hodnota 10, pak časová konstanta filtru je desetkrát menší, než derivační časová konstanta. Parametr  $N$  také umožňuje plynule přecházet mezi PI a PID regulátorem.



Obr. 4.1: Struktura 2DOF regulátoru

# 5 Algoritmy pro automatické nastavování PID regulátorů

## 5.1 PID\_Compact

PID\_Compact [6] je automatický spojitý regulátor vyvinutý společností Siemens pro rodinu průmyslových automatů SIMATIC S7-1200 a S7-1500. Tento technologický objekt je obsažen v knihovně PID Control v programovacím prostředí TIA portál. Blok, využívající strukturu 2DOF regulátoru, neustále získává naměřenou hodnotu z procesu v regulační smyčce a porovnává jí se zadaným setpointem. Při rozdílu hodnot upraví řídicí veličinu. PID algoritmus pracuje se standardní rovnicí 4.1 s jediným rozdílem v derivačním členu, jak ukazuje rovnice 5.1.

$$U(s) = K_p \left\{ bW(s) - Y(s) + \frac{1}{T_i s} [W(s) - Y(s)] + \frac{T_d s}{aT_d s + 1} [cW(s) - Y(s)] \right\} \quad (5.1)$$

Časovou konstantu derivačního filtru  $N$  lze pak získat pouze převrácenou hodnotou parametru  $a$ . Parametry  $K_p$ ,  $T_i$ ,  $T_d$ ,  $b$ ,  $c$  a  $a$  jsou vypočteny automaticky v závislosti na řízeném systému, nebo mohou být zvoleny ručně. Automatické ladění je rozděleno do dvou fází:

- Pretuning
- Fine tuning

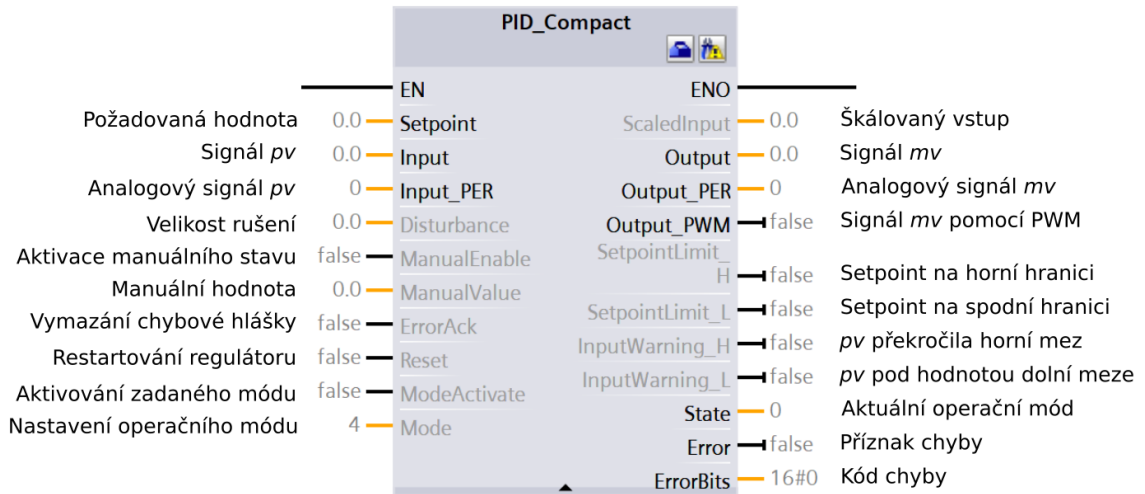
První hodnoty parametrů jsou pro řízený systém nastaveny během fáze Pretuning. Druhá část automatického ladění, Fine tuning, se užívá k doladění parametrů z první fáze. Ideálního nastavení regulátoru lze tedy získat pouze použitím obou ladících algoritmů.

### 5.1.1 Konfigurace regulátoru

Na obrázku 5.1 je znázorněn funkční blok PID\_Compact [6] se všemi vstupy a výstupy a jejich popisy. Z ilustrace je i snadno pozorovatelné, jaký datový typ náleží příslušnému vstupu a výstupu (0.0 - reálný datový typ REAL, 0 - celočíselný datový typ INT, false - logický datový typ BOOL, 16#0 - číslo v hexadecimální soustavě DWORD). Operačnímu módu regulátoru lze přiřadit hodnotu od 0 do 4:

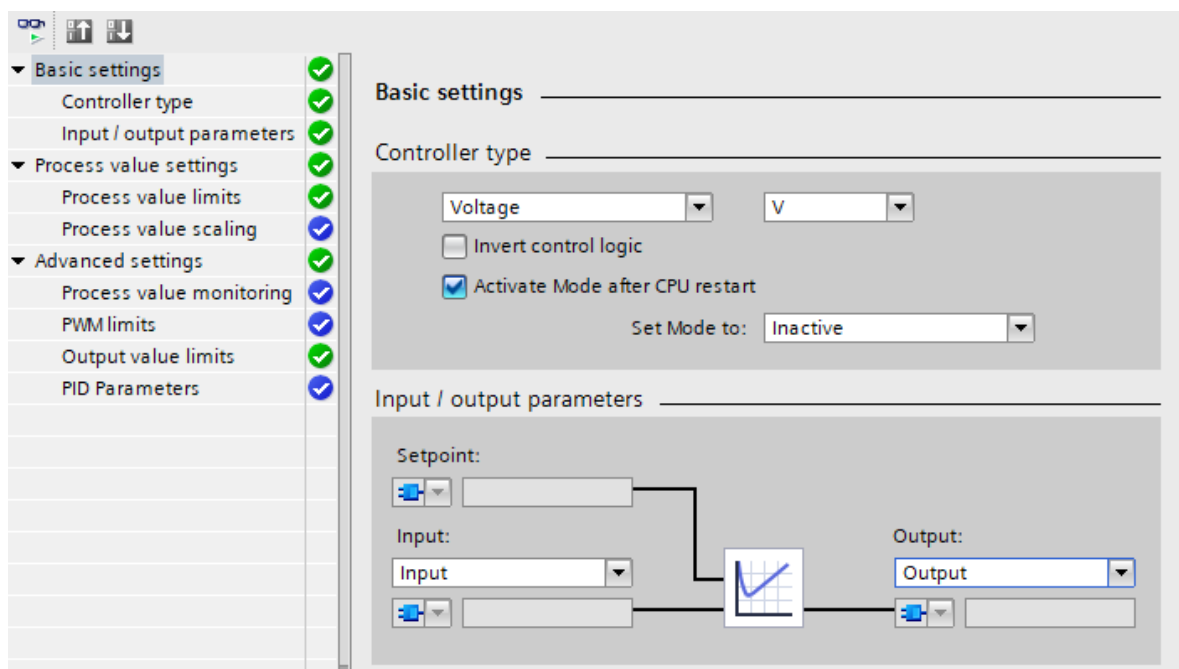
- 0 = Neaktivní mód

- 1 = SUR - System Under Test (Pretuning)
- 2 = TIR - Tuning In Run (Fine tuning)
- 3 = Automatický mód
- 4 = Manuální mód



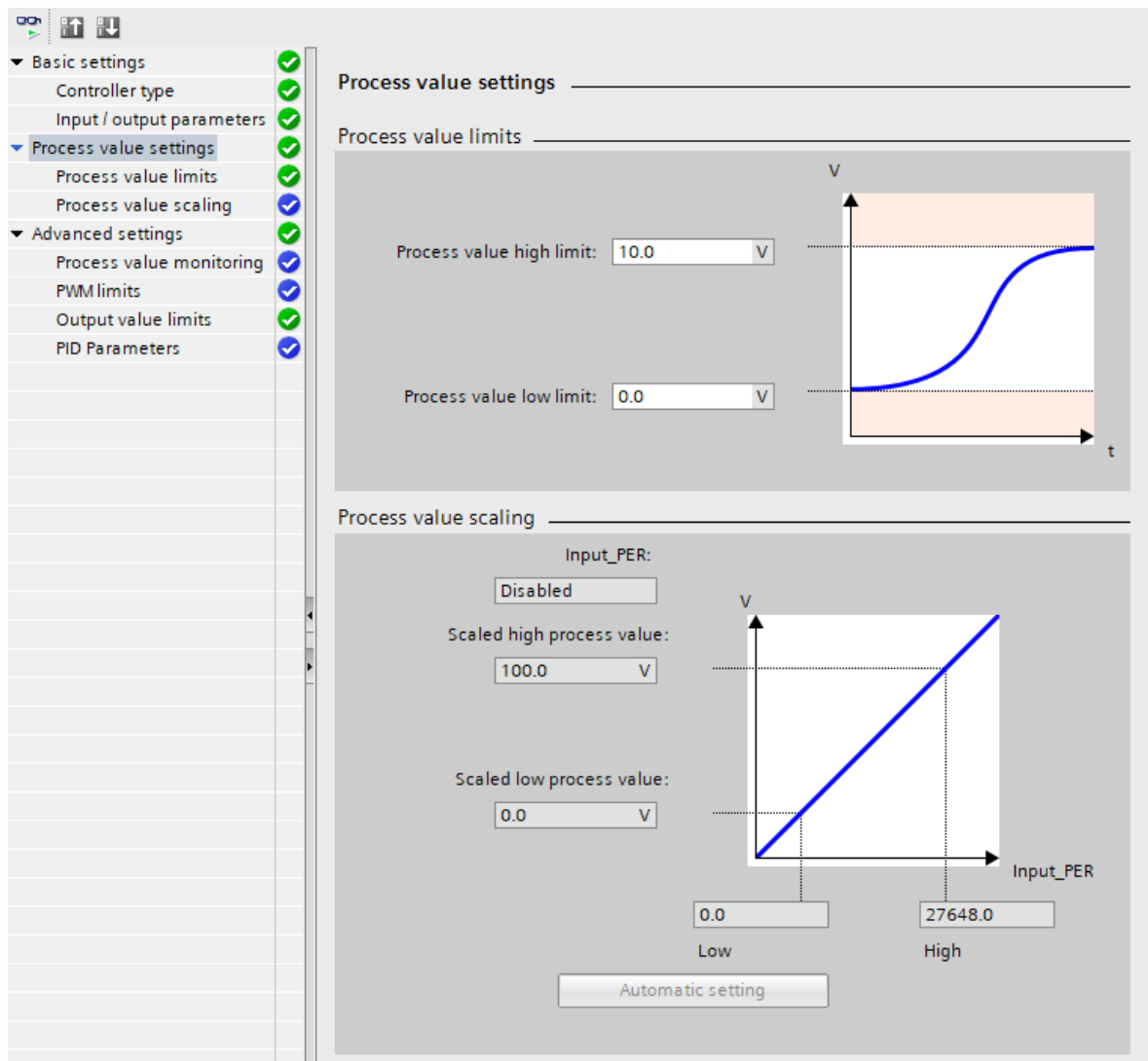
Obr. 5.1: Funkční blok PID\_Compact

Správná funkčnost PID regulátoru je určena jeho konfigurací. Konfigurační nastavení lze rozdělit na základní nastavení (Basic settings), nastavení procesní veličiny (Process value settings) a rozšířené nastavení (Advanced settings).



Obr. 5.2: Basic settings

V základním nastavení (obrázek 5.2) je možné zvolit fyzikální veličinu a jednotky v jakých budou setpoint (sp), procesní hodnota (pv) a řídicí hodnota (mv) zobrazovány. Obecně se předpokládá, že zvýšením výstupu regulátoru se zvýší i hodnota pv. Tento způsob je označován jako normální logika regulátoru. Jsou však případy, kdy zvýšení mv vede k poklesu pv, například klimatizace sníží teplotu v místnosti. Protože blok PID\_Compact nepracuje se záporným zesílením  $K_p$ , lze zapnout inverzní logiku regulátoru zaškrtnutím prvního pole. Zaškrtnutím druhého pole lze po restartování CPU aktivovat režim zadaný parametrem Mode. Položka "Set Mode to" stanovuje, do jakého režimu se má regulátor přepnout po kompilaci a dokončení načítání do zařízení. Na závěr je nutné zvolit, jestli jako vstupní hodnotu použijeme analogový signál, nebo již zpracovaný na formát float. Poté se buď zvolí "Input\_PER", nebo jen "Input". Stejně tak je nutné zvolit i jeden ze tří možných výstupů "Output", "Output\_PER" nebo "Output\_PWM".



Obr. 5.3: Process value settings

V dalším oddílu (obrázek 5.3) je volena maximálně a minimálně přípustná hodnota procesní veličiny. Jakmile procesní hodnota tyto limity poruší, dojde k chybě a zastavení ladícího experimentu. V rozšířeném nastavení výstupní hodnoty lze nakonfigurovat reakci regulátoru na vzniklou chybu v automatickém režimu. Pokud byl v základním nastavení vybrán jako vstupní port "Input\_PER", musí být hodnota analogového vstupu převedena na fyzickou veličinu procesní hodnoty. Lineární převod je definován dvojicí hodnot, nebo po stisku tlačítka "Automatic setting" nastaven automaticky.

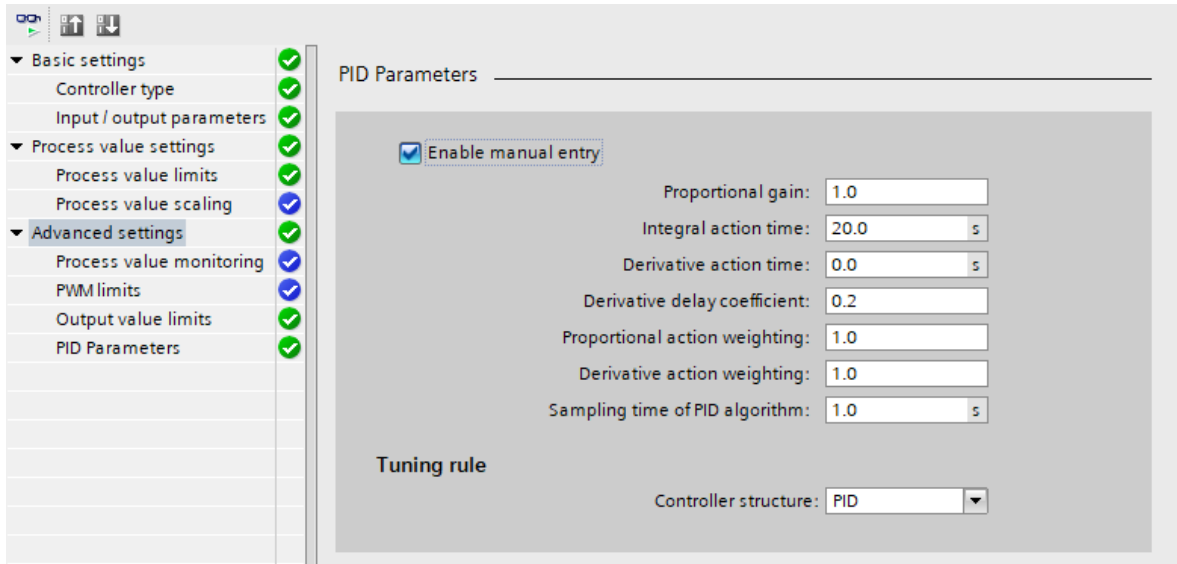
V pokročilém nastavení (obrázek 5.4) můžeme určit limity varování, při jejichž překročení, nebo podkmitnutí je výstupní parametr "InputWarning\_H" nebo "InputWarning\_L" nastaven na proměnnou `true`. Výstražné limity musí být zvoleny v mezích procesní hodnoty a pokud nejsou zadány, použije se horní a dolní mezní hodnota procesu. Po zvolení výstupu "Output\_PWM" lze nastavit "Minimum ON time" a "Minimum OFF time", tedy minimální dobu zapnutého a vypnutého pulsu. Doba trvání pulsu je vždy celočíselným násobkem periody vzorkování PID\_Compact, jenž je ekvivalentní periodě cyklu.

The screenshot shows the 'Advanced settings' window for a PID controller. On the left is a sidebar with a tree view of settings categories, each with a status icon (green checkmark or blue arrow). The main area is titled 'Advanced settings' and contains the following sections:

- Process value monitoring:** Includes 'Warning high limit' (3.402822E+38 V) and 'Warning low limit' (-3.402822E+38 V). A graph shows a blue curve representing a process value over time (t), with shaded regions indicating warning and error limits.
- PWM limits:** Includes 'Minimum ON time' (0.0 s) and 'Minimum OFF time' (0.0 s).
- Output value limits:** Includes 'Output value high limit' (10.0 %) and 'Output value low limit' (0.0 %). A graph shows a blue step function representing the output over time (t), with shaded regions indicating warning and error limits.
- Reaction to error:** Includes 'Set output to:' (Substitute output value while error is pending) and 'Substitute output value:' (0.0 %).

Obr. 5.4: Advanced settings

Následující konfigurační okno "Output value limits" umožňuje nastavit v procentech limity výstupní hodnoty regulátoru. Zvolené meze nejsou porušeny v manuálním ani v automatickém režimu. Pokud je manuálně zadána výstupní hodnota mimo limity, je použitá hodnota v CPU omezena na stanovené limity. V případě vzniku chybového stavu, je nezbytné nastavit reakci regulátoru na tento výjimečný stav. PID\_Compact je přednastaven tak, aby v případě chyby zůstal pro většinu případů aktivní.



Obr. 5.5: PID parameters

Parametry PID regulátoru jsou zobrazeny v konfiguračním okně "PID Parameters". Hodnoty parametrů je zde možné zadávat manuálně, nebo jsou aktualizovány po ukončení běhu ladicího algoritmu. Význam jednotlivých parametrů byl vysvětlen ve 4. kapitole této práce. Novou konstantou je vzorkovací čas PID algoritmu. Řízený systém potřebuje určitý čas, aby dokázal reagovat na změny výstupní hodnoty  $mv$ , proto není vhodné vypočítávat výstupní hodnotu regulátoru v každém cyklu. Perioda vzorkování tedy představuje dobu mezi dvěma výpočty výstupní hodnoty a její nastavení se provede během ladicího experimentu a zaokrouhlí se na násobek periody cyklu. Všechny ostatní funkce PID\_Compact jsou závislé právě na periodě cyklu. Nakonec nezbývá než zvolit typ regulátoru, který má být naladěn. Na výběr je pouze ze dvou struktur, PI a PID.

### 5.1.2 Pretuning

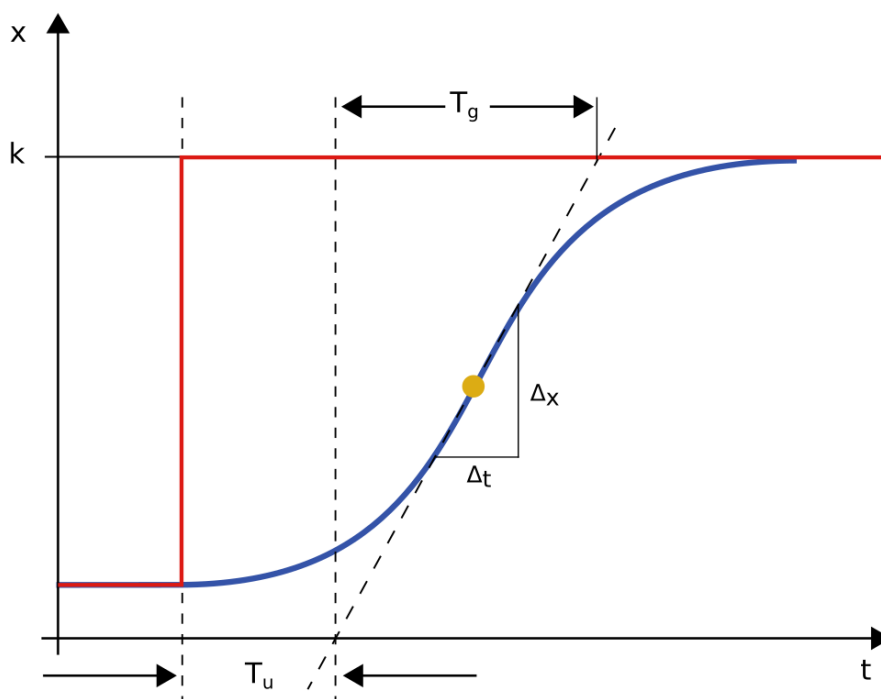
Pretuning [6] je heuristická ladicí metoda založená na odečtení charakteristických čísel z přechodové charakteristiky procesu. Vybuzení procesu je provedeno skokovou změnou řídicí veličiny. Parametry regulátoru jsou vypočteny pomocí modifikované Chienovy, Hronesovy a Reswickovy metody (C-H-R metody) [14] ze zesílení  $k$ , doby prů-



tahu  $T_u$  a doby náběhu  $T_g$  řízeného systému. Šum působící na procesní veličinu lze tolerovat, pokud je rychlost nárůstu šumu ve srovnání s pv výrazně nižší. C-H-R metoda i Ziegler-Nicholsova metoda, ze které C-H-R vychází, jsou založeny na aproximaci systému systémem prvního řádu s dopravním zpožděním daným přenosem:

$$G(s) = \frac{k}{1 + T_g \cdot s} e^{-T_u \cdot s} \quad (5.2)$$

Způsob odečtení hodnot charakteristických čísel z odezvy systému je zobrazen na obrázku 5.6. Důležitým bodem přechodového grafu je inflexní bod, jímž prochází tečná přímka, nezbytná pro odečtení aproximačních čísel.



Obr. 5.6: Odečtení charakteristických čísel z přechodové funkce

Nevýhodou této metody je nutnost měření přechodového děje až do konečné ustálené hodnoty, aby bylo možné stanovit zesílení systému  $k$  potřebné pro výpočet. Hlavní výhoda této metody spočívá v možnosti použití aproximace i v případě, kdy není možný analytický popis systému. Jak již bylo zmíněno, blok PID\_Compact využívá pro Pretuning modifikovanou verzi C-H-R metody. Protože používané vzorce nebyly nikde nalezeny, bude zde alespoň pro představu uvedena klasická C-H-R metoda z roku 1952. Metoda existuje ve dvou variantách, které optimalizují sledování změn požadované hodnoty (set-point regulation), nebo potlačení poruch na vstupu soustavy (disturbance rejection). Další vlastností této metody je možnost výběru regulačního pochodu s překmitem 0 nebo 20%. Parametry zvoleného typu regulátoru jsou získány dosazením do vztahů v tabulce 5.1.

Překmit	0%			20%		
Parametry regulátoru	$K_p$	$T_i$	$T_d$	K	$T_i$	$T_d$
SETPOINT						
PI	$0.35 \frac{T_g}{k \cdot T_u}$	$1.2T_g$	-	$0.6 \frac{T_g}{k \cdot T_u}$	$T_g$	-
PID	$0.6 \frac{T_g}{k \cdot T_u}$	$T_g$	$0.5T_u$	$0.95 \frac{T_g}{k \cdot T_u}$	$1.4T_g$	$0.47T_u$
DISTURBANCE						
PI	$0.6 \frac{T_g}{k \cdot T_u}$	$4T_u$	-	$0.7 \frac{T_g}{k \cdot T_u}$	$2.3T_u$	-
PID	$0.95 \frac{T_g}{k \cdot T_u}$	$2.4T_u$	$0.42T_u$	$1.2 \frac{T_g}{k \cdot T_u}$	$2T_u$	$0.42T_u$

Tab. 5.1: C-H-R metoda

Pro spuštění ladicího algoritmu musí být splněny následující předpoklady [6]:

- PID\_Compact je volán v bloku cyklického přerušení
- ManualEnable = false
- Reset = false
- PID\_Compact je ve stavu: "Inactive", "Manual" nebo "Automatic mode"
- sp a pv jsou ve stanovených limitech
- Rozdíl mezi sp a pv je větší než 30% rozdílu mezi horní a dolní mezí pv
- Rozdíl mezi sp a pv je větší než 50% sp

Pokud Pretuning proběhl bez chybové hlášky, byly parametry PID regulátoru nastaveny. PID\_Compact se následně přepne do automatického režimu s již novými parametry. Pokud není možné ladicí experiment dokončit, PID\_Compact odpoví na chyby předdefinovanou reakcí.

### 5.1.3 Fine tuning

Pro ideální nastavení parametrů regulátoru je nutné po fázi Pretuning použít algoritmus Fine tuning [6], jehož výchozími hodnotami jsou nalezené parametry z první fáze. Předpokladem pro spuštění experimentu je ustálená procesní veličina. Pokud má signál pv kmitavý charakter, algoritmus nejprve vygeneruje konstantní řízení a vyčká na jeho ustálení. Fine tuning poté generuje takové regulační zásahy, aby vzniklo konstantní, omezené kmitání procesní hodnoty. Blok PID\_Compact se pokusí automaticky nastavit oscilaci větší než šum procesní veličiny. Všechny PID parametry jsou

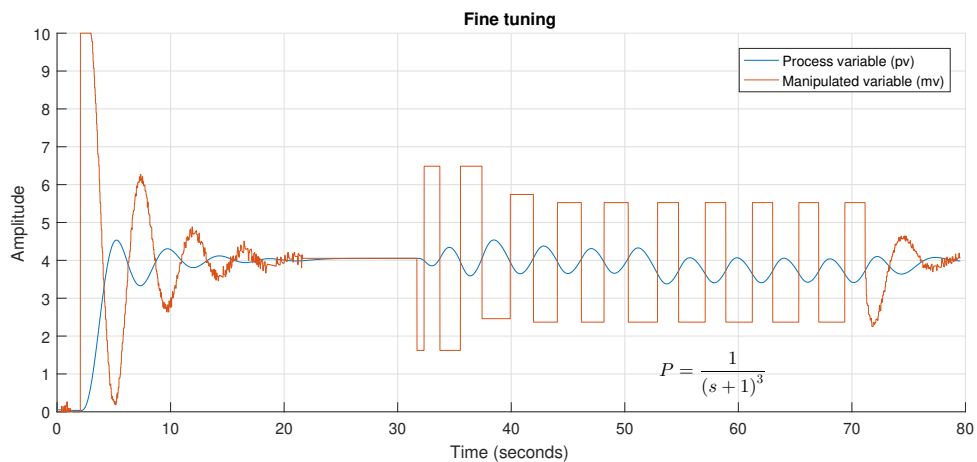
přepočítány z amplitudy a frekvence této oscilace. Přeladěné parametry mají obvykle lepší odezvu na změnu setpointu a odregulování poruch než parametry z Pretuning.

Pro spuštění ladicího algoritmu musí být splněny následující předpoklady:

- PID\_Compact je volán v bloku cyklického přerušení
- ManualEnable = false
- Reset = false
- PID\_Compact je ve stavu: "Inactive", "Manual" nebo "Automatic mode"
- sp a pv jsou ve stanovených limitech
- Regulační smyčka je v ustáleném stavu
- Neočekávají se žádné poruchy

Pokud během Fine tuning nenastaly žádné chyby, byly parametry regulátoru naladěny. PID\_Compact se následně přepne do automatického režimu s již novými parametry. Pokud není možné ladicí experiment dokončit, PID\_Compact odpoví na chyby předdefinovanou reakcí.

Ladicí experiment Fine tuning pracuje na podobném principu jako adaptivní reléový regulátor [9]. Pro použití této metody je nutné převést řízený systém do přibližně ustáleného stavu. Reléový autotuner v identifikačním experimentu reguluje proces a ze získaného záznamu vstupu procesu mv a výstupu procesu pv je odhadnut vhodný bod jeho frekvenční charakteristiky, podle kterého jsou navrženy parametry regulátoru. Výhoda této metody je řízení systému regulátorem i během identifikačního experimentu. Nevýhodou však bývá několikanásobně delší doba experimentu, než u identifikace přechodového děje. Průběh nastavování regulátoru pomocí metody Fine tuning je ukázán na obrázku 5.7.



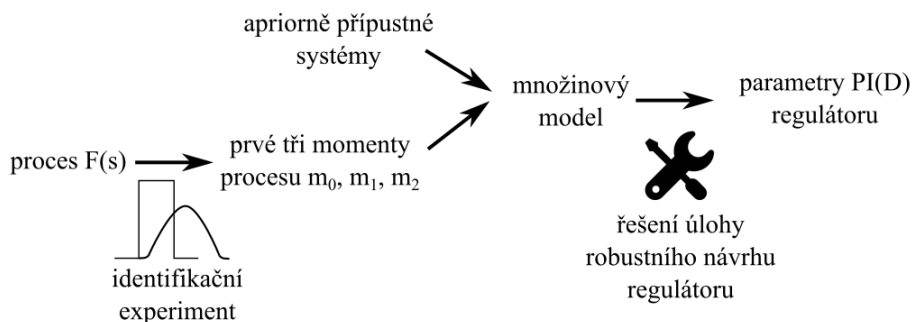
Obr. 5.7: Ladicí algoritmus Fine tuning

## 5.2 PIDMA

PID regulátor s momentovým autotunerem, neboli PIDMA [9], je automatický spojitý regulátor vyvinutý firmou REX Controls ve spolupráci s Fakultou aplikovaných věd Západočeské univerzity v Plzni. Návrh robustního regulátoru je založen na tzv. množinovém modelu procesu [17], který vyhovuje informaci dvojího druhu: apriorní informaci a informaci získané z identifikačního experimentu. Apriorní informace vybírá z množiny lineárních systémů relativně úzkou množinu procesů s monotónní přechodovou charakteristikou. V této skupině se nacházejí apriorně přípustné systémy, jejichž přenosová funkce je ve tvaru

$$F(s) = K \frac{1}{\prod_{i=1}^n (\tau_i s + 1)} \quad \tau_i > 0 \quad \forall i, \quad (5.3)$$

kde  $n$  je řád systému. Druhou informací, pro sestavení množinového modelu, jsou první tři momenty řízeného procesu, získané z odezvy systému na vhodný obdélníkový puls. Úloha robustního návrhu regulátoru tedy spočívá v nalezení takových parametrů regulátoru, které zajistí splnění stanovených požadavků pro libovolný systém z množinového modelu. Popsaný postup návrhu je graficky rozkreslen na obrázku 5.8.



Obr. 5.8: Obecné schéma robustního momentového autotuneru

Popsaná metoda je implementovaná v bloku PIDMA řídicího systému REXYGEN. Pomocí PIDMA [9] lze realizovat PID regulátor se dvěma stupni volnosti ve tvaru:

$$U(s) = \pm K_p \left\{ bW(s) - Y(s) + \frac{1}{T_i s} [W(s) - Y(s)] + \frac{T_d s}{\frac{T_d}{N} s + 1} [cW(s) - Y(s)] \right\} + Z(s), \quad (5.4)$$

kde  $U(s)$  je Laplaceova transformace řídicí veličiny  $mv$ ,  $W(s)$  je Laplaceova transformace požadované hodnoty  $sp$ ,  $Y(s)$  je Laplaceova transformace regulované veličiny  $pv$ ,  $Z(s)$  je Laplaceova transformace dopředné vazby  $dv$  a  $K, T_i, T_d, N, b, c$  jsou parametry regulátoru. V porovnání s rovnicí 4.1 je zde navíc složka  $Z(s)$  a znaménko pravé strany, které převrací působení výstupu regulátoru.

## 5.2.1 Konfigurace regulátoru

Na obrázku 5.9 je zobrazen blok regulátoru PIDMA [9] s popsanými vstupy a výstupy, včetně jejich datových typů (0.0 - reálný datový typ REAL, 0 - celočíselný datový typ INT, false - logický datový typ BOOL). Před popisem samotného nastavení parametrů uvnitř bloku budou vysvětleny některé důležité vstupy a výstupy, pro správné porozumění činnosti regulátoru.

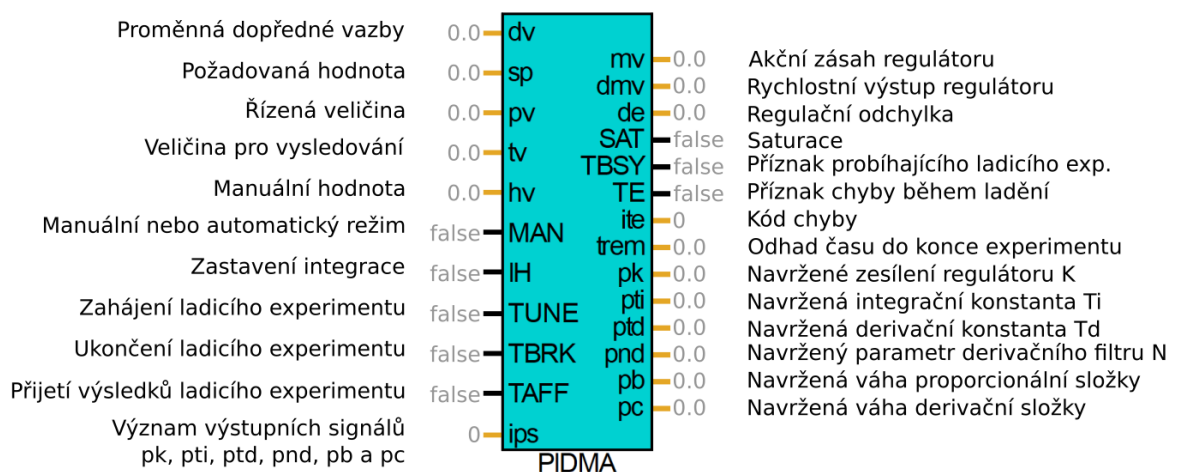
**MAN** vstup zajišťuje přepínání mezi manuálním a automatickým režimem. Pro `false` je zapnut automatický režim, manuální pak pro booleovské `true`.

**TUNE** zahajuje ladicí experiment, nebo lze pomocí něj vynutit přechod do další fáze experimentu.

**TAFF** určuje, zda budou výsledky ladicího experimentu dosazeny za parametry ve funkčním bloku (`true`), nebo zda budou pouze vypočteny (`false`).

**ips** parametr stanovuje význam výstupních signálů `pk`, `pti`, `ptd`, `pnd`, `pb` a `pc`.

- 0 .... navržené parametry  $K_p$ ,  $T_i$ ,  $T_d$ ,  $N$ ,  $b$  a  $c$
- 1 .... momenty procesu: zesílení (`pk`), míra zpoždění soustavy (`pti`), míra délky odezvy soustavy (`ptd`)
- 2 .... tříparametrový model procesu prvního řádu s dopravním zpožděním: zesílení (`pk`), dopravní zpoždění (`pti`) a časová konstanta (`ptd`)



Obr. 5.9: Blok PID regulátoru s momentovým autotunerem

**SAT** upozorňuje na řídicí veličinu v saturaci. `True` = výstup je saturován, `false` = lineární zákon řízení.

**TE** signalizuje zda ladění proběhlo bez chyby, nebo se během ladění vyskytla chyba.

**ite** zobrazuje kódy chyb, které mohou nastat po experimentu, nebo fáze ladění během experimentu.

Blok PIDMA umožňuje realizovat klasické typy regulátorů, jejichž parametry jsou zadány ručně, bez nutnosti ladění. Nastavení proměnných uvnitř bloku lze tedy rozdělit na dvě části: nastavení parametrů regulátoru (obrázek 5.10) a nastavení parametrů ladicího algoritmu (obrázek 5.11).

Pro první případ je nutné nejprve zvolit typ regulátoru pomocí parametru `irtype`. Na výběr jsou základní struktury jako P, PI, PID, ale i méně časté jako D, I, ID či PD. Parametrem `RACT` lze obrátit logiku regulátoru. Zvolení inverzní logiky zavede do rovnice 5.4 znaménko minus, čímž při zvyšování hodnoty `mv` bude hodnota `pv` klesat. Zvolené hodnoty `k`, `ti`, `td`, `nd`, `b` a `c` jsou použity do struktury vybraného typu regulátoru. Tyto parametry jsou po ukončení ladicího experimentu aktualizovány, avšak jen za předpokladu, že vstup `TAFF=true`. Časová konstanta výsledování `tt` ovlivňuje bezrázový přechod mezi manuálním a automatickým režimem a správnou funkci regulátoru při saturaci výstupu `mv`. Doporučená hodnota pro PID regulátor je  $tt \approx \sqrt{T_i \cdot T_d}$ , pro PI regulátor  $tt \approx 2 \cdot \sqrt{T_i}$ . Rozsah saturačních mezí je definován parametry `hilim` a `lolim`. `hilim` určuje horní mez akčního zásahu regulátoru, dolní mez je pak ovlivněna parametrem `lolim`. Parametr `dz` udává pásmo necitlivosti v integrační složce regulátoru. V rozbalovacím seznamu `icotype` lze zvolit typ výstupu regulátoru. Seznam nabízí analogový výstup, šířkově modulovaný výstup (PWM), krokový regulátor s polohovou zpětnou vazbou a krokový regulátor bez polohové zpětné vazby.

	Parameter	Value	Type	Description
1	<code>irtype</code>	6: PI	Long	Controller type (control law)
2	<code>RACT</code>	<input type="checkbox"/> off	Bool	Reverse action flag
3	<code>k</code>	1	Double	Controller gain
4	<code>ti</code>	4	Double	Integral time constant
5	<code>td</code>	1	Double	Derivative time constant
6	<code>nd</code>	10	Double	Derivative filtering parameter
7	<code>b</code>	1	Double	Setpoint weighting - proportional part
8	<code>c</code>	0	Double	Setpoint weighting - derivative part
9	<code>tt</code>	1	Double	Tracking time constant
10	<code>hilim</code>	1	Double	Upper limit of the controller output
11	<code>lolim</code>	-1	Double	Lower limit of the controller output
12	<code>dz</code>	0	Double	Dead zone
13	<code>icotype</code>	1: Analog	Long	Controller output type

Obr. 5.10: Nastavení parametrů regulátoru PIDMA

Nastavení požadovaného typu regulátoru pro návrh je prováděno pomocí parametru `itttype`. Na výběr jsou zde dva nejpoužívanější typy, PI a PID. Pro správné naladění je také důležité zvolit, zda se jedná o systém s astatismem, nebo bez astatismu. Tato apriorní informace je zadána parametrem `iainf`. Parametrem `DGC` lze povolit kompenzaci gradientu trendu a určit jeho dobu odhadu pomocí `tdg`. Volitelnou konstantou `amp` je nastavena velikost amplitudy obdélníkového pulsu, který se používá při identifikaci systému. Parametr `dy` určuje práh pro ukončení pulsu, neboli absolutní změnu od ustálené hodnoty `pv`. Předností ladicího experimentu je možnost zvolit požadovanou rychlost uzavřené smyčky. Expert tak může využít svých zkušeností a vybrat buď agresivnější řízení s případným překmitem, nebo pozvolný pomalý náběh `pv` na žádanou hodnotu. Poslední parametr `ipid` definuje paralelní nebo sériovou realizaci regulátoru.

14	<code>itttype</code>	6: PI	Long	Controller type to be designed
15	<code>iainf</code>	1: Static process	Long	Type of apriori information
16	<code>DGC</code>	<input checked="" type="checkbox"/> on	Bool	Drift gradient compensation
17	<code>tdg</code>	60	Double	Drift gradient estimation time [s]
18	<code>tn</code>	5	Double	Length of noise estimation period [s]
19	<code>amp</code>	0.5	Double	Tuning pulse amplitude
20	<code>dy</code>	0.1	Double	Tuning pulse get down threshold
21	<code>ispeed</code>	2: Normal (middle fast) CL	Long	Desired closed loop speed
22	<code>ipid</code>	1: Parallel form	Long	PID controller form

Obr. 5.11: Nastavení parametrů ladicího algoritmu PIDMA

## 5.2.2 Ladicí algoritmus

Blok PIDMA zavádí rozšíření standardního PID regulátoru o vestavěné automatické nastavování parametrů, tzv. autotuner. Před samotným zahájením ladicího mechanismu, musí nejprve operátor provést potřebná nastavení parametrů viz. obrázek 5.11, která pomohou definovat řízený systém i samotný regulátor. Dále je zapotřebí zvolit požadovaný typ a formu regulátoru a rychlost uzavřené smyčky. Pro spuštění autotuneru musí být dosaženo ve vhodném pracovním bodě ustáleného stavu.

Identifikační experiment [9] se startuje vstupem `TUNE` a jeho předčasné ukončení zajistí vstup `TBRK`. První fází je odhad šumu regulované veličiny po dobu specifikovanou parametrem `tn`. Poté je na vstup procesu aplikován obdélníkový puls s amplitudou `amp`, který je ukončen, jakmile se hodnota regulované veličiny `pv` změní o více, než dovoluje zvolený práh `dy`. Odezvou řízeného systému je impulsní funkce  $h(t)$ , z které jsou vypočteny její první tři momenty [17]  $m_0$ ,  $m_1$ ,  $m_2$ , resp. charakteristická čísla  $\kappa$ ,  $\mu$  a  $\sigma^2$  dané vztahy:

$$\kappa = \int_0^{\infty} h(t) dt = m_0,$$

$$\mu = \frac{\int_0^{\infty} th(t) dt}{\int_0^{\infty} h(t) dt} = \frac{m_1}{m_0}, \quad (5.5)$$

$$\sigma^2 = \frac{\int_0^{\infty} (t - \mu)^2 h(t) dt}{\int_0^{\infty} h(t) dt} = \frac{m_2}{m_0} - \frac{m_1^2}{m_0^2},$$

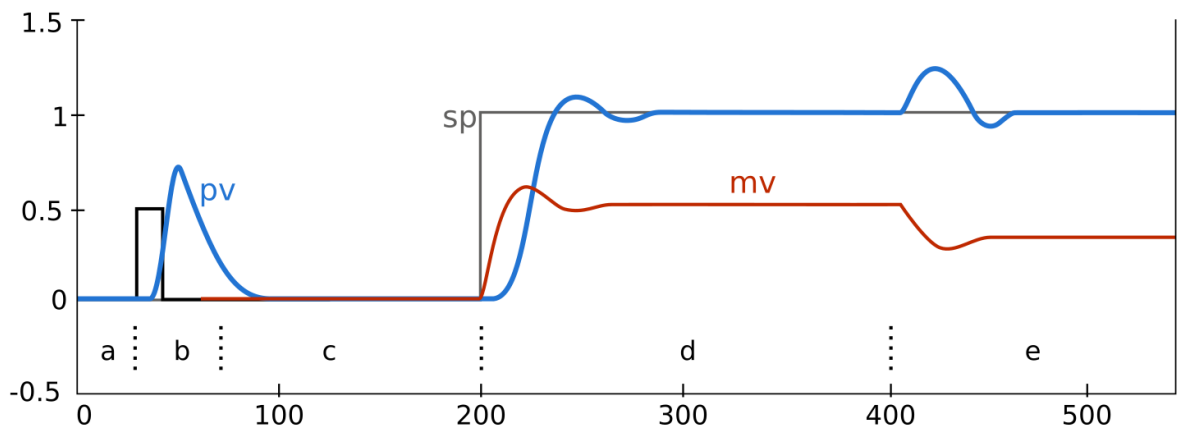
kde

$$m_i = \int_0^{\infty} t^i h(t) dt, \quad i = 0, 1, 2. \quad (5.6)$$

Zde je vhodné poznamenat, že  $\kappa$ ,  $\mu$  a  $\sigma$  mají pro nezápornou váhovou funkci  $h(t)$  jasnou fyzikální interpretaci (po řadě statické zesílení, zpoždění a doba reakce).

Funkční blok regulátoru disponuje také odhadem času zbývajících do konce ladicího experimentu, ten je přiveden na výstup `tr em`. Při bezchybném ukončení algoritmu a nastavení `ips=0`, se optimální parametry regulátoru objeví na výstupech `pk`, `pt i`, `pt d`, `pnd`, `pb`, `pc`. V případě neúspěchu je výstupu `ite` přiřazen kód, definující chybu experimentu.

Na obrázku 5.12 jsou ukázány jednotlivé fáze autotuneru: a - odhad driftu a šumu regulované veličiny, b identifikační experiment, c - činnost regulátoru s novými parametry v automatickém režimu, d - odezva na skok v požadované hodnotě, e - odezva na skok v poruše na vstupu řízeného systému.



Obr. 5.12: Průběh ladicího algoritmu



# 6 Testovací příklady pro PID regulaci

Pro správné otestování a ohodnocení kvality regulace je důležité mít sadu testovacích příkladů s různými dynamickými vlastnostmi. Takovéto systémy navrhli pánové Åström a Hägglund [13]. Systémy 1-5 jsou standardní systémy, jejichž vlastnosti lze snadno modifikovat změnou parametru a lze tak pozorovat závislost kvality regulace na této změně. Systémy 6-9 jsou specializovanější a to v tom smyslu, že zobrazují různé obtíže řízení jako oscilující odezvu, nebo nestabilní póly. Skupina 10 představuje systémy s astatismem. PID regulátor není vždy vhodným řešením pro definované systémy a někdy je zapotřebí zvolit i jinou strukturu.

## 1. Systém s násobnými póly

První skupinu tvoří velmi běžné systémy s přenosovou funkcí:

$$G(s) = \frac{1}{(s+1)^n} \quad n = 1, 2, 3, 4, 8. \quad (6.1)$$

Pro nízké hodnoty  $n = 1$  a  $2$  lze dosáhnout dobrých výsledků pomocí PI i PID regulace. Naopak pro velké hodnoty parametru  $n$  je chování podobné systému s dlouhým časovým zpožděním. Výrobci řídicích systémů využívají tyto systémy jako testovací příklady.

## 2. Systémy čtvrtého řádu

V této skupině nedochází ke změně řádu systému, ale ke změně umístění pólů systému. Přenosová funkce je ve tvaru:

$$G(s) = \frac{1}{(s+1)(1+\alpha s)(1+\alpha^2 s)(1+\alpha^3 s)} \quad \alpha = 0.1, 0.2, 0.5, 1.0. \quad (6.2)$$

Systém obsahuje 4 póly, jejichž umístění závisí na parametru  $\alpha$ . Pro malé hodnoty parametru lze dosáhnout lepší kvality regulace při použití PID struktury. Pokud je  $\alpha = 1$  je systém identický se systémem z 6.1 pro  $n = 4$ .

## 3. Systémy s nestabilní nulou

Systémy s násobnými póly třetího řádu a nestabilní nulou ovlivněnou parametrem  $\alpha$  jsou zadány přenosem:

$$G(s) = \frac{1-\alpha s}{(s+1)^3} \quad \alpha = 0.1, 0.2, 0.5, 1, 2, 5. \quad (6.3)$$

Složitost řízení těchto systémů roste s narůstajícím parametrem  $\alpha$ .

#### 4. Systémy prvního řádu s dopravním zpožděním

Přenosová funkce systémů je daná vztahem:

$$G(s) = \frac{1}{1 + sT} e^{-s} \quad T = 0, 0.1, 0.2, 0.5, 2, 5, 10. \quad (6.4)$$

Na základě tohoto tříparametrového modelu bylo odvozeno mnoho časových metod návrhu regulátoru založených na identifikaci systému z přechodové charakteristiky. Pro  $T = 0$  je přenos redukován na čisté dopravní zpoždění, naopak pro  $T = 10$  v systému dominuje časová konstanta.

#### 5. Systémy druhého řádu s dopravním zpožděním

Přenosová funkce systémů vznikla pouze modifikací 6.4:

$$G(s) = \frac{1}{(1 + sT)^2} e^{-s} \quad T = 0, 0.1, 0.2, 0.5, 2, 5, 10. \quad (6.5)$$

#### 6. Systém s rychlou a pomalou časovou konstantou

Přenosová funkce

$$G(s) = \frac{100}{(s + 10)^2} \left( \frac{1}{s + 1} + \frac{0.5}{s + 0.05} \right) \quad (6.6)$$

popisuje systém s rychlou a pomalou časovou konstantou. Jednoduché metody pro ladění regulátoru, založené na přechodové charakteristice obvykle pro systémy tohoto typu nefungují uspokojivě, protože je obtížné získat dobrý odhad zesílení a časové konstanty.

#### 7. Podmíněně stabilní systém

Přenosová funkce je dána vztahem:

$$G(s) = \frac{(s + 6)^2}{s(s + 1)^2(s + 36)}. \quad (6.7)$$

Z přenosu je patrné, že systém obsahuje jeden pól na imaginární ose, který ohrožuje jeho stabilitu.

#### 8. Kmitavé systémy

Přenosová funkce systémů je daná vztahem:

$$G(s) = \frac{\omega_0^2}{(s + 1)(s^2 + 2\zeta\omega_0s + \omega_0^2)}, \quad (6.8)$$
$$\zeta = 0.1, \quad \omega_0 = 1, 2, 5, 10$$

Systémy tohoto typu s malým tlumícím koeficientem  $\zeta$  nejsou dobře říditelné pomocí PID regulátoru. S rostoucím parametrem  $\omega_0$  je systém lépe říditelný.

## 9. Systém s nestabilními póly

Přenosová funkce je dána vztahem:

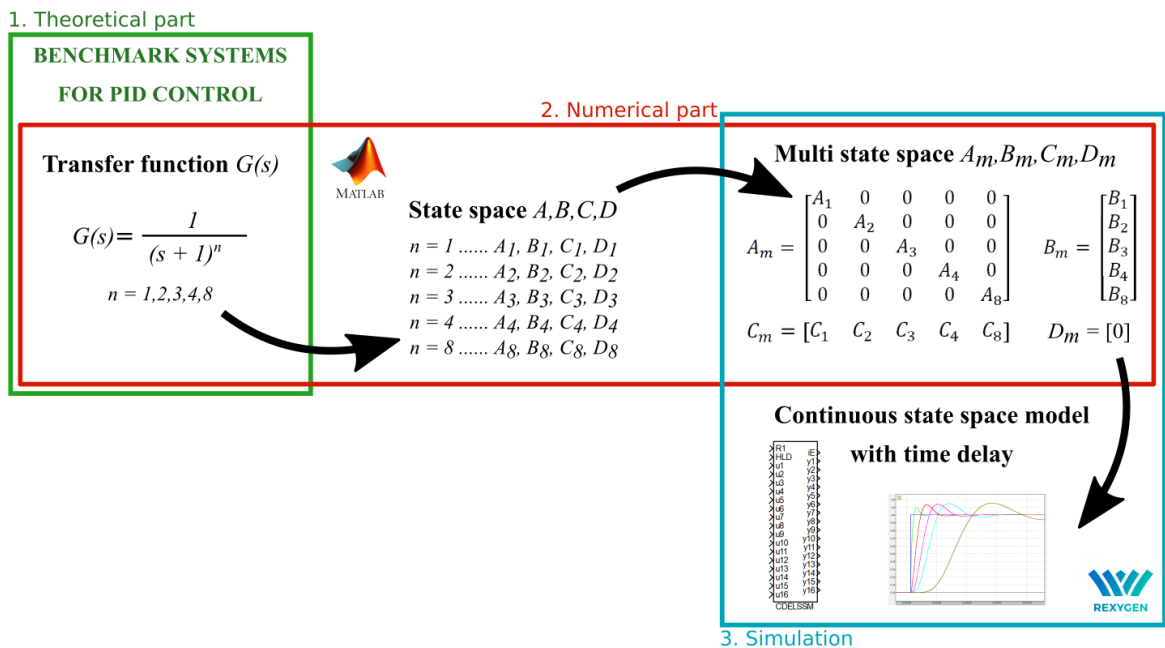
$$G(s) = \frac{1}{s^2 - 1}. \quad (6.9)$$

Tento systém může představovat jednoduchý model inverzního kyvadla.

## 10. Systémy s astatismem

Změny v chování systému lze docílit přidáním integrátoru do jeho přenosu. Tuto úpravu je vhodné provést u systémů 1-5.

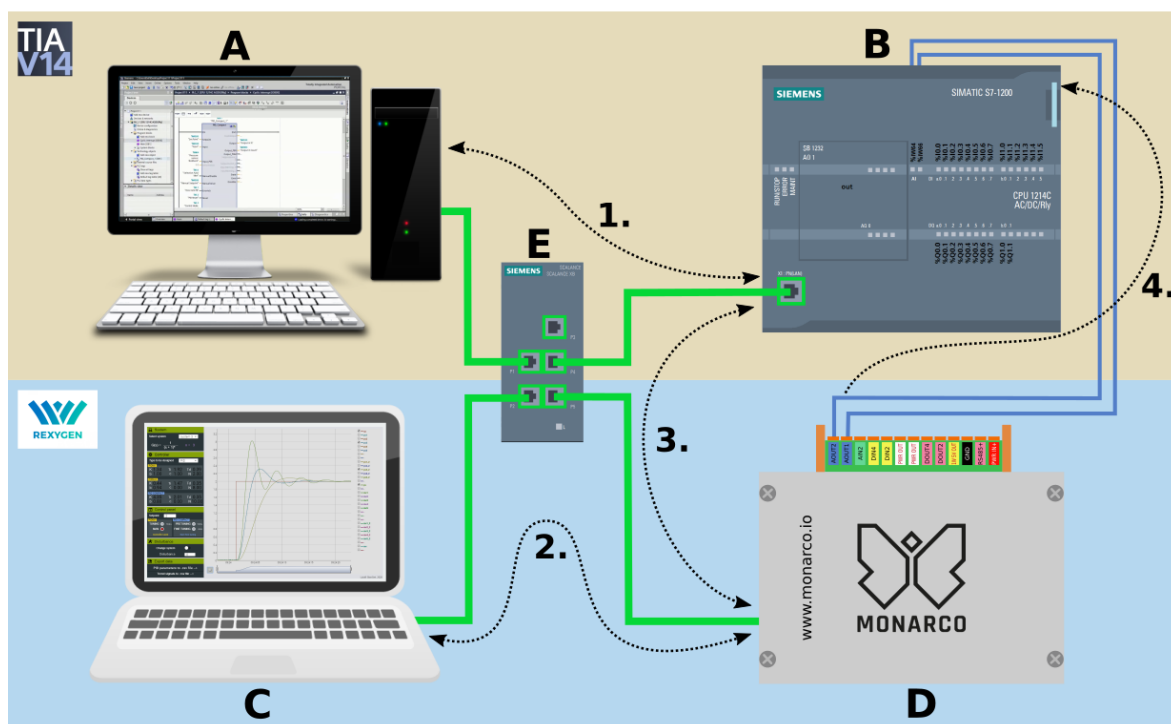
Způsob implementace testovacích příkladů do řídicího systému REXYGEN je zobrazen na obrázku 6.1. Přenosové funkce systémů byly v Matlabu převedeny na matice stavového popisu. Vypočtené matice jednotlivých procesů byly uloženy do společných matic a ty pak byly použity uvnitř bloku stavového popisu CDELSSM [9]. Toto správné uspořádání do matic umožňuje simulovat více systémů jedním blokem současně. Pak lze například říci, že vstup  $u_3$  a výstup  $y_3$  odpovídají systému se stavovými maticemi  $A_3, B_3, C_3$  a  $D_3$ .



Obr. 6.1: Implementace systémů do REXYGEN studia

## 7 Hardwarová realizace a komunikace

Hardwarová část použitého simulátoru je tvořena technickými zařízeními a kabe-  
láží, která zajišťuje fyzické propojení těchto zařízení. Jednoduchá ilustrace zapojení je  
znázorněna na obrázku 7.1. Jednotlivé komponenty jsou zde označeny prvními písmeny  
abecedy, čísla pak zobrazují dráhu a směr možné komunikace.



Obr. 7.1: Fyzické propojení použitého hardwaru

- A: Stolní počítač** s vývojovým prostředím TIA portál V14 byl využit k návrhu řídicího algoritmu pro PLC. Vytvořené schéma bylo po kompilaci nahráno do zařízení B. Portál dále umožňuje měnit nastavení zařízení (např. síťové, bezpečnostní), modifikovat hodnoty proměnných za běhu, startovat a ukončovat ladicí algoritmus, nebo provádět online diagnostiku.
- B: SIMATIC S7-1200** s typovým označením 6ES7 214-1BG40-0XB0 je průmyslový automat, na kterém je realizován algoritmus testovaného regulátoru PID\_Compact.
- C: Notebook** zajišťuje uživatelské rozhraní pro Raspberry Pi a SIMATIC. Z HMI lze volit požadovaný testovací systém a strukturu regulátoru, spouštět ladicí ex-

perimenty na obou zařízeních, nebo zobrazovat a ukládat naladěné parametry a průběh signálů pv, mv a požadované hodnoty.

**D: Raspberry Pi s Monarco HAT** je v práci využit pro běh programu navrženého ve studiu REXYGEN. Cílem zařízení je simulovat testovací systémy pro návrh regulátoru a zároveň představovat testované regulátory PIDMA a PIDMA2.

**E: Ethernetový Switch** řady SCALANCE XB005 je průmyslové zařízení vhodné pro nastavení malých ethernetových sítí v lineárních nebo hvězdicových strukturách. Zde byl využit pro přepínání komunikace mezi použitými zařízeními.

**Komunikace 1.:** Komunikace mezi stolním počítačem a SIMATIC slouží především k nahrání programu do zařízení a spuštění CPU. Přenos byl proveden pomocí ethernetového kabelu a průmyslového switche. Při běhu programu je možné spustit online diagnostiku, při níž jsou data z PLC přenášena do TIA portálu, zde je možné hodnoty parametrů modifikovat a po komunikaci přepisovat v samotném zařízení.

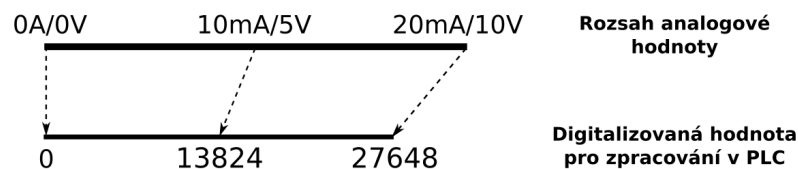
**Komunikace 2.:** Tato klíčová komunikace zajišťuje přenos příkazů z HMI spuštěném na notebooku do minipočítače Raspberry Pi s modulem Monarco. Pomocí HMI jsou ovládané oba testované algoritmy regulátorů. Opačný přenos poskytuje uživateli nalezené parametry regulátorů, čas běhu ladicího algoritmu, nebo grafický záznam procesní a řídicí veličiny.

**Komunikace 3.:** Tento typ přenosu nepochybně souvisí s "Komunikací 2". Pro spuštění ladicího algoritmu z HMI probíhá komunikace přes REXYGEN, ze kterého je vyslána posloupnost instrukcí do SIMATIC. Pro získání parametrů regulátoru musí být data předána do řídicího systému v Raspberry Pi a poté jsou zobrazeny v HMI. Nejprve však bylo nutné odstranit některá výchozí nastavení, která blokovala přenos dat. V TIA portálu bylo vybráno zvolené zařízení a v záložce "General" v položce "Protection" zaškrtnuto "Full access (no protection)" a "Permit access with PUT/GET communication from remote partner". Teprve po tomto nastavení bylo možné posílat i přijímat data přes ethernetovou komunikaci.

**Komunikace 4.:** Poslední přenos dat je realizován pomocí dvoužilového kabelu, analogových výstupů (v případě Monarca) a analogových vstupů (na SIMATIC). Přenosovými daty jsou procesní veličiny systémů, které jsou následně řízeny testovanými regulátory. Jeden signál je přiveden do SIMATIC, kde je řízen pomocí PID\_Compact. Druhý signál je v zařízení znormován a přesměrován zpět do Raspberry Pi. Tento přenos je proveden za účelem reálného zašumění signálu, použitím analogově-digitálních převodníků. Podmínky běhu obou regulátorů jsou

poté srovnatelné a je možné adekvátně vyhodnotit jejich řízení. Zpětná komunikace byla kvůli nedostatku analogových výstupů realizována s využitím "Komunikace 3".

Jak bylo zmíněno výše, "Komunikace 4" probíhala pomocí analogových vstupů na SIMATIC, proto bude těmto důležitým portům věnován následující odstavec. Analogový signál [5] je přiveden na odpovídající svorky, ke kterým je možné přistoupit z PLC pomocí primárně definovaných operandů %IW64 a %IW66. Pro další zpracování je provedena transformace analogové hodnoty, která je stejná pro analogové vstupy i analogové výstupy. Této transformaci se říká analogově digitální konverze (dále ADC), kdy analogová informace je převedena na bitový signál. Výsledkem konverze je 16-bitové slovo (WORD). ADC digitalizuje vstupní signál a aproximuje jeho průběh pomocí stupňovité křivky. Nejdůležitějšími parametry ADC jsou jeho rozlišení a doba trvání konverze. Pro CPU 1214C je rozlišení 10bit a doba trvání  $625\mu s$ . Přepočítání napětí na digitalizovanou hodnotu je zřejmé z obrázku 7.2.



Obr. 7.2: Přepočítání analogových hodnot na digitální

Aby digitalizované hodnoty z rozsahu 0 až 27648 odpovídaly fyzikálním veličinám v procesu, je v PLC provedena jejich normalizace. V TIA portálu lze na takovou úpravu využít připravené bloky, nebo aritmetické operace násobení a dělení. Pro minimalizaci chyb zaokrouhlování a dosažení co nejpřesnější konverze, musí být normalizované hodnoty převedeny na datový typ REAL. Podobně by i analogový výstup, který je výsledkem normalizované hodnoty, musel být upraven na výstupní hodnotu v rozsahu 0 až 27648.

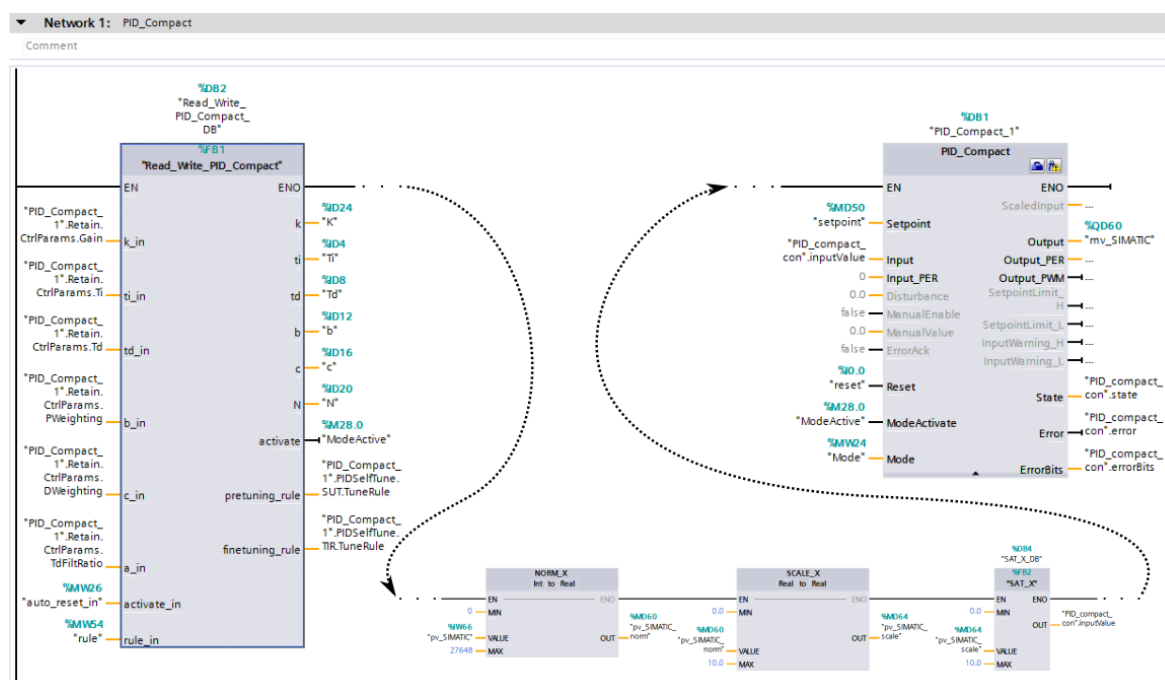
# 8 Simulační schéma

## 8.1 TIA portál

Funkce pro PLC SIMATIC S7-1200 byla naprogramována pomocí jazyků LAD a SCL. Schéma v LAD lze, podle příslušnosti k testovaným regulátorům, rozdělit do dvou skupin. První příčka diagramu (v TIA portálu označení Network 1 - "Síť 1") na obrázku 8.1 obsahuje celkem pět funkčních bloků a je využita k realizaci autotuneru PID\_Compact.

**NORM\_X** slouží k normování procesní veličiny přečtené analogovými vstupy. Analogová celočíselná hodnota z rozsahu 0 - 27648 je převedena na reálné číslo v rozmezí 0 - 1.

**SCALE\_X** slouží ke škálování normované veličiny. Výstupní hodnota z funkčního bloku NORM\_X je rozšířena na hodnotu z rozsahu 0 - 10. Takto upravený signál již odpovídá fyzikální interpretaci.



Obr. 8.1: Zapojení PID\_Compact v TIA portálu

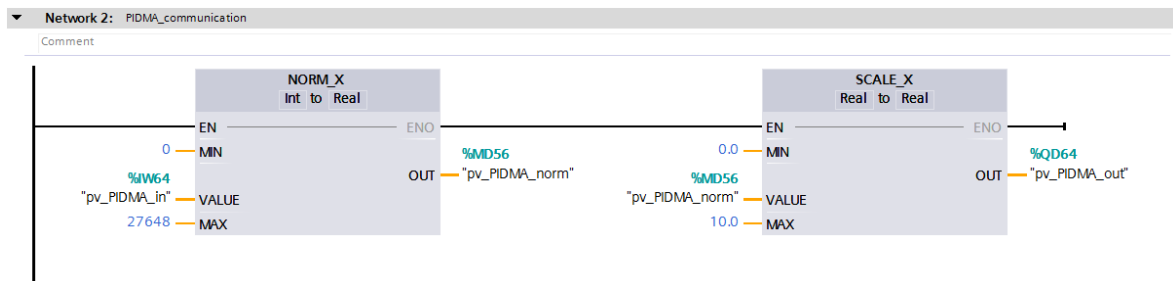
Experimentálně bylo zjištěno, že výstup z bloku SCALE\_X někdy nabývá i vyšších hodnot, než povoluje vstup regulátoru. Řádově se jedná o setiny, nebo tisíce nad hodnotu 10. Tato výchylka je nejspíše způsobena šumem a převodem mezi datovými

typy. Vyšší hodnoty však způsobují chyby regulátoru a předčasné ukončení ladicích algoritmů, proto byl přidán blok SAT\_X.

**SAT\_X** slouží k omezení procesní veličiny pro případ jiné hodnoty, než je pro vstup regulátoru povolena. Tento blok byl vytvořen v SCL a jeho úkolem je oříznout škálovanou veličinu na hodnotu 0 - 10. Takto upravený signál již lze použít jako vstup do bloku regulátoru.

**PID\_Compact** je klíčový prvek celého schématu. Blok realizuje automatický regulátor s dvěma stupni volnosti, jehož způsob regulace je porovnáván s blokem PIDMA implementovaným v minipočítači Raspberry Pi.

**Read\_Write\_PID\_Compact** byl vytvořen v SCL a převeden do LAD. Smyslem tohoto bloku je číst naladěné parametry regulátoru a ukládat je do proměnných (tag) s příslušným datovým typem a adresou. Tyto proměnné je pak možné pomocí ethernetové komunikace zapsat do řídicího programu REXYGEN a následně zobrazit v HMI. Read\_Write\_PID\_Compact funguje i obráceně a hodnoty přijaté z Raspberry Pi zapisuje do bloku PID\_Compact. Zde se jedná o příkazy spouštějící ladicí algoritmy Pretuning a Fine tuning, nebo výběr typu regulátoru.



Obr. 8.2: Zpracování procesní veličiny pro PIDMA regulátor

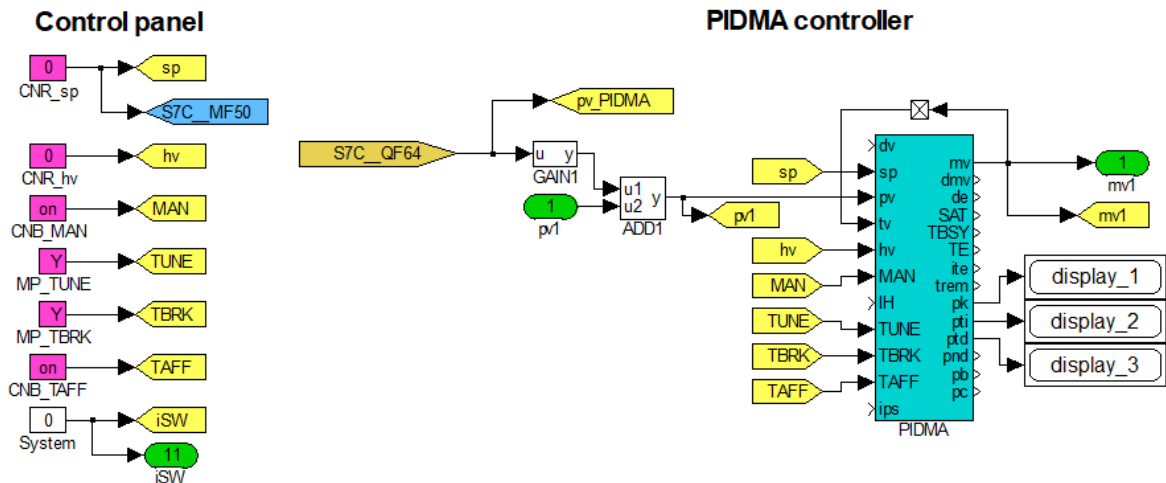
Network 2 (obrázek 8.2) je využita k přečtení analogové hodnoty procesní veličiny pro PIDMA regulátor. Důvod tohoto přenosu byl popsán v předchozí kapitole. Přijatá hodnota je zde převedena na fyzikální veličinu a poslána zpět do Raspberry Pi pomocí ethernetové komunikace.



## 8.2 REXYGEN

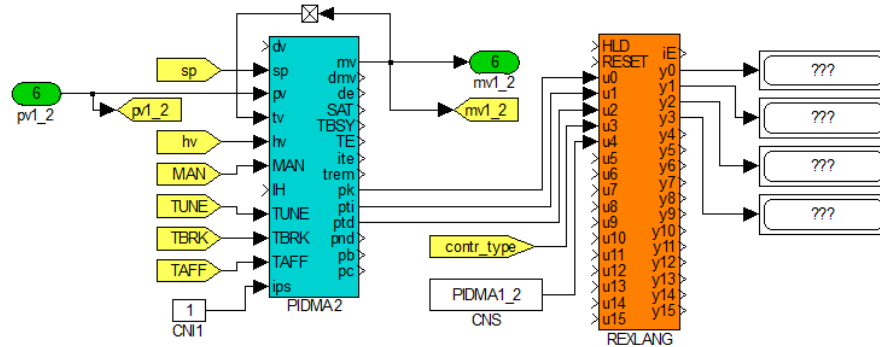
Řídicí schéma v REXYGEN studiu je sestaveno ze dvou tasků: "pid\_autotuning\_control" a "pid\_autotuning\_process". Z důvodu použití velkého množství stejných funkčních bloků a složitosti celého schématu, zde budou uvedeny pouze nejdůležitější části.

První task, jak už napovídá název, slouží k realizaci PIDMA regulátoru. Schéma zapojení regulátoru (PIDMA controller) společně s ovládacím panelem (Control panel) je zobrazeno na obrázku 8.3. Ovládací panel umožňuje spouštět ladicí algoritmy a měnit nastavení několika regulátorů současně. Zároveň zde existuje propojení vybraných bloků se stejně pojmenovanou částí v uživatelském rozhraní (kapitola 8.3). Bloky display\_1 až display\_3 připojené k PIDMA zobrazí naladěné parametry regulátoru a tyto hodnoty jsou také zobrazeny v HMI.



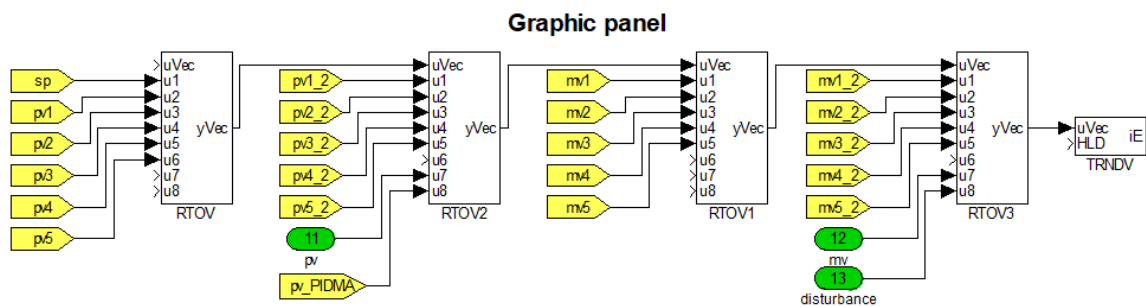
Obr. 8.3: Schéma regulátoru PIDMA v řídicím prostředí REXYGEN

Na obrázku 8.4 je schéma regulátoru, jenž je v HMI označován jako PIDMA2. Jedná se o alternativní výpočet parametrů robustního 2DOF regulátoru pomocí jinak zvolených předpisů [16]. Blok PIDMA je zde nastaven parametrem  $ips=1$  tak, aby výstupy  $pk$ ,  $pti$  a  $ptd$  obsahovaly charakteristická čísla testovaného systému po řadě  $\kappa$ ,  $\mu$  a  $\sigma^2$ . Tato čísla jsou po ukončení identifikačního experimentu použita pro výpočet parametrů regulátoru ve volně programovatelném bloku REXLANG. Výstupem jsou pak parametry  $K$ ,  $T_i$ ,  $T_d$  a  $b$ . Důležité je také zmínit, že oproti ostatním regulátorům, je uzavřená smyčka s PIDMA2 simulována v ideálním prostředí bez šumu. Důvodem je nedostatek analogových výstupů na modulu Monarco HAT a analogových vstupů na PLC S7-1200.



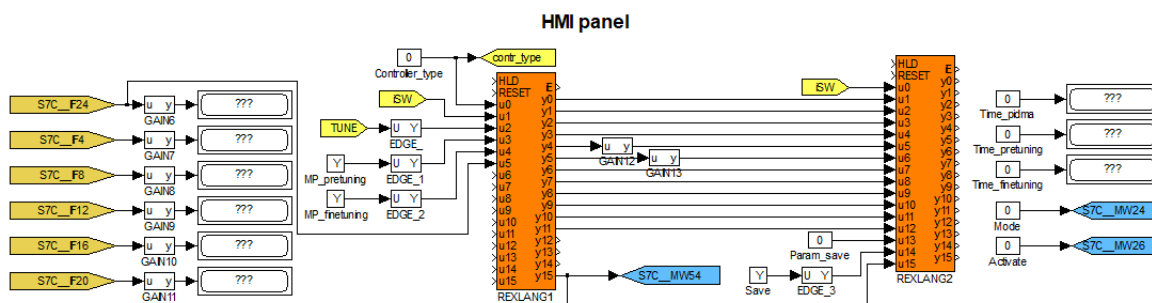
Obr. 8.4: Schéma regulátoru PIDMA2 v řídicím prostředí REXYGEN

Všechny důležité signály jsou pomocí vektorového multiplexeru RTOV přivedeny na vstup bloku TRNDV (obrázek 8.5). Každý z těchto signálů lze pak zobrazit v HMI, ze kterého je možné vyexportovat celý průběh do csv souboru.



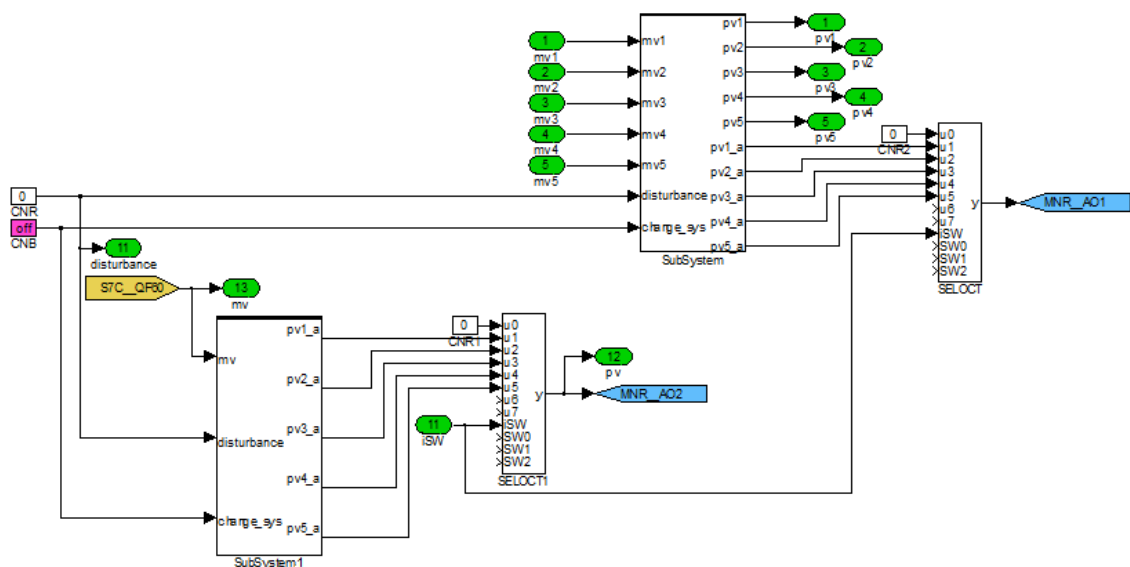
Obr. 8.5: Schéma pro zobrazování všech důležitých signálů

Schéma na obrázku 8.6 je použito pro obsluhu příkazů z uživatelského rozhraní. Mozkem celého HMI jsou dva programovatelné bloky. REXLANG1 se zabývá obsluhou regulátorů, například čte vypočtené parametry, nastavuje jejich strukturu pro naladění, nebo měří čas výpočtu. REXLANG2 je využit pro ukládání naladěných parametrů a času výpočtu do csv souboru.



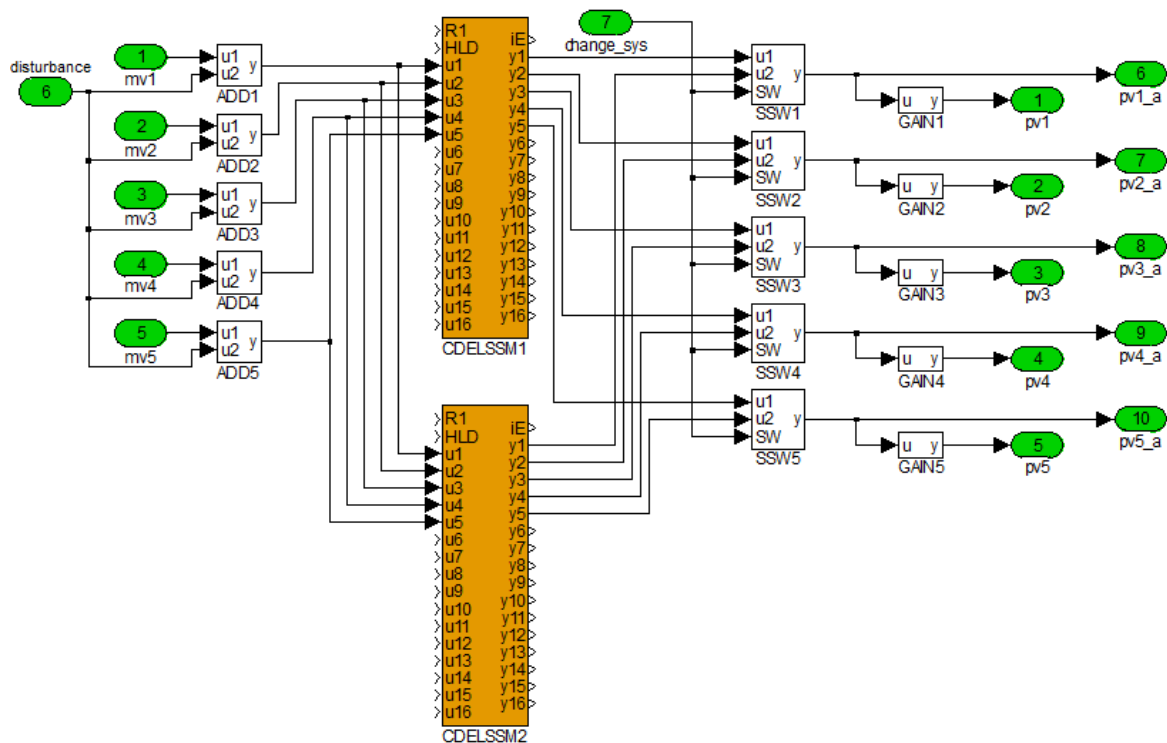
Obr. 8.6: Schéma pro obsluhu HMI

Druhý task (obrázek 8.7) slouží k simulaci testovaných systémů. Každý regulátor je napojen na uskupení bloků nazvané SubSystem. Obsah SubSystemu je zobrazen na obrázku 8.8. Zde je vidět, že uvnitř bloku se nacházejí dva bloky stavového popisu CDELSSM, které simulují několik systémů, tak jak bylo popsáno v kapitole 6: Testovací systémy pro PID regulaci. CDELSSM1 je využíván pro ladění parametrů regulátorů, zatímco druhý blok obsahuje systémy s dopravním zpožděním a je využíván pro testování robustnosti nalezených regulátorů. Přepínání mezi systémy je realizováno pomocí jednoduchého přepínače SSW, který je ovládán z HMI z oddílu Disturbance. Ze stejné části je nastavována i velikost amplitudy poruchy na vstupu systému, což je zde realizováno pomocí vstupu disturbance do SubSystemu.



Obr. 8.7: Schéma testovacích systémů v řídicím prostředí REXYGEN

SubSystem pro PIDMA regulátor (obrázek 8.8) obsahuje oproti ostatním dvojnásobný počet výstupů. Tyto přídatné výstupy pv1 až pv5 dodávají možnost simulovat činnost regulátoru pouze v řídicím systému REXYGEN, tedy v ideálním prostředí bez šumu. pv1\_a až pv5\_a jsou posílány přes analogovou komunikaci do PLC S7-1200.



Obr. 8.8: Schéma uvnitř bloku SubSystem

### 8.3 HMI

Uživatelské rozhraní (obrázek 8.9) je vytvořeno pro řídicí systém REXYGEN a lze pomocí něj spouštět, ovládat a kontrolovat testované regulátory. Vizualizace je tvořena ovládacím panelem a grafickým záznamem signálů. Ovládací panel, jenž je umístěn v levém sloupci, se skládá z pěti hlavních částí:

**System:** Jak už napovídá název, v této části je zvolen testovací systém. Uvedený přenos procesu obvykle obsahuje neznámý parametr, který je aktualizován po výběru systému z rozbalovacího seznamu.

**Controller:** Tato část slouží k nastavení struktury testovaných regulátorů. Na výběr je pouze ze dvou možností, PI a PID. Dále jsou zde po doběhnutí ladicích experimentů uvedeny nastavené parametry regulátorů.

**Control panel:** Z této části je možné spustit ladicí algoritmy regulátorů, přepínat mezi manuálním a automatickým režimem a volit hodnotu požadované veličiny. Ve spodní části se nachází informace o stavu regulátoru a po doběhnutí každého ladicího algoritmu je zde zobrazen i čas výpočtu parametrů.

**Disturbance:** Nedílnou součástí testování regulátorů je i hodnocení robustnosti. Z tohoto důvodu obsahuje HMI panel oddíl Disturbance. Zde je možné nastavit

amplitudu poruchy na vstupu systému a sledovat její odregulování. Robustnost je dále hodnocena reakcí regulátoru na změnu řízeného procesu. Tato modifikace je provedena přidáním dopravního zpoždění k přenosu systému pomocí přepínacího tlačítka "Change system". Hodnota zpoždění je volena přibližně 10% součtu časových konstant systému. Správně navržený regulátor by měl i po těchto změnách stabilizovat uzavřenou smyčku.

**Export data:** Poslední část je využívána na samotný závěr testování. Zde je možné do csv souboru uložit naladěné parametry, včetně času jejich výpočtu a vyexportovat průběhy všech signálů od začátku simulace.



Obr. 8.9: Uživatelské rozhraní pro ovládání regulátorů

Majoritní část uživatelského rozhraní zabírá grafický panel s legendou. V této části je možné vybrat signály pro vykreslení a pomocí jejich průběhu měnit setpoint, amplitudu poruchy, přepínat mezi systémy, či spouštět ladicí algoritmy.

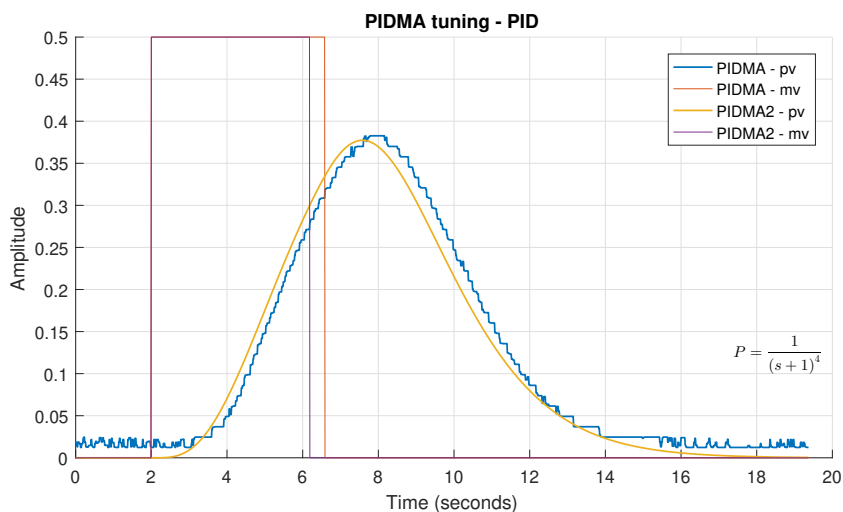
# 9 Výsledky testování

## 9.1 Porovnání průběhu ladicích algoritmů

Požadavkem na ladicí algoritmus pro průmyslové aplikace je za co nejjednodušších podmínek a v co nejkratším čase automaticky nastavit parametry robustního regulátoru. Následující hodnocení průběhu ladicích algoritmů se zabývá třemi aspekty:

- Potřebné předpoklady pro spuštění ladicí fáze
- Průběh ladicí fáze
- Doba průběhu ladicího experimentu

Porovnání je provedeno společně pro statické i astatické systémy. Pro obě skupiny sice byly použity různá simulační schémata, ale pouze s rozdílnými rozsahy akčních veličin regulátorů. Hodnoty 0 až 10 byly pro astatické systémy rozšířeny na -10 až 10.



Obr. 9.1: Ladicí algoritmus bloku PIDMA - statický systém

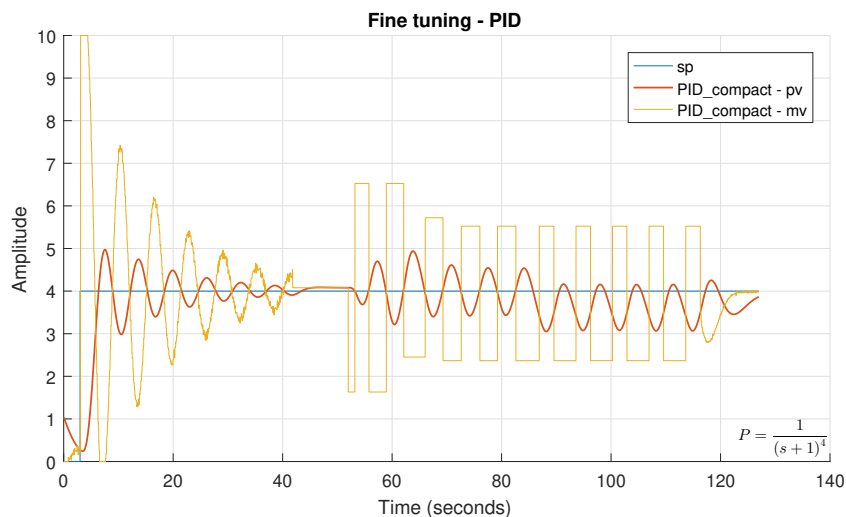
**PIDMA:** Jedinou podmínkou pro spuštění ladicího algoritmu je dosažení ustáleného stavu ve vhodném pracovním bodě. Následně je spuštěna fáze odhadu driftu a šumu regulované veličiny, po které přichází na řadu samotný identifikační experiment. Velikou výhodou bloku PIDMA je možnost nastavení veškerých parametrů ladicího algoritmu. Pro připomenutí se jedná o dobu odhadu šumu, velikost amplitudy pulsu a hodnotu signálu  $p_v$ , při němž se má identifikační puls ukončit. Všechny tyto parametry jsou voleny expertem.

**PID\_Compact:** Pro spuštění fáze **Pretuning** musí být splněno již několik předpokladů, z nichž dva vybrané jsou:

- Rozdíl mezi  $sp$  a  $pv$  je větší než 30% rozdílu mezi horní a dolní mezí  $pv$
- Rozdíl mezi  $sp$  a  $pv$  je větší než 50%  $sp$

Pro statické systémy byla omezena procesní veličina  $pv$  na hodnoty 0 až 10. Aby byly splněny obě podmínky, byl septoint nastaven na hodnotu 4 (pro astatické systémy hodnoty -10 až 10, setpoint 7). Tyto předpoklady jsou v simulačních podmínkách poměrně snadno splnitelné, ale mohou být komplikací pro použití v průmyslové praxi.

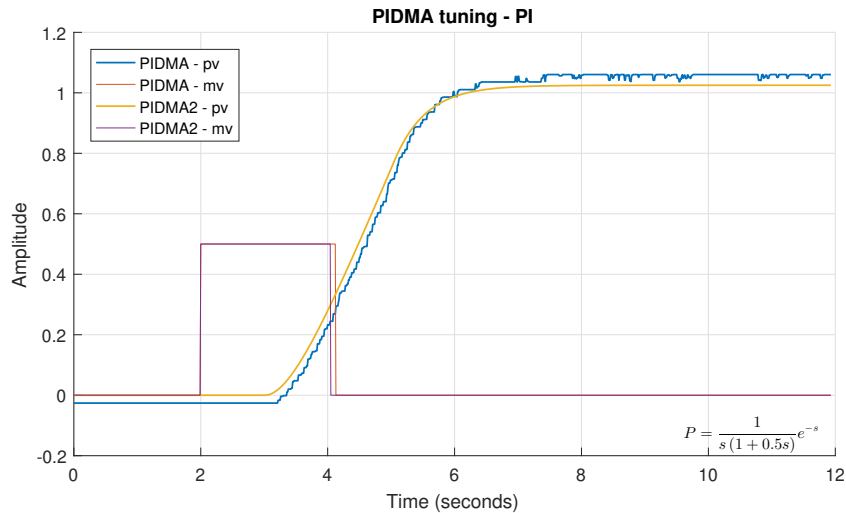
Předpoklady pro spuštění fáze **Fine tuning** jsou podobné, ale už nevyžadují procentuální rozdíly jednotlivých signálů. Asi nejdůležitější podmínkou je dosažení ustáleného stavu regulační smyčky. Jak bylo zjištěno při simulacích, po spuštění experimentu je nejprve identifikováno chování smyčky. Pro neustálený proces bylo vygenerováno konstantní řízení a uzavřená smyčka tak byla stabilizována. Poté byl spuštěn někdy i zdlouhavý reléový experiment, který se snažil vybudit systém k trvalým kmitům. Hlavní nevýhodou celého algoritmu je nemožnost zadat maximální amplitudu budících pulsů. Reálný systém pak může být skokově buzen v celém rozsahu akční veličiny, což může vést k jeho poškození či zničení.



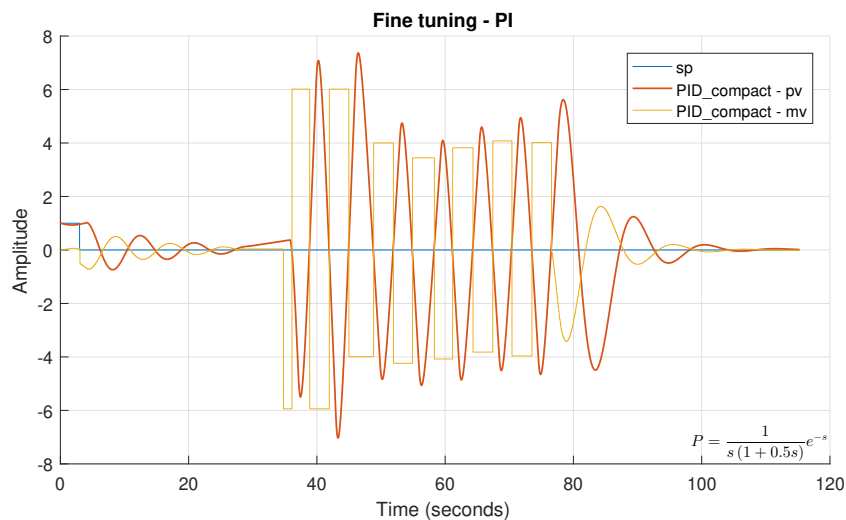
Obr. 9.2: Ladicí algoritmus Fine Tuning bloku PID\_Compact - statický systém

Na obrázcích 9.1 a 9.2 jsou zobrazeny ladicí algoritmy testovaných PID regulátorů pro stejný statický systém. Nastavovací fáze Pretuning, která je založena na identifikaci systému z přechodové charakteristiky, je prováděna softwarově pouze uvnitř bloku a proto není možné zobrazit grafický průběh. Z grafů je již na první pohled patrná výrazně delší doba nastavování regulátoru PID\_Compact.

Porovnání nastavení PI regulátoru pro astatický systém je ukázáno na obrázcích 9.3 a 9.4. Zde je možné pozorovat změnu průběhu ladicího algoritmu PIDMA regulátoru, oproti statickým systémům. Při porovnání obou grafů je opět zřejmá výrazně delší doba algoritmu Fine tuning.



Obr. 9.3: Ladicí algoritmus bloku PIDMA - astatický systém



Obr. 9.4: Ladicí algoritmus Fine Tuning bloku PID\_Compact - astatický systém

Doba průběhu ladicích algoritmů je velice důležitá pro nasazení v reálných aplikacích. Čas nastavení parametrů, který pro námi testované systémy byl v řádu sekund, maximálně minut, může pro průmyslové systémy znamenat hodiny, nebo dny. V tabulce 9.1 jsou shrnuty minimální a maximální časy ladicích algoritmů pro PI a PID regulátor u statických a astatických systémů. Ze záznamů lze vyčíst, že identifikační experimenty PIDMA a Pretuning jsou i několikanásobně rychlejší než algoritmus Fine tuning.



Systémy	Typ	Algoritmus	MIN [s]	MAX [s]
Statické	PI	PIDMA	4,68	57,36
		PID_Com. Pre.	12,56	24,48
		PID_Com. Fine	14,23	248,58
	PID	PIDMA	4,67	57,63
		PID_Com. Pre.	12,55	23,96
		PID_Com. Fine	17,93	360,19
Astatické	PI	PIDMA	6,42	29,80
		PID_Com. Pre.	13,39	19,81
		PID_Com. Fine	24,49	407,54
	PID	PIDMA	6,44	30,16
		PID_Com. Pre.	13,35	19,88
		PID_Com. Fine	44,34	789,56

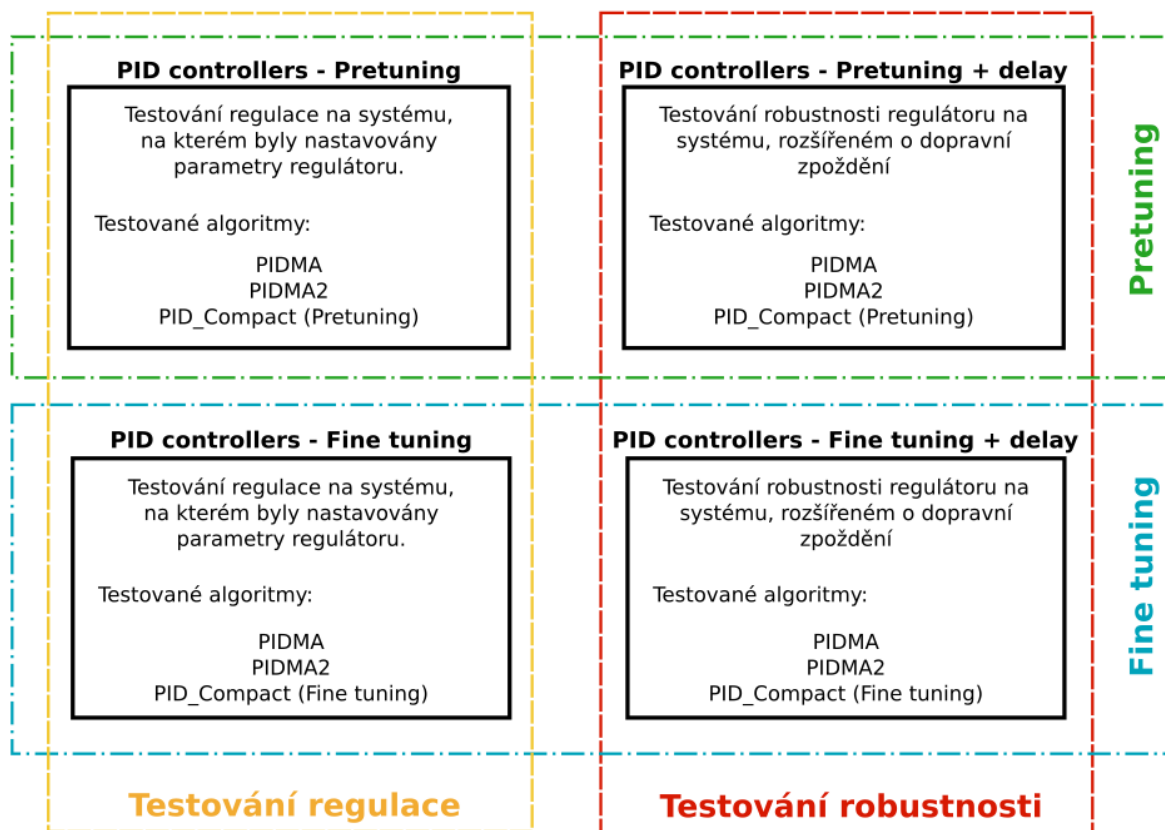
Tab. 9.1: Porovnání časů průběhu ladicích algoritmů

## 9.2 Porovnání kvality regulace

Kvalita regulace byla testována pro tři, v praxi se často vyskytující, změny v uzavřené regulační smyčce. Těmito aspekty byly:

- Sledování požadované hodnoty
- Odregulování vstupní poruchy
- Testování robustnosti regulátoru na systému s přidáním dopravním zpožděním

Na následujících stranách je ohodnocena kvalita regulace pro všechny testované systémy (Příloha A). Popis u každého systému odkazuje na tabulku naladěných parametrů regulátoru (Příloha B) a na grafické porovnání regulace (Příloha C). Na obrázku 9.5 je vysvětleno zobrazení výsledků regulace v příloze C. Jak je možné pozorovat, ke každému systému přísluší 4 grafy pro PI a 4 pro PID regulaci. Protože se předpokládá správná reakce algoritmů na testované změny, bude při hodnocení regulátorů kladen důraz hlavně na případy se špatnou regulací.



Obr. 9.5: Způsob zobrazení a vysvětlení grafů v příloze C

### 9.2.1 Systémy ze skupiny S1

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1}{(s + 1)^n} \quad n = 1, 2, 3, 4, 8.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.1 (strana 64). Z tabulky lze vyčíst, že s narůstajícím řádem systému parametr regulátoru  $K$  klesá a naopak parametry  $T_i$  a  $T_d$  zvyšují svoje hodnoty. Stejným způsobem se zvyšuje i čas ladicího algoritmu potřebný k nastavení parametrů. Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.1 až C.10 (strany 77 - 86).

**PI:** Pro PI regulaci nedosahuje uspokojivých výsledků regulátor PID\_Compact, jehož uzavřená smyčka má v mnoha případech kmitavý charakter. Perturbace systému vede k ještě většímu zhoršení chování regulátoru a v některých případech způsobuje i nestabilitu uzavřené smyčky.

**PID:** Pro systém s parametrem přenosu  $n = 1$  nefunguje správně regulátor PIDMA2. PID\_Compact po fázi Pretuning opět rozkmitává uzavřené smyčky upravených systémů. Regulace se po Fine tuning s narůstajícím  $n$  zlepšuje a pro hodnoty  $n = 4$  a  $n = 8$  dosahuje srovnatelných výsledků s PIDMA a PIDMA2.

## 9.2.2 Systémy ze skupiny S2

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1}{(s+1)(1+\alpha s)(1+\alpha^2 s)(1+\alpha^3 s)} \quad \alpha = 0.1, 0.2, 0.5, 1.0.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.2 (strana 65). Z tabulky lze vyčíst, že s narůstajícím  $\alpha$  v přenosu systému parametr regulátoru  $K$  klesá a naopak parametry  $T_i$  a  $T_d$  zvyšují svoje hodnoty. Stejným způsobem narůstá i čas ladicího algoritmu potřebný k nastavení parametrů. Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.11 až C.18 (strany 87 - 94). Při důkladnějším prozkoumání grafů je vidět značné zlepšení při přechodu z PI na PID regulaci.

**PI:** Při testování bylo zjištěno, že složitost řízení pomocí PI regulátoru narůstá se zvyšujícím se parametrem  $\alpha$ . Dále lze říci, že PID\_Compact není robustní a uzavřená smyčka se změněným systémem má kmitavý charakter. Pro vyšší hodnoty  $\alpha$  osciluje řídicí veličina z PID\_Compact i pro nezměněný systém.

**PID:** Regulace systému se s rostoucím parametrem  $\alpha$  pro PID\_Compact zhoršuje, což dokazují výsledky po ladicí fázi Pretuning. Fine tuning již nalezne robustní hodnoty regulátoru i pro perturbovaný systém.

## 9.2.3 Systémy ze skupiny S3

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1 - \alpha s}{(s+1)^3} \quad \alpha = 0.1, 0.2, 0.5, 1, 2, 5.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.3 (strana 67). Z tabulky lze vyčíst, že s narůstajícím  $\alpha$  v přenosu systému zesílení regulátoru  $K$  klesá a čas průběhu ladicího algoritmu roste. Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.19 až C.30 (strany 95 - 106).

**PI:** Pro hodnoty 0.1, 0.2 a 5 parametru  $\alpha$  má smyčka s PID\_Compact kmitavý charakter. Pro  $\alpha = 5$  Fine tuning sice odstraní kmitání, ale odezva na změnu požadované hodnoty je velice pomalá a takto navržený regulátor je nevhodný. Pro hodnotu  $\alpha = 2$  se k pomalému PID\_Compact přidá i PIDMA2.

**PID:** Podobné chování jako PI regulátor.

## 9.2.4 Systémy ze skupiny S4

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1}{1 + sT} e^{-s} \quad T = 0.1, 0.2, 0.5, 2, 5, 10.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.4 (strana 68). Z tabulky lze vyčíst, že oproti předchozím systémům s narůstajícím parametrem  $T$  v přenosu roste zesílení regulátoru  $K$ . Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.31 až C.42 (strany 107 - 118).

**PI:** Pro hodnoty  $T = 0.1, 0.2$  a  $0.3$  je systém s regulátorem PID\_Compact po fázi Pretuning nestabilní. Fine tuning sice stabilizuje uzavřenou smyčku, ale reakce regulátoru jsou pomalé. Pro velké hodnoty parametru  $T$  je naopak pomalý regulátor PIDMA2.

**PID:** Regulátor PIDMA2 pro  $T = 0.1$  vede na nestabilní uzavřenou smyčku. Dále je nestabilní pro hodnoty  $T = 0.1, 0.2$  a  $0.3$  systém s regulátorem PID\_Compact po fázi Pretuning. Pro velké hodnoty  $T$  je PIDMA2 opět pomalý a perturbace systému způsobí oscilace ve smyčce s PID\_Compact.

## 9.2.5 Systémy ze skupiny S5

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1}{(1 + sT)^2} e^{-s} \quad T = 0.1, 0.2, 0.5, 2, 5, 10.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.5 (strana 69). Z tabulky lze vyčíst, že s narůstajícím parametrem  $T$  přenosu systému roste zesílení regulátoru  $K$ . Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.43 až C.54 (strany 119 - 130).

**PI:** Pro hodnoty  $T = 0.1, 0.2$  a  $0.3$  reaguje systém s regulátorem PID\_Compact na změnu požadované hodnoty velice pomalu. Mírného zlepšení je dosaženo po ladicí fázi Fine tuning. Pro vyšší hodnoty je naopak odezva rychlá, ale s pomalu doznívajícím kmitem. Pro velké hodnoty  $T$  je regulátor PIDMA2 pomalý.

**PID:** Zde lze říci, že problémy fáze Pretuning vyřeší pro hodnoty  $T = 0.1$  až  $2.0$  Fine tuning. Po první fázi dostáváme nestabilní, pomalé i kmitavé odezvy systémů. Stejně jako u PI regulace je pro velké hodnoty  $T$  regulátor PIDMA2 pomalý.

## 9.2.6 Systémy ze skupiny S6

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{\omega_0^2}{(s+1)(s^2 + 2\zeta\omega_0s + \omega_0^2)} \quad \zeta = 0.1, \quad \omega_0 = 1, 2, 5, 10$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.6 (strana 69). Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.55 až C.62 (strany 131 - 138). Jak je vidět z grafů, tyto kmitavé systémy je již složité regulovat a naladěné parametry často vedou na nestabilní uzavřenou smyčku.

**PI:** Pro hodnoty 1 a 2 parametru  $\omega_0$  jsou všechny uzavřené smyčky nestabilní, s výjimkou regulátoru PID\_Compact po nastavovací fázi Fine tuning. Jeho řízení sice stabilizuje uzavřenou smyčku, ale odezva systému je pomalá a tlumenými kmity. Pro  $\omega_0 = 5$  je nestabilní regulátor PIDMA2 a PID\_Compact po první fázi ladění. Naopak pro hodnotu 10 nefunguje algoritmus PIDMA.

**PID:** V PID regulaci úplně selhaly regulátory PIDMA, PIDMA2 i PID\_Compact po fázi Pretuning. PIDMA2 funguje v jednom jediném případě pro hodnotu  $\omega_0 = 10$ , avšak jen pro systém bez přidaného dopravního zpoždění. Po druhé fázi ladění stabilizuje uzavřenou smyčku PID\_Compact a to pro všechny hodnoty proměnné přenosu.

## 9.2.7 Systém S7

Přenosová funkce systému je ve tvaru:

$$G(s) = \frac{100}{(s+10)^2} \left( \frac{1}{s+1} + \frac{0.5}{s+0.05} \right)$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.7 (strana 70). Grafické porovnání regulace pro tento systém se nachází v příloze C na obrázcích C.63 a C.64 (strany 139 - 140).

**PI:** PID\_Compact po první fázi ladění, PIDMA i PIDMA2 stabilizují uzavřenou smyčku. Pro perturbovaný systém je PID\_Compact nestabilní. PIDMA sice změněný systém ureguluje, ale řízení je velice pomalé s tlumenými kmity. Regulátor PIDMA2 je pomalý jak pro neupravený, tak změněný systém, ale odezva systému není kmitavá a dosáhne požadované hodnoty. Zlepšení PID\_Compact nenastane ani po fázi Fine tuning.

**PID:** PID regulace dosahuje velice podobných výsledků jako PI. Jediná změna je pro PIDMA regulátor, který funguje pro zpožděný systém lépe než v předchozím případě.

### 9.2.8 Systém S8

Přenosová funkce systému je ve tvaru:

$$G(s) = \frac{1}{s^2 - 1}.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.8 (strana 70). Pro tento nestabilní systém se nepodařilo naleznout optimální parametry regulátorů. Uzavřené smyčky byly pro PI i PID regulaci nestabilní. Ladicí algoritmus Fine tuning pro PID\_Compact skončil vždy chybou.

### 9.2.9 Systém A1

Přenosová funkce systému je ve tvaru:

$$G(s) = \frac{(s + 6)^2}{s(s + 1)^2(s + 36)}.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.9 (strana 70). Grafické porovnání regulace pro tento systém se nachází v příloze C na obrázcích C.65 a C.66 (strany 141 - 142).

**PI:** Zapojení s regulátorem PID\_Compact vede na nestabilní uzavřenou smyčku. Ke zlepšení regulace nedojde ani po ladicí fázi Fine tuning.

**PID:** PID\_Compact opět nestabilizuje uzavřenou smyčku. Stabilního chování je docíleno aplikací fáze Fine tuning.

### 9.2.10 Systémy ze skupiny A2

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1}{s(s + 1)^n} \quad n = 1, 2, 3, 4, 8.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.10 (strana 71). Z tabulky lze vyčíst, že s rostoucím řádem systému klesá zesílení regulátoru  $K$ , ale naopak rostou parametry  $T_i$ ,  $T_d$  a čas ladicího algoritmu. Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.67 až C.76 (strany 143 - 152).

**PI:** Pro většinu systémů selhává PID\_Compact, který vede na nestabilní řízení. Ke zlepšení dojde většinou až po fázi Fine tuning, ale odezva systému je s tlumenými kmity. Regulátory PIDMA a PIDMA2 fungují spolehlivě pro všechny parametry přenosu, vyjma řádu  $n = 8$ , kde je sice odezva systému stabilní, ale velice pomalá. V případech, kdy PID\_Compact funguje, zvládá odregulovávat vstupní poruchu lépe než PIDMA a PIDMA2.

**PID:** Regulátor PID\_Compact po první fázi ladění stabilizuje pouze systém prvního řádu, tedy pro  $n = 1$ . Pro perturbovaný systém je smyčka již nestabilní, stejně jako pro  $n = 2, 3, 4, 8$ . Stability obvodu s PID\_Compact je dosaženo až po fázi Fine tuning. Se zvyšujícím se  $n$  se zpomaluje řízení pomocí regulátoru PIDMA2 a pro hodnoty  $n = 4$  a  $8$  vede na nestabilní uzavřenou smyčku.

### 9.2.11 Systémy ze skupiny A3

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1}{s(s+1)(1+\alpha s)(1+\alpha^2 s)(1+\alpha^3 s)} \quad \alpha = 0.1, 0.2, 0.5, 1.0.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.11 (strana 72). Z tabulky lze vyčíst, že s rostoucím parametrem systému  $\alpha$  klesá zesílení regulátoru  $K$ , ale naopak rostou parametry  $T_i$ ,  $T_d$  a čas ladicího algoritmu. Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.77 až C.84 (strany 153 - 160).

**PI:** PI regulace funguje správně pro PIDMA a PIDMA2. Regulátory nerozhodí ani přidání dopravního zpoždění do systému. Uzavřená smyčka je pro PID\_Compact po fázi Pretuning ve většině případů nestabilní. Fine tuning sice vylepší řízení, ale systém má odezvu s pomalými tlumenými kmity.

**PID:** PID\_Compact po Pretuning vede pro malé hodnoty  $\alpha$  na stabilní uzavřenou smyčku s tlumenými kmity. Pro  $\alpha = 0.5$  a  $1.0$  je uzavřená smyčka nestabilní. Po algoritmu Fine tuning již regulátor funguje spolehlivě a to i pro perturbovaný systém. Pro hodnotu  $\alpha = 1.0$  je nestabilní regulátor PIDMA2. Regulátor PID\_Compact má oproti dvěma dalším testovaným regulátorům větší překmit při změně požadované hodnoty a horší odregulování poruch.

### 9.2.12 Systémy ze skupiny A4

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1 - \alpha s}{s(s+1)^3} \quad \alpha = 0.1, 0.2, 0.5, 1, 2.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.12 (strana 73). Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.85 až C.94 (strany 161 - 170).

**PI:** Po první fázi ladění PID\_Compact je uzavřená smyčka (vyjma systému pro  $\alpha = 2$ ) nestabilní. Mírného zlepšení je dosaženo pomocí Fine tuning, po které má odezva systému pomalé tlumené kmity, konvergující k požadované hodnotě.

**PID:** První fáze ladění PID\_Compact nedokáže stabilizovat uzavřenou smyčku systému. Výrazné změny je dosaženo spuštěním fáze Fine tuning, po které je dosaženo stabilního chování regulační smyčky. Pro hodnoty  $\alpha = 0.1$  a  $0.2$  je řízení pomocí PIDMA2 pomalé. Pro vyšší hodnoty  $\alpha$  způsobí PIDMA2 nestabilitu uzavřené smyčky.

### 9.2.13 Systémy ze skupiny A5

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1}{s(1 + sT)} e^{-s} \quad T = 0.1, 0.2, 0.5, 2, 5.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.13 (strana 74). Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.95 až C.104 (strany 171 - 180).

**PI:** PID\_Compact vede pro malé hodnoty  $T = 0.1, 0.2$  na stabilní uzavřenou smyčku. Pro vyšší hodnoty je pro tento regulátor odezva systému pomalá s tlumenými kmity, nebo dokonce nestabilní. Lehkého zlepšení je dosaženo aplikací fáze Fine tuning. PIDMA a PIDMA2 sice regulují na požadovanou hodnotu s menším překmitem než PID\_Compact, ale při odregulování poruchy dosahují horších výsledků.

**PID:** PID regulace dosahuje podobných výsledků jako PI s tím rozdílem, že Fine tuning u PID\_Compact vede na stabilní regulační smyčku pro všechny hodnoty  $T$ . Další rozdíl je v pomalém chování PIDMA2 pro vysoké hodnoty  $T = 2$  a  $5$ .

### 9.2.14 Systémy ze skupiny A6

Přenosová funkce systémů je ve tvaru:

$$G(s) = \frac{1}{s(1 + sT)^2} e^{-s} \quad T = 0.1, 0.2, 0.5, 2, 5.$$

Nalezené parametry regulátorů jsou shrnuty v příloze B v tabulce B.14 (strana 75). V tabulce stojí za povšimnutí doba trvání průběhu ladicích algoritmů, která je v nejhorším případě pro PID\_Compact delší než 13 minut. Grafické porovnání regulace pro tyto systémy se nachází v příloze C na obrázcích C.105 až C.114 (strany 181 - 190).

**PI:** PID\_Compact vede pro hodnotu  $T = 0.1$  na stabilní uzavřenou smyčku. Pro vyšší hodnoty je pro tento regulátor odezva systému pomalá s tlumenými kmity, nebo dokonce nestabilní. Lehkého zlepšení je dosaženo aplikací fáze Fine tuning.



**PID:** PID regulace dosahuje podobných výsledků jako PI s tím rozdílem, že Fine tuning u PID\_Compact vede na stabilní regulační smyčku pro všechny hodnoty  $T$ . Další rozdíl je ve výsledcích pro PIDMA2, který pro hodnoty  $T = 2$  a  $5$  způsobí nestabilitu uzavřené smyčky.

# 10 Závěr

Cílem této práce bylo otestovat dva algoritmy pro automatické nastavování parametrů PID regulátorů. Testovanými regulátory byly blok PIDMA vyvinutý firmou REX Controls a PID\_Compact od společnosti Siemens.

V úvodu práce je čtenář stručně seznámen s použitým hardwarem a vývojovým prostředím pro jeho konfiguraci. Dále byly podrobně popsány funkční bloky reprezentující oba regulátory, včetně vstupů a výstupů, nastavení a jejich ladicích fází. V následující kapitole byl čtenář seznámen s testovanými systémy a jejich implementací do řídicího systému REXYGEN. Úplný seznam použitých systémů je obsažen v příloze A. Dále byla popsána skutečná hardwarová realizace, společně s fyzickým propojením, komunikací a simulačními schémata. Na závěr práce byly vyhodnoceny průběhy ladicích algoritmů (kapitola 9.1) a pro všechny systémy byla porovnána kvalita regulace (kapitola 9.2).

Kompletní výsledky nalezených parametrů regulátoru, včetně časů průběhu ladicích fází jsou shrnuty v tabulkách v příloze B. Příloha C pak obsahuje grafické porovnání testovaných algoritmů pro PI a PID regulaci.

Po důkladném otestování všech systémů lze říci, že po algoritmu Pretuning je regulátor PID\_Compact v mnoha případech kmitavý či nestabilní. Toto je patrně způsobeno identifikací systému z jeho přechodové charakteristiky a použitím heuristické ladicí metody. Výrazného zlepšení regulačního pochodu je dosaženo až po aplikaci fáze Fine tuning. Nevýhodou druhé fáze však bývá několikanásobně delší doba experimentu, než u identifikace přechodového děje. Lépe fungujícím algoritmem je robustní PIDMA regulátor, který zvládá řídit i systémy modifikované o dopravní zpoždění.

# Literatura

- [1] *REX Controls: Web-based HMI for REXYGEN, User guide* [online]. 2019. [cit. 7.4.2020]. Dostupné z: [https://www.rexygen.com/doc/ENGLISH/MANUALS/RexHMI/RexHMI\\_ENG.html](https://www.rexygen.com/doc/ENGLISH/MANUALS/RexHMI/RexHMI_ENG.html).
- [2] INTERNATIONAL STANDARD IEC 61131-3, Programmable controllers. Geneva, Switzerland, 1/2003.
- [3] *REX Controls: REXYGEN Studio, Uživatelská příručka* [online]. 2019. [cit. 6.4.2020]. Dostupné z: [https://www.rexygen.com/doc/CZECH/MANUALS/RexygenStudio/RexygenStudio\\_CZ.html](https://www.rexygen.com/doc/CZECH/MANUALS/RexygenStudio/RexygenStudio_CZ.html).
- [4] Siemens: SIMATIC TIA Portal STEP 7 Basic V10.5. Nürnberg, Germany, 12/2009.
- [5] Siemens: Analog Values for SIMATIC S7-1200, Learn-/Training Document. Nürnberg, Germany, 2018.
- [6] Siemens: SIMATIC S7-1200, S7-1500 PID control, Function manual. Nürnberg, Germany, 10/2018.
- [7] *REX Controls: Monarco HAT Hardware Reference Manual*, 2019.
- [8] *Monarco HAT* [online]. [cit. 5.4.2020]. Dostupné z: <https://www.monarco.io/cs/>.
- [9] *REX Controls: Funkční bloky systému REXYGEN* [online]. Plzeň, 4/2019. Dostupné z: [https://www.rexygen.com/doc/CZECH/MANUALS/BRef/BRef\\_CZ.html](https://www.rexygen.com/doc/CZECH/MANUALS/BRef/BRef_CZ.html).
- [10] Siemens: SIMATIC S7-1200 Programmable controller V4.2.3, System manual. Nürnberg, Germany, 8/2018, s. 27–32.
- [11] Siemens: SIMATIC S7-1200 Programmable controller V4.2.3, System manual. Nürnberg, Germany, 8/2018, s. 1382–1393.
- [12] Siemens: SIMATIC S7-1500, ET 200MP, Automation system, System manual. Nürnberg, Germany, 11/2019, s. 19–33.
- [13] ASTRÖM, K. – HÄGGLUND, T. Benchmark Systems for PID Control. Past, Present and Future of PID Control. Terrassa, Spain, 2000.
- [14] CHIEN, K. – HRONES, J. – RESWICK, J. On the automatic control of generalized passive systems. Trans. ASME, 74 (1952), s. 175–185.
- [15] GOUBEJ, M. – MELICHAR, J. Lineární systémy 1. Učební text, Západočeská univerzita, Fakulta aplikovaných věd, 2016.

- [16] SCHLEGEL, M. – MERTL, J. Aproximace optimálních parametrů ISA PID regulátoru pro řízené soustavy se třemi známými charakteristickými čísly. Západočeská univerzita, Fakulta aplikovaných věd, 2003.
- [17] SCHLEGEL, M. – BALDA, P. – ŠTĚTINA, M. Robustní PID-autotuner: Momentová metoda. Západočeská univerzita, Fakulta aplikovaných věd, 2003.
- [18] VITECKOVA, M. – VITECEK, A. 2DOF PI and PID Controllers Tuning. Technical University of Ostrava, 1/2003.

# A Seznam testovaných systémů

**Skupina systémů S1:**

$$G(s) = \frac{1}{(s+1)^n} \quad n = 1, 2, 3, 4, 8.$$

**Skupina systémů S2:**

$$G(s) = \frac{1}{(s+1)(1+\alpha s)(1+\alpha^2 s)(1+\alpha^3 s)} \quad \alpha = 0.1, 0.2, 0.5, 1.0.$$

**Skupina systémů S3:**

$$G(s) = \frac{1-\alpha s}{(s+1)^3} \quad \alpha = 0.1, 0.2, 0.5, 1, 2, 5.$$

**Skupina systémů S4:**

$$G(s) = \frac{1}{1+sT} e^{-s} \quad T = 0.1, 0.2, 0.5, 2, 5, 10.$$

**Skupina systémů S5:**

$$G(s) = \frac{1}{(1+sT)^2} e^{-s} \quad T = 0.1, 0.2, 0.5, 2, 5, 10.$$

**Skupina systémů S6:**

$$G(s) = \frac{\omega_0^2}{(s+1)(s^2 + 2\zeta\omega_0 s + \omega_0^2)} \quad \zeta = 0.1, \quad \omega_0 = 1, 2, 5, 10$$

**Systém S7:**

$$G(s) = \frac{100}{(s+10)^2} \left( \frac{1}{s+1} + \frac{0.5}{s+0.05} \right)$$

**Systém S8:**

$$G(s) = \frac{1}{s^2 - 1}.$$

**Systém A1:**

$$G(s) = \frac{(s+6)^2}{s(s+1)^2(s+36)}.$$

**Skupina systémů A2:**

$$G(s) = \frac{1}{s(s+1)^n} \quad n = 1, 2, 3, 4, 8.$$

**Skupina systémů A3:**

$$G(s) = \frac{1}{s(s+1)(1+\alpha s)(1+\alpha^2 s)(1+\alpha^3 s)} \quad \alpha = 0.1, 0.2, 0.5, 1.0.$$

**Skupina systémů A4:**

$$G(s) = \frac{1-\alpha s}{s(s+1)^3} \quad \alpha = 0.1, 0.2, 0.5, 1, 2.$$

**Skupina systémů A5:**

$$G(s) = \frac{1}{s(1+sT)} e^{-s} \quad T = 0.1, 0.2, 0.5, 2, 5.$$

**Skupina systémů A6:**

$$G(s) = \frac{1}{s(1+sT)^2} e^{-s} \quad T = 0.1, 0.2, 0.5, 2, 5.$$

Pozn. Názvy skupin systémů S1 - S8 a A1 - A6 byly zavedeny pro snadné přiřazení tabulek parametrů (Příloha B) a grafů (Příloha C) ke správnému systému. Název s písmenem "S" označuje statické systémy, "A" značí astatické systémy.

# B Tabulky vypočtených parametrů

B.1	Vypočtené parametry regulátorů pro skupinu systémů S1 . . . . .	64
B.2	Vypočtené parametry regulátorů pro skupinu systémů S2 . . . . .	65
B.3	Vypočtené parametry regulátorů pro skupinu systémů S3 . . . . .	66
B.4	Vypočtené parametry regulátorů pro skupinu systémů S4 . . . . .	67
B.5	Vypočtené parametry regulátorů pro skupinu systémů S5 . . . . .	68
B.6	Vypočtené parametry regulátorů pro skupinu systémů S6 . . . . .	69
B.7	Vypočtené parametry regulátorů pro systém S7 . . . . .	70
B.8	Vypočtené parametry regulátorů pro systém S8 . . . . .	70
B.9	Vypočtené parametry regulátorů pro systém A1 . . . . .	70
B.10	Vypočtené parametry regulátorů pro skupinu systémů A2 . . . . .	71
B.11	Vypočtené parametry regulátorů pro skupinu systémů A3 . . . . .	72
B.12	Vypočtené parametry regulátorů pro skupinu systémů A4 . . . . .	73
B.13	Vypočtené parametry regulátorů pro skupinu systémů A5 . . . . .	74
B.14	Vypočtené parametry regulátorů pro skupinu systémů A6 . . . . .	75

n	Typ	Algoritmus	K	T <sub>i</sub>	T <sub>d</sub>	b	c	N	čas [s]
1	PI	PIDMA	3,424	0,651	0,000	1,000	0,0	0,0	5,29
		PIDMA 2	9,178	0,176	0,000	0,000	0,0	0,0	5,29
		PID_com. Pre.	8,591	0,310	0,000	0,800	0,0	0,0	12,70
		PID_com. Fine	8,463	0,266	0,000	0,800	0,0	0,0	14,23
	PID	PIDMA	3,491	0,475	0,096	1,000	1,0	2,0	5,38
		PIDMA 2	13,153	0,123	0,029	0,000	0,0	8,0	5,38
		PID_com. Pre.	14,550	0,165	0,029	0,800	0,0	10,0	12,53
		PID_com. Fine	12,036	0,188	0,048	0,257	0,0	10,0	17,93
2	PI	PIDMA	1,429	1,516	0,000	1,000	0,0	0,0	7,89
		PIDMA 2	0,462	0,978	0,000	0,000	0,0	0,0	7,89
		PID_com. Pre.	4,639	1,396	0,000	0,800	0,0	0,0	13,35
		PID_com. Fine	11,791	1,071	0,000	0,800	0,0	0,0	20,47
	PID	PIDMA	1,858	1,266	0,256	1,000	1,0	2,0	7,83
		PIDMA 2	0,630	1,075	0,253	0,691	0,0	8,0	7,83
		PID_com. Pre.	6,612	0,932	0,163	0,800	0,0	10,0	13,36
		PID_com. Fine	16,696	0,728	0,185	0,256	0,0	10,0	28,70
3	PI	PIDMA	1,042	2,101	0,000	1,000	0,0	0,0	10,57
		PIDMA 2	0,325	1,271	0,000	0,000	0,0	0,0	10,57
		PID_com. Pre.	2,689	3,428	0,000	0,800	0,0	0,0	13,91
		PID_com. Fine	2,530	3,485	0,000	0,800	0,0	0,0	34,42
	PID	PIDMA	1,299	1,886	0,381	1,000	1,0	2,0	10,62
		PIDMA 2	0,438	1,472	0,347	0,939	0,0	8,0	10,62
		PID_com. Pre.	4,367	2,034	0,356	0,800	0,0	10,0	13,97
		PID_com. Fine	3,150	1,988	0,499	0,276	0,0	10,0	57,64
4	PI	PIDMA	0,778	2,403	0,000	1,000	0,0	0,0	12,97
		PIDMA 2	0,301	1,531	0,000	0,000	0,0	0,0	12,97
		PID_com. Pre.	2,195	5,504	0,000	0,800	0,0	0,0	14,61
		PID_com. Fine	1,576	5,520	0,000	0,800	0,0	0,0	47,67
	PID	PIDMA	1,090	2,533	0,512	1,000	1,0	2,0	12,94
		PIDMA 2	0,400	1,791	0,422	1,032	0,0	8,0	12,94
		PID_com. Pre.	3,384	3,361	0,588	0,800	0,0	10,0	14,58
		PID_com. Fine	0,931	3,122	0,839	0,534	0,0	10,0	89,66
8	PI	PIDMA	0,579	4,305	0,000	1,000	0,0	0,0	21,96
		PIDMA 2	0,315	2,500	0,000	0,000	0,0	0,0	21,96
		PID_com. Pre.	1,408	15,536	0,000	0,800	0,0	0,0	17,48
		PID_com. Fine	0,816	12,751	0,000	0,800	0,0	0,0	110,15
	PID	PIDMA	0,796	4,869	0,983	1,000	1,0	2,0	21,79
		PIDMA 2	0,402	2,944	0,693	0,968	0,0	8,0	21,79
		PID_com. Pre.	2,270	9,301	1,628	0,800	0,0	10,0	17,49
		PID_com. Fine	0,398	4,489	1,128	0,776	0,0	10,0	220,11

Tab. B.1: Vypočtené parametry regulátorů pro skupinu systémů S1



$\alpha$	Typ	Algoritmus	K	$T_i$	$T_d$	b	c	N	čas [s]
0.1	PI	PIDMA	2,231	0,816	0,000	1,000	0,0	0,0	5,58
		PIDMA 2	2,187	0,486	0,000	0,000	0,0	0,0	5,58
		PID_com. Pre.	4,865	0,605	0,000	0,800	0,0	0,0	12,79
		PID_com. Fine	5,514	0,564	0,000	0,800	0,0	0,0	18,46
	PID	PIDMA	2,448	0,601	0,121	1,000	1,0	2,0	5,56
		PIDMA 2	3,379	0,376	0,089	0,021	0,0	8,0	5,56
		PID_com. Pre.	6,291	0,449	0,079	0,800	0,0	10,0	12,72
		PID_com. Fine	7,992	0,372	0,094	0,260	0,0	10,0	21,03
0.2	PI	PIDMA	1,497	0,862	0,000	1,000	0,0	0,0	6,01
		PIDMA 2	1,064	0,680	0,000	0,000	0,0	0,0	6,01
		PID_com. Pre.	3,428	1,044	0,000	0,800	0,0	0,0	12,85
		PID_com. Fine	4,907	0,838	0,000	0,800	0,0	0,0	21,43
	PID	PIDMA	2,151	0,709	0,143	1,000	1,0	2,0	5,89
		PIDMA 2	1,576	0,606	0,143	0,262	0,0	8,0	5,89
		PID_com. Pre.	5,570	0,613	0,107	0,800	0,0	10,0	12,80
		PID_com. Fine	3,481	0,509	0,135	0,516	0,0	10,0	23,38
0.5	PI	PIDMA	0,999	1,221	0,000	1,000	0,0	0,0	7,62
		PIDMA 2	0,446	0,863	0,000	0,000	0,0	0,0	7,62
		PID_com. Pre.	2,387	2,242	0,000	0,800	0,0	0,0	13,27
		PID_com. Fine	2,334	2,099	0,000	0,800	0,0	0,0	26,15
	PID	PIDMA	1,335	1,176	0,238	1,000	1,0	2,0	8,34
		PIDMA 2	0,608	0,958	0,226	0,717	0,0	8,0	8,34
		PID_com. Pre.	3,998	1,379	0,241	0,800	0,0	10,0	13,33
		PID_com. Fine	1,406	1,449	0,382	0,516	0,0	10,0	38,87
1.0	PI	PIDMA	0,814	2,440	0,000	1,000	0,0	0,0	13,96
		PIDMA 2	0,301	1,531	0,000	0,000	0,0	0,0	13,96
		PID_com. Pre.	2,103	5,891	0,000	0,800	0,0	0,0	14,72
		PID_com. Fine	1,504	5,836	0,000	0,800	0,0	0,0	49,28
	PID	PIDMA	1,073	2,523	0,510	1,000	1,0	2,0	14,17
		PIDMA 2	0,400	1,791	0,422	1,032	0,0	8,0	14,17
		PID_com. Pre.	3,771	3,275	0,573	0,800	0,0	10,0	14,88
		PID_com. Fine	0,900	3,341	0,898	0,533	0,0	10,0	91,70

Tab. B.2: Vypočtené parametry regulátorů pro skupinu systémů S2

$\alpha$	Typ	Algoritmus	K	$T_i$	$T_d$	b	c	N	čas [s]
0.1	PI	PIDMA	0,940	1,985	0,000	1,000	0,0	0,0	15,58
		PIDMA 2	0,319	1,291	0,000	0,000	0,0	0,0	15,58
		PID_com. Pre.	2,278	4,099	0,000	0,800	0,0	0,0	14,09
		PID_com. Fine	2,018	4,082	0,000	0,800	0,0	0,0	37,96
	PID	PIDMA	1,231	1,913	0,386	1,000	1,0	2,0	15,07
		PIDMA 2	0,429	1,498	0,353	0,960	0,0	8,0	15,07
		PID_com. Pre.	3,946	2,287	0,400	0,800	0,0	10,0	14,04
		PID_com. Fine	2,903	2,156	0,541	0,276	0,0	10,0	71,65
0.2	PI	PIDMA	0,914	2,105	0,000	1,000	0,0	0,0	15,76
		PIDMA 2	0,313	1,313	0,000	0,000	0,0	0,0	15,76
		PID_com. Pre.	2,166	4,358	0,000	0,800	0,0	0,0	14,09
		PID_com. Fine	1,757	4,596	0,000	0,800	0,0	0,0	42,09
	PID	PIDMA	1,235	2,062	0,416	1,000	1,0	2,0	15,58
		PIDMA 2	0,421	1,526	0,359	0,979	0,0	8,0	15,58
		PID_com. Pre.	3,471	2,595	0,454	0,800	0,0	10,0	14,17
		PID_com. Fine	1,243	2,541	0,678	0,522	0,0	10,0	74,09
0.5	PI	PIDMA	0,817	2,199	0,000	1,000	0,0	0,0	16,18
		PIDMA 2	0,302	1,371	0,000	0,000	0,0	0,0	16,18
		PID_com. Pre.	1,601	5,776	0,000	1,000	0,0	0,0	14,26
		PID_com. Fine	1,231	6,109	0,000	0,800	0,0	0,0	50,30
	PID	PIDMA	1,023	2,177	0,440	1,000	1,0	2,0	16,38
		PIDMA 2	0,404	1,602	0,377	1,020	0,0	8,0	16,38
		PID_com. Pre.	2,510	3,493	0,611	0,800	0,0	10,0	14,33
		PID_com. Fine	0,781	2,752	0,742	0,552	0,0	10,0	99,66
1	PI	PIDMA	0,642	2,169	0,000	1,000	0,0	0,0	17,00
		PIDMA 2	0,294	1,470	0,000	0,000	0,0	0,0	17,00
		PID_com. Pre.	1,016	8,216	0,000	0,800	0,0	0,0	14,74
		PID_com. Fine	0,807	7,650	0,000	0,800	0,0	0,0	156,46
	PID	PIDMA	0,878	2,364	0,478	1,000	1,0	2,0	17,03
		PIDMA 2	0,386	1,725	0,406	1,042	0,0	8,0	17,03
		PID_com. Pre.	1,090	8,027	0,000	0,800	0,0	10,0	14,73
		PID_com. Fine	0,345	1,983	0,467	0,953	0,0	10,0	198,77
2	PI	PIDMA	0,496	2,361	0,000	1,000	0,0	0,0	16,68
		PIDMA 2	0,157	2,860	0,000	0,000	0,0	0,0	16,68
		PID_com. Pre.	0,548	11,840	0,000	0,800	0,0	0,0	15,40
		PID_com. Fine	0,472	7,835	0,000	0,800	0,0	0,0	248,58
	PID	PIDMA	0,684	2,688	0,543	1,000	1,0	2,0	17,75
		PIDMA 2	0,204	3,365	0,792	1,017	0,0	8,0	17,75
		PID_com. Pre.	0,802	11,471	0,000	0,800	0,0	10,0	15,53
		PID_com. Fine	0,093	1,071	0,132	1,000	0,0	10,0	360,19
5	PI	PIDMA	0,288	2,582	0,000	1,000	0,0	0,0	13,75
		PIDMA 2	0,212	1,678	0,000	0,000	0,0	0,0	13,75
		PID_com. Pre.	0,515	16,081	0,000	0,800	0,0	0,0	16,46
		PID_com. Fine	0,213	9,929	0,000	0,800	0,0	0,0	134,80
	PID	PIDMA	0,411	3,159	0,638	1,000	1,0	2,0	13,68
		PIDMA 2	0,271	1,977	0,465	0,978	0,0	8,0	13,68
		PID_com. Pre.	1,131	8,874	1,553	1,000	1,0	10,0	16,90
		PID_com. Fine	0,041	1,326	0,163	1,000	0,0	10,0	326,14

Tab. B.3: Vypočtené parametry regulátorů pro skupinu systémů S3

T	Typ	Algoritmus	K	T <sub>i</sub>	T <sub>d</sub>	b	c	N	čas [s]
0.1	PI	PIDMA	0,554	1,137	0,000	1,000	0,0	0,0	5,38
		PIDMA 2	0,312	0,361	0,000	0,000	0,0	0,0	5,38
		PID_com. Pre.	1,727	1,885	0,000	0,800	0,0	0,0	13,40
		PID_com. Fine	0,557	1,941	0,000	0,800	0,0	0,0	33,14
	PID	PIDMA	0,716	1,079	0,218	1,000	1,0	2,0	5,36
		PIDMA 2	0,405	0,424	0,100	1,027	0,0	8,0	5,36
		PID_com. Pre.	0,817	2,262	0,396	0,800	0,0	10,0	13,30
		PID_com. Fine	0,152	0,344	0,057	1,000	0,0	10,0	74,93
0.2	PI	PIDMA	0,366	0,527	0,000	1,000	0,0	0,0	5,68
		PIDMA 2	0,312	0,437	0,000	0,000	0,0	0,0	5,68
		PID_com. Pre.	1,248	2,479	0,000	0,800	0,0	0,0	13,48
		PID_com. Fine	0,558	2,033	0,000	0,800	0,0	0,0	35,69
	PID	PIDMA	0,503	0,662	0,134	1,000	1,0	2,0	5,72
		PIDMA 2	0,415	0,511	0,120	1,030	0,0	8,0	5,72
		PID_com. Pre.	3,093	1,246	0,218	0,800	0,0	10,0	13,40
		PID_com. Fine	0,196	0,487	0,100	1,000	0,0	10,0	71,71
0.5	PI	PIDMA	0,462	0,710	0,000	1,000	0,0	0,0	6,44
		PIDMA 2	0,349	0,600	0,000	0,000	0,0	0,0	6,44
		PID_com. Pre.	2,488	2,481	0,000	0,800	0,0	0,0	13,45
		PID_com. Fine	0,640	2,332	0,000	0,800	0,0	0,0	38,64
	PID	PIDMA	0,672	0,879	0,178	1,000	1,0	2,0	6,46
		PIDMA 2	0,472	0,692	0,163	0,907	0,0	8,0	6,46
		PID_com. Pre.	2,145	1,815	0,318	0,800	0,0	10,0	13,49
		PID_com. Fine	0,208	0,522	0,102	1,000	0,0	10,0	58,22
2	PI	PIDMA	1,074	1,844	0,000	1,000	0,0	0,0	9,95
		PIDMA 2	0,350	1,198	0,000	0,000	0,0	0,0	9,95
		PID_com. Pre.	1,517	4,105	0,000	0,800	0,0	0,0	13,64
		PID_com. Fine	1,422	2,995	0,000	0,800	0,0	0,0	105,83
	PID	PIDMA	1,352	1,701	0,344	1,000	1,0	2,0	10,11
		PIDMA 2	0,474	1,381	0,325	0,904	0,0	8,0	10,11
		PID_com. Pre.	2,410	2,463	0,431	0,800	0,0	10,0	13,65
		PID_com. Fine	0,888	1,560	0,420	0,541	0,0	10,0	64,31
5	PI	PIDMA	1,850	4,028	0,000	1,000	0,0	0,0	16,45
		PIDMA 2	0,312	2,174	0,000	0,000	0,0	0,0	16,45
		PID_com. Pre.	2,883	4,363	0,000	0,800	0,0	0,0	14,53
		PID_com. Fine	3,138	3,478	0,000	0,800	0,0	0,0	46,49
	PID	PIDMA	2,169	3,118	0,630	1,000	1,0	2,0	16,27
		PIDMA 2	0,416	2,543	0,599	1,028	0,0	8,0	16,27
		PID_com. Pre.	4,148	2,631	0,461	0,800	0,0	10,0	14,45
		PID_com. Fine	3,965	1,962	0,494	0,269	0,0	10,0	64,33
10	PI	PIDMA	2,850	6,776	0,000	1,000	0,0	0,0	28,42
		PIDMA 2	0,312	3,590	0,000	0,000	0,0	0,0	28,42
		PID_com. Pre.	5,326	4,585	0,000	0,800	0,0	0,0	15,56
		PID_com. Fine	5,786	3,926	0,000	0,800	0,0	0,0	54,47
	PID	PIDMA	3,318	5,010	1,012	1,000	1,0	2,0	26,33
		PIDMA 2	0,405	4,220	0,994	1,028	0,0	8,0	26,33
		PID_com. Pre.	8,248	2,842	0,497	0,800	0,0	10,0	15,58
		PID_com. Fine	7,923	2,650	0,669	0,261	0,0	10,0	146,05

Tab. B.4: Vypočtené parametry regulátorů pro skupinu systémů S4

T	Typ	Algoritmus	K	T <sub>i</sub>	T <sub>d</sub>	b	c	N	čas [s]
0.1	PI	PIDMA	0,493	0,862	0,000	1,000	0,0	0,0	5,64
		PIDMA 2	0,307	0,414	0,000	0,000	0,0	0,0	5,64
		PID_com. Pre.	1,825	2,268	0,000	0,800	0,0	0,0	13,46
		PID_com. Fine	0,562	2,281	0,000	0,800	0,0	0,0	56,47
	PID	PIDMA	0,527	0,723	0,146	1,000	1,0	2,0	5,69
		PIDMA 2	0,404	0,486	0,115	1,042	0,0	8,0	5,69
		PID_com. Pre.	1,721	2,069	0,362	0,800	0,0	10,0	13,37
		PID_com. Fine	0,216	0,568	0,126	1,000	0,0	10,0	83,20
0.2	PI	PIDMA	0,387	0,623	0,000	1,000	0,0	0,0	6,18
		PIDMA 2	0,314	0,524	0,000	0,000	0,0	0,0	6,18
		PID_com. Pre.	0,484	4,434	0,000	0,800	0,0	0,0	13,31
		PID_com. Fine	0,577	2,663	0,000	0,800	0,0	0,0	143,79
	PID	PIDMA	0,540	0,785	0,159	1,000	1,0	2,0	6,21
		PIDMA 2	0,419	0,612	0,144	1,014	0,0	8,0	6,21
		PID_com. Pre.	0,648	2,658	0,465	0,800	0,0	10,0	13,34
		PID_com. Fine	0,112	0,327	0,040	1,000	0,0	10,0	135,18
0.5	PI	PIDMA	0,526	1,037	0,000	1,000	0,0	0,0	10,60
		PIDMA 2	0,326	0,793	0,000	0,000	0,0	0,0	10,60
		PID_com. Pre.	0,888	4,812	0,000	0,800	0,0	0,0	13,63
		PID_com. Fine	0,717	3,302	0,000	0,800	0,0	0,0	111,22
	PID	PIDMA	0,751	1,202	0,243	1,000	1,0	2,0	10,69
		PIDMA 2	0,438	0,920	0,217	0,961	0,0	8,0	10,69
		PID_com. Pre.	1,917	2,680	0,469	0,800	0,0	10,0	13,77
		PID_com. Fine	0,304	1,001	0,236	0,946	0,0	10,0	67,63
2	PI	PIDMA	0,991	3,345	0,000	1,000	0,0	0,0	18,36
		PIDMA 2	0,298	1,872	0,000	0,000	0,0	0,0	18,36
		PID_com. Pre.	2,021	6,675	0,000	1,000	0,0	0,0	15,03
		PID_com. Fine	1,914	6,034	0,000	0,800	0,0	0,0	67,32
	PID	PIDMA	1,288	3,138	0,634	1,000	1,0	2,0	17,82
		PIDMA 2	0,395	2,194	0,517	1,041	0,0	8,0	17,82
		PID_com. Pre.	3,257	3,931	0,688	0,800	0,0	10,0	14,93
		PID_com. Fine	1,169	3,669	0,975	0,519	0,0	10,0	130,21
5	PI	PIDMA	1,264	7,866	0,000	1,000	0,0	0,0	31,94
		PIDMA 2	0,306	3,696	0,000	0,000	0,0	0,0	31,94
		PID_com. Pre.	3,129	10,451	0,000	0,800	0,0	0,0	18,55
		PID_com. Fine	4,146	9,695	0,000	0,800	0,0	0,0	128,32
	PID	PIDMA	1,629	6,729	1,359	1,000	1,0	2,0	32,73
		PIDMA 2	0,393	4,351	1,025	0,993	0,0	8,0	32,73
		PID_com. Pre.	5,047	6,241	1,092	1,000	1,0	10,0	18,35
		PID_com. Fine	5,632	5,831	1,469	0,265	0,0	10,0	155,76
10	PI	PIDMA	1,430	15,409	0,000	1,000	0,0	0,0	57,36
		PIDMA 2	0,322	6,559	0,000	0,000	0,0	0,0	57,36
		PID_com. Pre.	3,920	17,160	0,000	0,800	0,0	0,0	24,48
		PID_com. Fine	8,088	17,299	0,000	0,800	0,0	0,0	154,79
	PID	PIDMA	1,772	12,674	2,560	1,000	1,0	2,0	57,63
		PIDMA 2	0,404	7,732	1,821	0,918	0,0	8,0	57,63
		PID_com. Pre.	6,317	10,139	1,774	0,800	0,0	10,0	23,96
		PID_com. Fine	11,152	9,277	2,345	0,259	0,0	10,0	240,38

Tab. B.5: Vypočtené parametry regulátorů pro skupinu systémů S5

$\omega_0$	Typ	Algoritmus	K	$T_i$	$T_d$	b	c	N	čas [s]
1	PI	PIDMA	0,373	1,161	0,000	1,000	0,0	0,0	7,95
		PIDMA 2	0,219	0,849	0,000	0,000	0,0	0,0	7,95
		PID_com. Pre.	1,893	3,215	0,000	0,800	0,0	0,0	13,51
		PID_com. Fine	0,212	4,829	0,000	0,800	0,0	0,0	63,78
	PID	PIDMA	0,525	1,331	0,269	1,000	1,0	2,0	7,97
		PIDMA 2	0,295	0,987	0,232	0,975	0,0	8,0	7,97
		PID_com. Pre.	3,132	1,877	0,328	0,800	0,0	10,0	13,46
		PID_com. Fine	0,045	0,620	0,076	1,000	0,0	10,0	90,89
2	PI	PIDMA	0,443	0,651	0,000	1,000	0,0	0,0	5,95
		PIDMA 2	0,367	0,534	0,000	0,000	0,0	0,0	5,95
		PID_com. Pre.	1,829	2,081	0,000	0,800	0,0	0,0	13,05
		PID_com. Fine	0,227	2,531	0,000	0,800	0,0	0,0	25,29
	PID	PIDMA	0,637	0,763	0,154	1,000	1,0	2,0	5,96
		PIDMA 2	0,499	0,597	0,141	0,742	0,0	8,0	5,96
		PID_com. Pre.	2,905	1,298	0,227	0,800	0,0	10,0	13,00
		PID_com. Fine	0,047	0,328	0,040	1,000	0,0	10,0	54,54
5	PI	PIDMA	0,789	0,341	0,000	1,000	0,0	0,0	4,68
		PIDMA 2	1,980	0,293	0,000	0,000	0,0	0,0	4,68
		PID_com. Pre.	1,833	1,273	0,000	0,800	0,0	0,0	12,68
		PID_com. Fine	0,445	1,062	0,000	0,800	0,0	0,0	21,63
	PID	PIDMA	1,081	0,387	0,078	1,000	1,0	2,0	4,67
		PIDMA 2	3,024	0,242	0,057	0,094	0,0	8,0	4,67
		PID_com. Pre.	3,002	0,732	0,128	0,800	0,0	10,0	12,65
		PID_com. Fine	0,095	0,146	0,019	1,000	0,0	10,0	23,93
10	PI	PIDMA	5,724	0,684	0,000	1,000	0,0	0,0	5,19
		PIDMA 2	0,705	0,952	0,000	0,000	0,0	0,0	5,19
		PID_com. Pre.	1,921	0,865	0,000	0,800	0,0	0,0	12,56
		PID_com. Fine	0,955	0,564	0,000	0,800	0,0	0,0	14,91
	PID	PIDMA	4,502	0,486	0,098	1,000	1,0	2,0	5,18
		PIDMA 2	1,026	0,884	0,208	0,359	0,0	8,0	5,18
		PID_com. Pre.	3,013	0,530	0,093	1,000	1,0	10,0	12,55
		PID_com. Fine	0,479	0,244	0,065	0,631	0,0	10,0	19,56

Tab. B.6: Vypočtené parametry regulátorů pro skupinu systémů S6

Typ	Algoritmus	K	$T_i$	$T_d$	b	c	N	čas [s]
PI	PIDMA	1,421	1,571	0,000	1,000	0,0	0,0	5,21
	PIDMA 2	0,157	1,144	0,000	0,000	0,0	0,0	5,21
	PID_com. Pre.	1,975	0,999	0,000	0,800	0,0	0,0	12,80
	PID_com. Fine	2,973	0,772	0,000	0,800	0,0	0,0	18,03
PID	PIDMA	1,189	1,149	0,232	1,000	1,0	2,0	5,20
	PIDMA 2	0,214	1,251	0,295	0,679	0,0	8,0	5,20
	PID_com. Pre.	3,282	0,567	0,099	0,800	0,0	10,0	12,83
	PID_com. Fine	4,318	0,555	0,141	0,253	0,0	10,0	24,44

Tab. B.7: Vypočtené parametry regulátorů pro systém S7

Typ	Algoritmus	K	$T_i$	$T_d$	b	c	N	čas [s]
PI	PIDMA	0,002	4,323	0,000	1,000	0,0	0,0	17,15
	PIDMA 2	0,002	1,819	0,000	0,000	0,0	0,0	17,15
	PID_com. Pre.	1,237	2,080	0,000	0,800	0,0	0,0	13,15
	PID_com. Fine	-	-	-	-	-	-	-
PID	PIDMA	0,003	3,589	0,725	1,000	1,0	2,0	13,00
	PIDMA 2	0,002	2,143	0,505	0,966	0,0	8,0	13,00
	PID_com. Pre.	2,126	1,210	0,212	0,800	0,0	10,0	13,13
	PID_com. Fine	-	-	-	-	-	-	-

Tab. B.8: Vypočtené parametry regulátorů pro systém S8

Typ	Algoritmus	K	$T_i$	$T_d$	b	c	N	čas [s]
PI	PIDMA	0,430	6,836	0,000	0,350	0,0	0,0	7,87
	PIDMA 2	0,274	7,424	0,000	0,346	0,0	0,0	7,87
	PID_com. Pre.	1,526	3,048	0,000	0,800	0,0	0,0	13,74
	PID_com. Fine	1,852	3,685	0,000	0,800	0,0	0,0	96,41
PID	PIDMA	1,465	3,294	0,734	0,000	0,0	4,0	7,86
	PIDMA 2	1,002	4,789	1,067	0,000	0,0	4,0	7,86
	PID_com. Pre.	2,373	1,834	0,321	0,800	0,0	10,0	13,69
	PID_com. Fine	1,260	3,494	0,782	0,580	0,0	10,0	80,82

Tab. B.9: Vypočtené parametry regulátorů pro systém A1

n	Typ	Algoritmus	K	T <sub>i</sub>	T <sub>d</sub>	b	c	N	čas [s]
1	PI	PIDMA	0,849	4,242	0,000	0,350	0,0	0,0	6,42
		PIDMA 2	1,006	4,633	0,000	0,596	0,0	0,0	6,42
		PID_com. Pre.	1,862	1,994	0,000	0,800	0,0	0,0	13,39
		PID_com. Fine	5,830	1,701	0,000	0,800	0,0	0,0	24,49
	PID	PIDMA	4,269	1,620	0,361	0,000	0,0	4,0	6,44
		PIDMA 2	16,772	1,144	0,255	0,000	0,0	4,0	6,44
		PID_com. Pre.	2,863	1,222	0,214	0,800	0,0	10,0	13,35
		PID_com. Fine	4,797	1,531	0,343	0,579	0,0	10,0	44,34
2	PI	PIDMA	0,290	8,657	0,000	0,350	0,0	0,0	8,54
		PIDMA 2	0,229	8,406	0,000	0,295	0,0	0,0	8,54
		PID_com. Pre.	1,215	4,089	0,000	0,800	0,0	0,0	13,93
		PID_com. Fine	0,791	7,070	0,000	0,800	0,0	0,0	78,94
	PID	PIDMA	0,841	4,448	0,992	0,000	0,0	4,0	8,50
		PIDMA 2	0,720	7,121	1,587	0,000	0,0	4,0	8,50
		PID_com. Pre.	1,903	2,449	0,429	0,800	0,0	10,0	13,92
		PID_com. Fine	0,571	5,938	1,332	0,578	0,0	10,0	118,79
3	PI	PIDMA	0,177	12,375	0,000	0,350	0,0	0,0	10,68
		PIDMA 2	0,148	12,256	0,000	0,236	0,0	0,0	10,68
		PID_com. Pre.	1,038	6,164	0,000	0,800	0,0	0,0	14,59
		PID_com. Fine	0,381	13,792	0,000	0,800	0,0	0,0	132,57
	PID	PIDMA	0,382	7,225	1,611	0,000	0,0	4,0	10,70
		PIDMA 2	0,435	16,114	3,592	0,000	0,0	4,0	10,70
		PID_com. Pre.	1,609	3,686	0,645	0,800	0,0	10,0	14,58
		PID_com. Fine	0,273	11,328	2,536	0,579	0,0	10,0	211,29
4	PI	PIDMA	0,126	16,443	0,000	0,350	0,0	0,0	12,86
		PIDMA 2	0,112	16,067	0,000	0,217	0,0	0,0	12,86
		PID_com. Pre.	0,928	8,242	0,000	0,800	0,0	0,0	15,21
		PID_com. Fine	0,246	12,883	0,000	0,800	0,0	0,0	129,89
	PID	PIDMA	0,232	9,607	2,142	0,000	0,0	4,0	13,19
		PIDMA 2	0,381	24,111	5,374	0,000	0,0	4,0	13,19
		PID_com. Pre.	1,565	5,295	0,927	0,800	0,0	10,0	15,70
		PID_com. Fine	0,174	16,973	3,807	0,578	0,0	10,0	249,35
8	PI	PIDMA	0,060	32,058	0,000	0,350	0,0	0,0	23,36
		PIDMA 2	0,059	31,230	0,000	0,198	0,0	0,0	23,36
		PID_com. Pre.	0,702	21,933	0,000	0,800	0,0	0,0	19,29
		PID_com. Fine	0,229	39,861	0,000	0,800	0,0	0,0	273,99
	PID	PIDMA	0,095	18,333	4,087	0,000	0,0	4,0	21,55
		PIDMA 2	0,402	47,290	10,541	0,000	0,0	4,0	21,55
		PID_com. Pre.	1,357	11,357	1,987	0,800	0,0	10,0	18,65
		PID_com. Fine	0,167	36,082	8,081	0,579	0,0	10,0	664,19

Tab. B.10: Vypočtené parametry regulátorů pro skupinu systémů A2

$\alpha$	Typ	Algoritmus	K	$T_i$	$T_d$	b	c	N	čas [s]
0.1	PI	PIDMA	0,635	4,764	0,000	0,350	0,0	0,0	6,75
		PIDMA 2	0,617	4,852	0,000	0,498	0,0	0,0	6,75
		PID_com. Pre.	1,519	2,518	0,000	0,800	0,0	0,0	13,44
		PID_com. Fine	2,450	2,382	0,000	0,800	0,0	0,0	40,56
	PID	PIDMA	2,754	2,013	0,449	0,000	0,0	4,0	6,74
		PIDMA 2	2,788	2,194	0,489	0,000	0,0	4,0	6,74
		PID_com. Pre.	2,399	1,466	0,257	0,800	0,0	10,0	13,45
		PID_com. Fine	1,913	2,108	0,472	0,579	0,0	10,0	52,02
0.2	PI	PIDMA	0,550	5,099	0,000	0,350	0,0	0,0	7,16
		PIDMA 2	0,458	5,265	0,000	0,428	0,0	0,0	7,16
		PID_com. Pre.	1,350	2,884	0,000	0,800	0,0	0,0	13,52
		PID_com. Fine	1,544	3,137	0,000	0,800	0,0	0,0	40,96
	PID	PIDMA	1,682	2,607	0,581	0,000	0,0	4,0	7,02
		PIDMA 2	1,545	2,747	0,612	0,000	0,0	4,0	7,02
		PID_com. Pre.	2,171	1,716	0,300	0,800	0,0	10,0	13,57
		PID_com. Fine	1,070	2,952	0,662	0,578	0,0	10,0	68,21
0.5	PI	PIDMA	0,289	7,831	0,000	0,350	0,0	0,0	8,44
		PIDMA 2	0,255	7,592	0,000	0,287	0,0	0,0	8,44
		PID_com. Pre.	1,036	4,505	0,000	0,800	0,0	0,0	13,96
		PID_com. Fine	0,617	5,793	0,000	0,800	0,0	0,0	63,71
	PID	PIDMA	0,598	4,474	0,997	0,000	0,0	4,0	8,60
		PIDMA 2	0,687	6,770	1,509	0,000	0,0	4,0	8,60
		PID_com. Pre.	1,714	2,692	0,471	0,800	0,0	10,0	13,93
		PID_com. Fine	0,435	5,387	1,206	0,579	0,0	10,0	116,57
1.0	PI	PIDMA	0,126	16,443	0,000	0,350	0,0	0,0	12,86
		PIDMA 2	0,112	16,067	0,000	0,217	0,0	0,0	12,86
		PID_com. Pre.	0,928	8,242	0,000	0,800	0,0	0,0	15,21
		PID_com. Fine	0,246	12,883	0,000	0,800	0,0	0,0	129,89
	PID	PIDMA	0,232	9,607	2,142	0,000	0,0	4,0	13,19
		PIDMA 2	0,381	24,111	5,374	0,000	0,0	4,0	13,19
		PID_com. Pre.	1,565	5,295	0,927	0,800	0,0	10,0	15,70
		PID_com. Fine	0,174	16,973	3,807	0,578	0,0	10,0	249,35

Tab. B.11: Vypočtené parametry regulátorů pro skupinu systémů A3



$\alpha$	Typ	Algoritmus	K	$T_i$	$T_d$	b	c	N	čas [s]
0.1	PI	PIDMA	0,160	13,549	0,000	0,350	0,0	0,0	10,86
		PIDMA 2	0,144	12,602	0,000	0,233	0,0	0,0	10,86
		PID_com. Pre.	1,003	9,505	0,000	0,800	0,0	0,0	15,84
		PID_com. Fine	0,353	14,568	0,000	0,800	0,0	0,0	143,07
	PID	PIDMA	0,337	7,480	1,667	0,000	0,0	4,0	11,13
		PIDMA 2	0,422	17,049	3,800	0,000	0,0	4,0	11,13
		PID_com. Pre.	1,501	5,793	1,014	0,800	0,0	10,0	15,92
		PID_com. Fine	0,261	13,252	2,970	0,579	0,0	10,0	254,60
0.2	PI	PIDMA	0,158	13,509	0,000	0,350	0,0	0,0	11,22
		PIDMA 2	0,139	12,966	0,000	0,229	0,0	0,0	11,22
		PID_com. Pre.	0,957	10,160	0,000	0,800	0,0	0,0	15,96
		PID_com. Fine	0,315	15,413	0,000	0,800	0,0	0,0	108,30
	PID	PIDMA	0,322	7,872	1,755	0,000	0,0	4,0	10,97
		PIDMA 2	0,411	17,993	4,011	0,000	0,0	4,0	10,97
		PID_com. Pre.	1,554	6,066	1,062	0,800	0,0	10,0	16,00
		PID_com. Fine	0,243	13,724	3,082	0,577	0,0	10,0	268,41
0.5	PI	PIDMA	0,137	14,819	0,000	0,350	0,0	0,0	11,72
		PIDMA 2	0,128	14,070	0,000	0,220	0,0	0,0	11,72
		PID_com. Pre.	0,783	12,413	0,000	0,800	0,0	0,0	16,39
		PID_com. Fine	0,268	16,928	0,000	0,800	0,0	0,0	173,66
	PID	PIDMA	0,259	8,398	1,872	0,000	0,0	4,0	11,80
		PIDMA 2	0,387	20,700	4,614	0,000	0,0	4,0	11,80
		PID_com. Pre.	1,212	7,479	1,309	0,800	0,0	10,0	16,46
		PID_com. Fine	0,198	15,308	3,441	0,577	0,0	10,0	296,19
1	PI	PIDMA	0,121	15,964	0,000	0,350	0,0	0,0	13,23
		PIDMA 2	0,112	16,034	0,000	0,210	0,0	0,0	13,23
		PID_com. Pre.	0,508	17,100	0,000	0,800	0,0	0,0	17,21
		PID_com. Fine	0,227	19,490	0,000	0,800	0,0	0,0	205,92
	PID	PIDMA	0,193	9,175	2,045	0,000	0,0	4,0	13,67
		PIDMA 2	0,371	24,729	5,512	0,000	0,0	4,0	13,67
		PID_com. Pre.	0,795	10,309	1,804	0,800	0,0	10,0	17,20
		PID_com. Fine	0,167	17,817	4,010	0,576	0,0	10,0	348,12
2	PI	PIDMA	0,076	22,130	0,000	0,350	0,0	0,0	13,10
		PIDMA 2	0,078	21,252	0,000	0,199	0,0	0,0	13,10
		PID_com. Pre.	0,224	26,554	0,000	0,800	0,0	0,0	19,15
		PID_com. Fine	0,227	24,675	0,000	0,800	0,0	0,0	253,17
	PID	PIDMA	0,119	11,784	2,627	0,000	0,0	4,0	13,17
		PIDMA 2	0,359	32,459	7,235	0,000	0,0	4,0	13,17
		PID_com. Pre.	0,360	15,900	2,783	0,800	0,0	10,0	19,11
		PID_com. Fine	0,166	22,579	5,051	0,580	0,0	10,0	443,27

Tab. B.12: Vypočtené parametry regulátorů pro skupinu systémů A4

T	Typ	Algoritmus	K	T <sub>i</sub>	T <sub>d</sub>	b	c	N	čas [s]
0.1	PI	PIDMA	0,415	4,474	0,000	0,350	0,0	0,0	7,24
		PIDMA 2	0,440	4,238	0,000	0,232	0,0	0,0	7,24
		PID_com. Pre.	0,524	7,028	0,000	0,800	0,0	0,0	14,28
		PID_com. Fine	0,549	5,925	0,000	0,800	0,0	0,0	69,82
	PID	PIDMA	0,545	2,721	0,606	0,000	0,0	4,0	7,26
		PIDMA 2	0,431	5,775	1,287	0,000	0,0	4,0	7,26
		PID_com. Pre.	0,895	4,192	0,734	0,800	0,0	10,0	14,27
		PID_com. Fine	0,828	4,246	1,079	0,251	0,0	10,0	121,46
0.2	PI	PIDMA	0,382	4,870	0,000	0,350	0,0	0,0	7,47
		PIDMA 2	0,401	4,664	0,000	0,242	0,0	0,0	7,47
		PID_com. Pre.	0,582	7,462	0,000	0,800	0,0	0,0	14,46
		PID_com. Fine	0,525	6,537	0,000	0,800	0,0	0,0	69,89
	PID	PIDMA	0,541	2,770	0,617	0,000	0,0	4,0	7,53
		PIDMA 2	0,467	5,879	1,310	0,000	0,0	4,0	7,53
		PID_com. Pre.	0,977	4,376	0,766	0,800	0,0	10,0	14,43
		PID_com. Fine	0,389	5,883	1,321	0,578	0,0	10,0	118,08
0.5	PI	PIDMA	0,314	6,121	0,000	0,350	0,0	0,0	8,56
		PIDMA 2	0,323	5,858	0,000	0,255	0,0	0,0	8,56
		PID_com. Pre.	0,693	8,014	0,000	0,800	0,0	0,0	14,73
		PID_com. Fine	0,476	7,758	0,000	0,800	0,0	0,0	94,13
	PID	PIDMA	0,494	3,503	0,781	0,000	0,0	4,0	8,41
		PIDMA 2	0,524	6,658	1,484	0,000	0,0	4,0	8,41
		PID_com. Pre.	1,073	4,758	0,833	0,800	0,0	10,0	14,74
		PID_com. Fine	0,367	7,166	1,611	0,577	0,0	10,0	148,37
2	PI	PIDMA	0,189	12,290	0,000	0,350	0,0	0,0	11,70
		PIDMA 2	0,165	11,438	0,000	0,243	0,0	0,0	11,70
		PID_com. Pre.	0,786	10,033	0,000	0,800	0,0	0,0	15,80
		PID_com. Fine	0,436	12,698	0,000	0,800	0,0	0,0	138,03
	PID	PIDMA	0,438	6,732	1,501	0,000	0,0	4,0	11,63
		PIDMA 2	0,476	14,299	3,187	0,000	0,0	4,0	11,63
		PID_com. Pre.	1,289	5,966	1,044	0,800	0,0	10,0	15,81
		PID_com. Fine	0,699	9,277	2,356	0,251	0,0	10,0	238,96
5	PI	PIDMA	0,121	23,776	0,000	0,350	0,0	0,0	15,22
		PIDMA 2	0,083	22,530	0,000	0,218	0,0	0,0	15,22
		PID_com. Pre.	0,971	12,036	0,000	0,800	0,0	0,0	16,78
		PID_com. Fine	0,414	19,404	0,000	0,800	0,0	0,0	194,24
	PID	PIDMA	0,443	10,941	2,439	0,000	0,0	4,0	15,41
		PIDMA 2	0,398	33,619	7,493	0,000	0,0	4,0	15,41
		PID_com. Pre.	1,662	7,039	1,232	0,800	0,0	10,0	16,86
		PID_com. Fine	0,303	17,762	3,975	0,580	0,0	10,0	351,94

Tab. B.13: Vypočtené parametry regulátorů pro skupinu systémů A5

T	Typ	Algoritmus	K	T <sub>i</sub>	T <sub>d</sub>	b	c	N	čas [s]
0.1	PI	PIDMA	0,378	4,926	0,000	0,350	0,0	0,0	7,17
		PIDMA 2	0,401	4,633	0,000	0,231	0,0	0,0	7,17
		PID_com. Pre.	0,559	7,302	0,000	0,800	0,0	0,0	14,40
		PID_com. Fine	0,518	6,135	0,000	0,800	0,0	0,0	70,55
	PID	PIDMA	0,525	2,827	0,630	0,000	0,0	4,0	7,15
		PIDMA 2	0,427	6,354	1,416	0,000	0,0	4,0	7,15
		PID_com. Pre.	0,900	4,360	0,763	0,800	0,0	10,0	14,42
		PID_com. Fine	0,513	4,923	1,103	0,579	0,0	10,0	109,91
0.2	PI	PIDMA	0,329	5,723	0,000	0,350	0,0	0,0	7,62
		PIDMA 2	0,341	5,448	0,000	0,237	0,0	0,0	7,62
		PID_com. Pre.	0,612	7,986	0,000	0,800	0,0	0,0	14,68
		PID_com. Fine	0,477	7,118	0,000	0,800	0,0	0,0	82,20
	PID	PIDMA	0,486	3,153	0,703	0,000	0,0	4,0	7,56
		PIDMA 2	0,446	7,151	1,594	0,000	0,0	4,0	7,56
		PID_com. Pre.	0,994	4,648	0,813	0,800	0,0	10,0	14,63
		PID_com. Fine	0,352	6,443	1,448	0,577	0,0	10,0	133,76
0.5	PI	PIDMA	0,238	8,101	0,000	0,350	0,0	0,0	8,92
		PIDMA 2	0,237	7,819	0,000	0,236	0,0	0,0	8,92
		PID_com. Pre.	0,696	7,985	0,000	0,800	0,0	0,0	14,76
		PID_com. Fine	0,394	9,966	0,000	0,800	0,0	0,0	106,41
	PID	PIDMA	0,379	4,606	1,027	0,000	0,0	4,0	8,98
		PIDMA 2	0,442	10,311	2,298	0,000	0,0	4,0	8,98
		PID_com. Pre.	1,169	4,710	0,824	0,800	0,0	10,0	14,79
		PID_com. Fine	0,288	9,142	2,047	0,579	0,0	10,0	188,45
2	PI	PIDMA	0,105	20,632	0,000	0,350	0,0	0,0	16,48
		PIDMA 2	0,088	20,266	0,000	0,213	0,0	0,0	16,48
		PID_com. Pre.	0,871	14,051	0,000	0,800	0,0	0,0	17,15
		PID_com. Fine	0,227	22,914	0,000	0,800	0,0	0,0	235,61
	PID	PIDMA	0,223	12,171	2,713	0,000	0,0	4,0	16,00
		PIDMA 2	0,374	30,959	6,901	0,000	0,0	4,0	16,00
		PID_com. Pre.	1,399	8,252	1,444	0,800	0,0	10,0	17,05
		PID_com. Fine	0,167	20,952	4,721	0,575	0,0	10,0	446,55
5	PI	PIDMA	0,049	48,555	0,000	0,350	0,0	0,0	29,80
		PIDMA 2	0,038	46,505	0,000	0,200	0,0	0,0	29,80
		PID_com. Pre.	0,954	20,687	0,000	1,000	0,0	0,0	19,81
		PID_com. Fine	0,228	47,440	0,000	0,800	0,0	0,0	407,54
	PID	PIDMA	0,132	25,060	5,586	0,000	0,0	4,0	30,16
		PIDMA 2	0,377	71,278	15,887	0,000	0,0	4,0	30,16
		PID_com. Pre.	1,428	12,637	2,212	0,800	0,0	10,0	19,88
		PID_com. Fine	0,167	42,864	9,662	0,575	0,0	10,0	789,56

Tab. B.14: Vypočtené parametry regulátorů pro skupinu systémů A6

# C Grafické porovnání regulace