

ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ
KATEDRA VÝKONOVÉ ELEKTRONIKY A STROJŮ

DIPLOMOVÁ PRÁCE

Rezonanční izolující měnič s GaN tranzistory

ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta elektrotechnická

Akademický rok: 2020/2021

ZADÁNÍ DIPLOMOVÉ PRÁCE

(projektu, uměleckého díla, uměleckého výkonu)

Jméno a příjmení: **Bc. Dominik SOUKUP**
Osobní číslo: **E19N0027P**
Studijní program: **N2612 Elektrotechnika a informatika**
Studijní obor: **Průmyslová elektronika a elektromechanika**
Téma práce: **Rezonanční izolující měnič s GaN tranzistorem**
Zadávající katedra: **Katedra výkonové elektroniky a strojů**

Zásady pro vypracování

Cílem práce je návrh a stavba izolujícího rezonančního DC/DC měniče s vysokorychlostními GaN tranzistorem. Předpokládané parametry měniče zahrnují výkon až 10kW a spínací frekvence v oblasti 500 kHz.

1. Proveďte úvodní rešerši problematiky izolujícího rezonančního měniče.
2. Proveďte simulaci výkonového obvodu.
3. Proveďte dimenzování výkonových komponent, specifikujte parametry transformátoru.
4. Navrhněte budící obvod.
5. Postavte prototyp a proveďte základní oživení.

Rozsah diplomové práce: **40 – 60 stran**
Rozsah grafických prací: **podle doporučení vedoucího**
Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam doporučené literatury:

Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.

Vedoucí diplomové práce: **Ing. Martin Jára, Ph.D.**
Regionální inovační centrum elektrotechniky

Datum zadání diplomové práce: **9. října 2020**
Termín odevzdání diplomové práce: **27. května 2021**



Prof. Ing. Zdeněk Peroutka, Ph.D.
děkan





Prof. Ing. Václav Kůs, CSc.
vedoucí katedry

Abstrakt

Předkládaná diplomová práce se věnuje návrhu a realizaci rezonančního izolujícího měniče s GaN tranzistory. V práci je uvedeno stručné porovnání polovodičových materiálů a rezonančních měničů. Dále se práce zabývá samotným návrhem měniče, který zahrnuje výběr a dimenzování polovodičových součástek, návrh budícího obvodu, mechanický koncept a následnou realizaci. Závěrečná část práce se věnuje oživení a testování prototypového měniče.

Klíčová slova

GaN tranzistory, měkká komutace, rezonanční obvod, rezonanční měniče, driver

Abstract

The proposed diploma thesis is dedicated to the design and realization of a resonant insulating converter with GaN transistors. The thesis provides a brief comparison of semiconductor materials and resonant converters. Further the work deals with the design of the converter, which includes the selection and dimensioning of semiconductor components, the design driver circuit, the mechanical concept and subsequent realization. The final part of thesis is devoted to activating and testing of a prototype converter.

Key words

GaN transistors, soft switching, resonant circuit, resonant converters, driver

Prohlášení

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

.....

podpis

V Plzni dne 26.5.2021

Dominik Soukup

Poděkování

Tímto bych rád poděkoval vedoucímu diplomové práce Ing. Martinu Járovi Ph.D. za cenné profesionální rady, připomínky a metodické vedení práce. Velké díky patří konzultantovi Ing. Aleši Tautovi a Ing. Ondřeji Burešovi ze společnosti Škoda a.s.. Dále bych rád poděkoval společnosti Škoda Electric a.s., firmě SKYBERTECH s.r.o. za spolupráci a poskytnutí rezonančních transformátorů, firmě AERS s.r.o. za zapůjčení regulovatelného napájecího zdroje a firmě Infineon Technologies za poskytnutí výkonových GaN tranzistorů.

Obsah

OBSAH	8
SEZNAM SYMBOLŮ A ZKRATEK	10
ÚVOD	12
1 CÍL DIPLOMOVÉ PRÁCE	13
2 MATERIÁLY POLOVODIČOVÝCH SOUČÁSTEK	14
3 MĚKKÉ SPÍNÁNÍ	17
3.1 ZCS – SPÍNÁNÍ V NULE PROUDU	18
3.2 ZVS – SPÍNÁNÍ V NULE NAPĚTÍ	19
4 REZONANČNÍ MĚNIČE	20
4.1 SÉRIOVÝ REZONANČNÍ MĚNIČ	20
4.2 PARALELNÍ REZONANČNÍ MĚNIČ	22
4.3 REZONANČNÍ MĚNIČ LLC	23
4.4 VÝBĚR TOPOLOGIE	24
5 NÁVRH REZONANČNÍHO OBVODU	25
6 SIMULACE VÝKONOVÉHO OBVODU	27
6.1 ZHODNOCENÍ.....	30
7 SPECIFIKACE REZONANČNÍHO OBVODU	31
7.1 REZONANČNÍ TRANSFORMÁTOR	31
7.2 REZONANČNÍ KONDENZÁTOR	32
8 DIMENZOVÁNÍ VÝKONOVÝCH KOMPONENT	33
8.1 DIMENZOVÁNÍ VÝKONOVÝCH POLOVODIČOVÝCH SOUČÁSTEK	33
8.1.1 Ztráty	34
8.1.2 Výpočet ztrát	35
8.1.3 Celkové ztráty	36
8.2 TEPELNÉ DIMENZOVÁNÍ	37
8.3 DIMENZOVÁNÍ STEJNOSMĚRNÉHO OBVODU.....	39
9 BUDIČE	41
9.1 DRIVER.....	41
9.1.1 Popis systému	42
9.2 SIMULACE BUDÍČÍHO OBVODU.....	46
10 NÁVRH PROTOTYPOVÉHO MĚNIČE	48
10.1 SILOVÝ OBVOD.....	48
10.2 GALVANICKY ODDĚLENÝ NAPÁJECÍ ZDROJ.....	49
10.3 VSTUPNÍ STRANA DRIVERU A GENERÁTOR MRTVÝCH ČASŮ	49
10.4 VÝSTUPNÍ STRANA DRIVERU	52
11 KONSTRUKCE A REALIZACE PROTOTYPOVÉHO MĚNIČE	53
11.1 DESKA S VÝKONOVÝMI TRANZISTORY	53
11.2 ZÁKLADNÍ DESKA.....	55
11.3 CELKOVÉ MECHANICKÉ USPOŘÁDÁNÍ	56

12	TESTOVÁNÍ PROTOTYPOVÉHO MĚNIČE	57
12.1	PRVOTNÍ OŽIVENÍ	57
12.2	MĚŘENÍ REZONANČNÍHO TRANSFORMÁTORU	58
12.3	ŘÍDÍCÍ DESKA	58
12.4	OVĚŘENÍ FUNKCE MĚNIČE	59
13	ZÁVĚR.....	64
	SEZNAM LITERATURY A INFORMAČNÍCH ZDROJŮ.....	66
	SEZNAM OBRÁZKŮ.....	68
	SEZNAM TABULEK	69
	PŘÍLOHY	1

Seznam symbolů a zkratk

C_C	Vazební kapacita budícího obvodu
C_f	Kapacita filtračního kondenzátoru
C_G	Kapacita řídicího hradla tranzistoru
C_{GD}, C_{GS}, C_{DS}	Parazitní kapacity tranzistoru
C_{in}	Kapacita vstupního kondenzátoru
C_r	Rezonanční kapacita
C_{rv}	Výsledná rezonanční kapacita
E_{tot}	Celková energie tranzistoru
$f_{r1,r2}$	Rezonanční frekvence
f_{sw}	Spínací frekvence
I_D	Proud protékající diodou
I_G	Řídicí proud
I_{Lm}	Proud magnetizační indukčností
I_{Lr}	Proud rozptylovou indukčností
I_{ON}, I_{OFF}	Zapínací/vypínací proudy budícího obvodu
I_S	Řídicí proud driveru při paralelním řazení
I_{SS}	Ustálená hodnota řídicího proudu
I_T	Proud protékající tranzistorem
L_m	Magnetizační indukčnost
L_r	Rozptylová indukčnost transformátoru
m	Přenos LLC měniče
n	Převod transformátoru
P_{cond}	Vodivostní ztráty tranzistoru
P_{gate}	Řídicí ztráty tranzistoru
P_{out}	Výkon měniče
P_{sw}	Spínací ztráty tranzistoru
P_{tot}	Celkové ztráty na tranzistoru
Q	Jakost obvodu
Q_g	Hradlový náboj
Q_{oss}	Výstupní náboj tranzistoru
Q_{rr}	Reverzační zotavovací náboj

$R_{DS(on)}$	Odpor vodivého kanálu tranzistoru
R_{ON}, R_{OFF}	Zapínací/vypínací rezistory budícího obvodu
U_{CR}	Napětí rezonančního kondenzátoru
U_{in}	Vstupní napětí
U_{out}	Výstupní napětí
U_{prim}	Napětí primárního vinutí transformátoru
V_{DDO}	Napájecí napětí driveru
V_{DS}	Blokovací napětí tranzistoru
V_F	Propustné napětí diody
V_{GS}	Napětí hradla tranzistoru
GaN.....	Gallium Nitride
HEMT.....	High Electron Mobility Transistor
PCB	Printed Circuit Board
PRC.....	Paralelní rezonační měnič
RICE.....	Regionální inovační centrum elektrotechniky
Si.....	Silicon
SiC	Silicon Carbide
ŠELC	Škoda Electric, a.s.
SRC.....	Sériový rezonanční měnič
ZCS.....	Zero Current Switching
ZVS.....	Zero Voltage Switching

Úvod

Základním požadavkem energetických a elektrotechnických zařízení je energetická účinnost. Navyšování energetické účinnosti vede k ekonomickým úsporám při provozu zařízení. Mezi dalšími požadavky můžeme zohlednit vyšší spolehlivost a životnost výkonových komponent provozovaných při nižší teplotě. To vede k minimalizování potřebných prostředků na odvod ztrátového tepla, a tím dochází ke snížení hmotnosti a rozměrů samotného měniče. [1]

V oblasti trakce patří právě hmotnost a rozměry k základním parametrům při vývoji měničů. Oba parametry jsou závislé na velikosti pasivních prvků, především vinutých dílů, a na velikosti chladiče, ty jsou dále závislé na spínací frekvenci a velikosti ztrát. Zvyšování spínací frekvence vede ke zmenšení vinutých prvků, ale také k navyšování spínacích ztrát ve výkonových polovodičových součástkách. Tato diference lze řešit využitím vysokofrekvenčních polovodičových součástek s minimálními spínacími ztrátami nebo zavedením měkké komutace. [1]

Předkládaná práce se věnuje návrhu a stavbě izolujícího rezonančního DC/DC měniče s vysokorychlostními GaN tranzistory. Předpokládané parametry měniče zahrnují výkon až 10 kW a spínací frekvenci v oblasti 500 kHz. Tato práce je zadána společností Škoda Electric a.s. s cílem ověřit GaN technologii polovodičových součástek.

Diplomová práce je rozdělena na dvě hlavní části. První teoretická část se věnuje porovnání polovodičových materiálů, měkkému spínání a problematice rezonančních měničů. Druhá část diplomové práce je zaměřena na návrh prototypového rezonančního měniče. Je zde uveden návrh rezonančního měniče a následná simulace výkonového obvodu, která byla základem pro dimenzování výkonových komponent. Následně se práce zabývá návrhem budícího obvodu a celkového mechanického konceptu. Ve finální části práce je uvedeno základní oživení a testování prototypového měniče.

1 Cíl diplomové práce

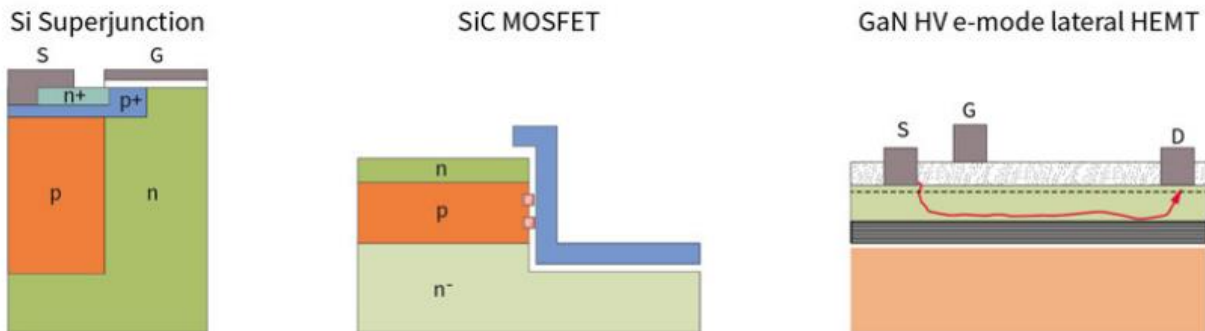
Cílem diplomové práce je navrhnout a realizovat prototyp izolujícího rezonančního měniče s GaN tranzistory. Tento měnič bude sloužit ŠELC k laboratorním účelům, zejména pro ověření funkčnosti a vlastností technologie GaN a její možné budoucí použitelnosti v měničích pomocných pohonů. Požadavky na prototypový měnič obsahují pouze základní parametry. Předmětem samotné práce bude simulace zvolené topologie rezonančního měniče, výběr polovodičových součástek a konstrukčního uspořádání. Tabulka 1 uvádí požadované parametry měniče.

Tabulka 1: Požadované parametry

Parametr	Hodnota
P_{out}	~ 10 kW
U_{in}	400 V
n	1
f_{sw}	~ 500 kHz
Technologie polovodičů	GaN

2 Materiály polovodičových součástek

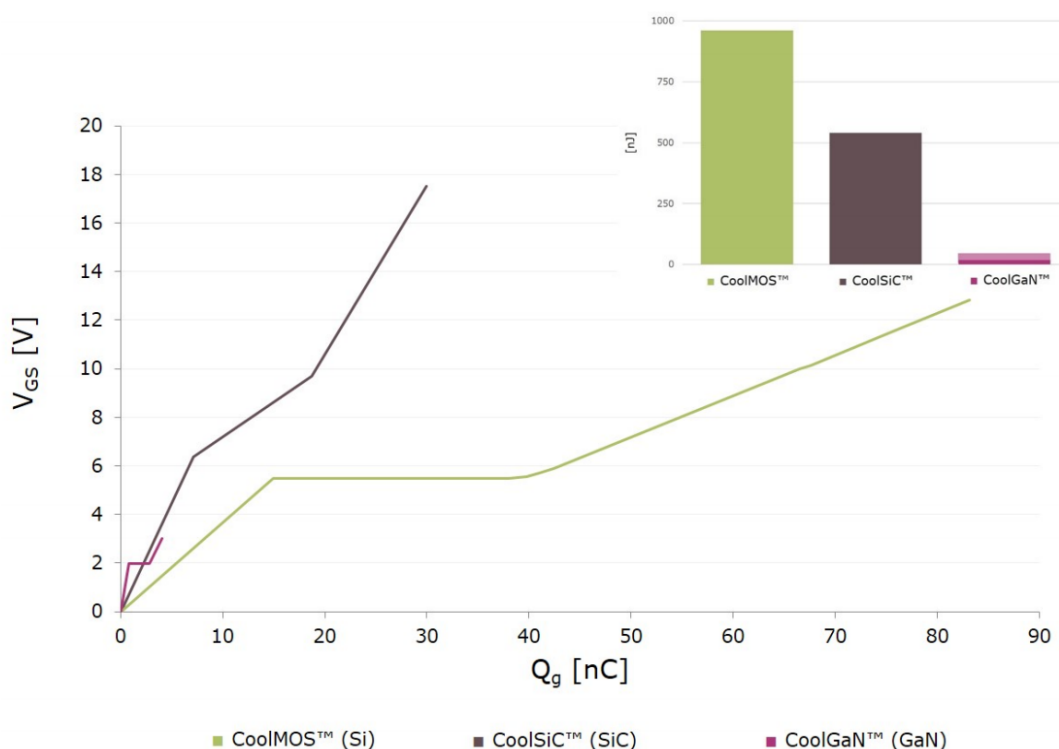
První vývoj polovodičových materiálů začal u germania a selenu, které byly postupem času nahrazeny křemíkem. Cílem vývoje je získání polovodičového materiálu, který by dokázal pracovat s vysokým napětím a proudem a zároveň vykazoval výborné dynamické a tepelné vlastnosti. Vznikla nová generace polovodičových součástek označována jako wide bandgap, polovodiče se širokým zakázaným pásmem. [2]



Obrázek 1: Porovnání polovodičových struktur pro Si, SiC a GaN-HEMT [3]

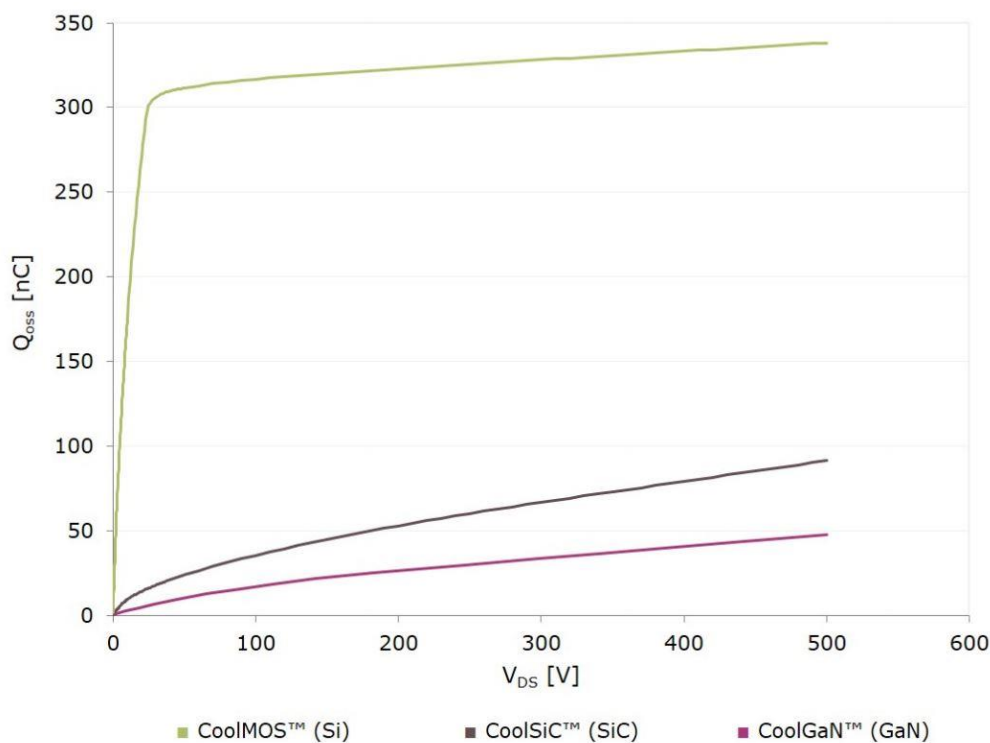
V této kapitole bude uvedeno porovnání současných polovodičových materiálů, kde nejčastěji hovoříme o křemíku (Si), karbidu křemíku (SiC) a nitridu galia (GaN). Obrázek 1 zobrazuje polovodičovou strukturu zmiňovaných materiálů. Je patrné, že polovodiče na bázi GaN využívají laterální strukturu, zatímco polovodiče na bázi Si a SiC vertikální. U laterální struktury jsou elektrody Source, Gate a Drain umístěny na povrchu polovodiče. [3]

Důležitým parametrem tranzistoru je odpor vodivého kanálu, který u polovodičů na bázi Si a GaN vykazuje větší teplotní závislost než u polovodičů SiC. Vlastnost vodivého kanálu je ovlivněna i nábojem hradla a úrovní hradlového napětí, které je potřebné k řízení tranzistoru. Ve výkonové elektronice se využívá tranzistoru GaN e-mode, který je standardně ve vypnutém stavu, „normally-off“. Při porovnání řídicích ztrát vykazuje technologie GaN o řád nižší ztráty. Tento parametr je velmi důležitý pro vysokofrekvenční aplikace. Obrázek 2 zobrazuje průběh náboje hradla porovnávaných technologií. [3]



Obrázek 2: Porovnání náboje hradla Q_g a ztrát na řídicí elektrodě (vpravo nahoře) [3]

Kromě vlastností řídicího hradla je chování polovodiče při spínání určeno také výstupním nábojem Q_{oss} . Průběh výstupního náboje Q_{oss} na napětí V_{DS} je zobrazen na obrázku 3. Výkonový tranzistor typu Si má velmi nelineární charakteristiku výstupního náboje. Je patrné, že dochází k prudkému nárůstu v oblasti V_{DS} 0 až 25 V. Naopak tranzistor typu GaN má většinou lineární charakteristiku a celková hodnota výstupního náboje je mnohem nižší. [3]

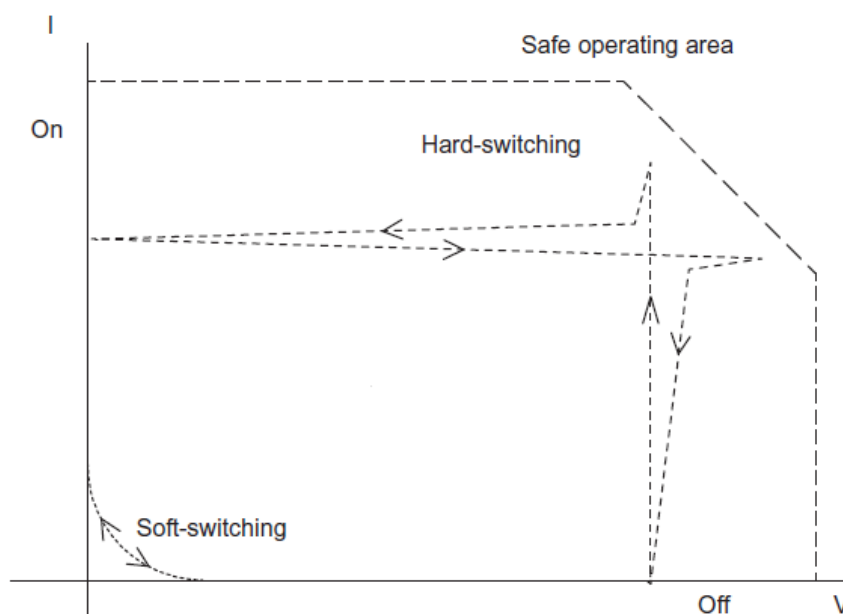


Obrázek 3: Porovnání výstupního náboje Q_{oss} [3]

Hlavní výhodou tranzistorů typu GaN je zotavovací schopnost. Tranzistory s technologií Si a SiC obsahují vnitřní diodu s velkým zotavovacím nábojem. Naopak technologie GaN vykazuje nulový zotavovací náboj Q_{rr} díky absenci PN přechodu v polovodičové struktuře. Použití nové technologie GaN v měničích vede k výraznému snížení ztrát, zvýšení pracovní frekvence a zvýšení celkové účinnosti zařízení. [3] [4]

3 Měkké spínání

Tvrdé spínání polovodičových součástek vede k zvýšenému podílu spínacích ztrát v celkových ztrátách výkonového měniče. Ze spínací trajektorie (Obrázek 4) je patrné, že při tvrdém spínání musí polovodičová součástka čelit během komutace současně vysokému napětí a proudu. Spínací ztráty jsou závislé na frekvenci, čímž je omezena velikost spínací frekvence výkonových měničů vzhledem k maximálnímu ztrátovému výkonu součástky. Při vysoké spínací frekvenci způsobují parazitní impedance spínací součástky značné přechodové děje, které vedou také k problémům s elektromagnetickým rušením. [5]



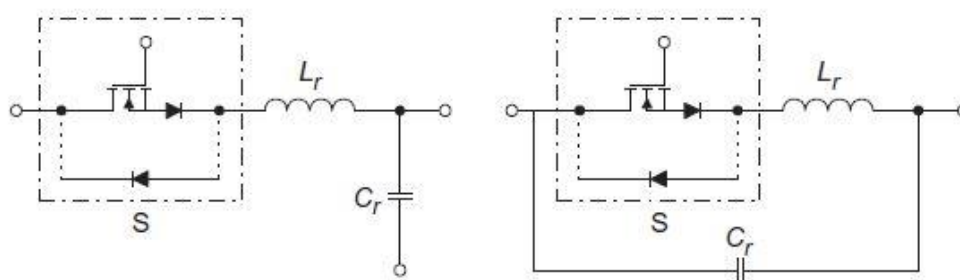
Obrázek 4: Typické trajektorie spínání polovodičových součástek [3]

Při měkkém spínání dochází k omezení spínacích ztrát vlivem nulové hodnoty napětí nebo proudu během komutace. Měkké spínání je realizováno pomocí rezonančního obvodu L_r a C_r . Existují dvě techniky provedení: ZCS (Zero Current Switching), kdy dochází ke spínání v nule proudu a ZVS (Zero Voltage Switching), kdy dochází ke spínání v nule napětí. [5] [6]

Snížením spínacích ztrát je možné navýšit pracovní frekvenci výkonových součástek, díky které dochází k redukci velikosti magnetických komponentů měniče, a tím i snížení hmotnosti a velikosti výkonového měniče. Další výhodou měkkého spínání je omezení strmosti nárůstu proudu di/dt a napětí du/dt . Důsledkem je eliminace přechodových kmitů, které vznikají na parazitních impedancích. [5]

3.1 ZCS – spínání v nule proudu

K dosažení spínání při nulovém proudu je tlumivka rezonančního obvodu L_r zapojena do série s vypínatelnou součástkou S (Obrázek 5). Díky rezonančnímu kondenzátoru C_r dochází k rezonanci, což vede k oscilaci proudu protékajícího vypínatelnou součástkou. (Obrázek 7) [5]

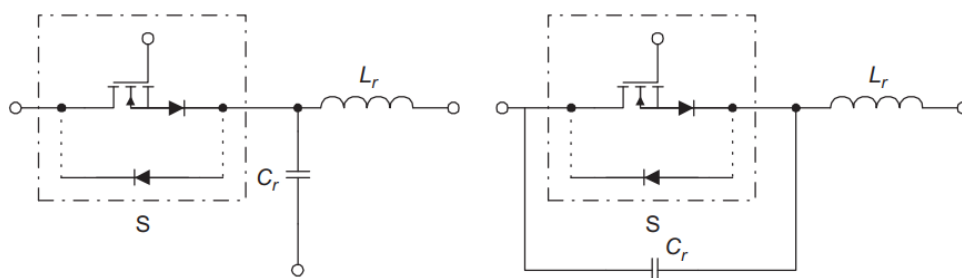


Obrázek 5: Schéma zapojení obvodu pro spínání v nule proudu [5]

Zapnutí spínací součástky S vede k pomalému nárůstu proudu od nulové hodnoty vlivem sériově zapojené rezonanční cívky L_r . Vlivem rezonance dochází ke snaze proudu oscilovat, následně nastává pokles proudu k nulové hodnotě za dobu danou rezonančním obvodem $L_r C_r$. Následně může být spínací součástka S vypnuta při nulové hodnotě proudu, při ideálních podmínkách dochází k nulovým vypínacím ztrátám. [5]

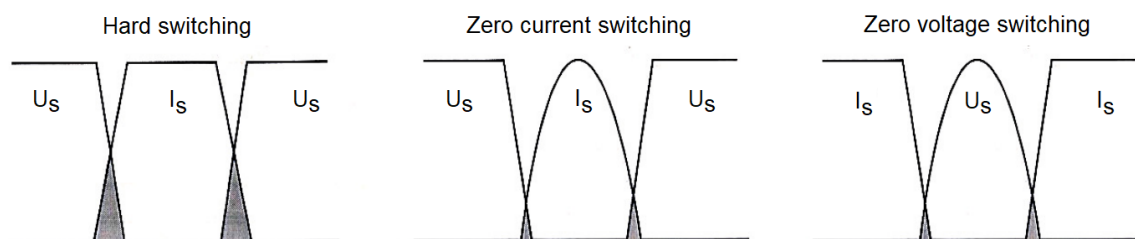
3.2 ZVS – spínání v nule napětí

K dosažení spínání při nulovém napětí je kondenzátor rezonančního obvodu C_r zapojen paralelně ke spínací součástce S (Obrázek 6). Díky rezonanční tlumivce L_r dochází k rezonanci mezi L_r a C_r , což vede k oscilaci napětí na spínací součástce. (Obrázek 7) [5]



Obrázek 6: Schéma zapojení obvodu pro spínání v nule napětí [5]

Vypnutí spínací součástky S vede k pomalému nárůstu napětí vlivem paralelně zapojeného rezonančního kondenzátoru C_r . Vlivem rezonance dochází ke snaze napětí oscilovat, následně nastává pokles napětí k nulové hodnotě za dobu danou rezonančním obvodem $L_r C_r$. Následně může být spínací součástka S zapnuta při nulové hodnotě napětí, při ideálních podmínkách dochází k nulovým zapínacím ztrátám. [5]



Obrázek 7: Tvrdé a měkké spínání

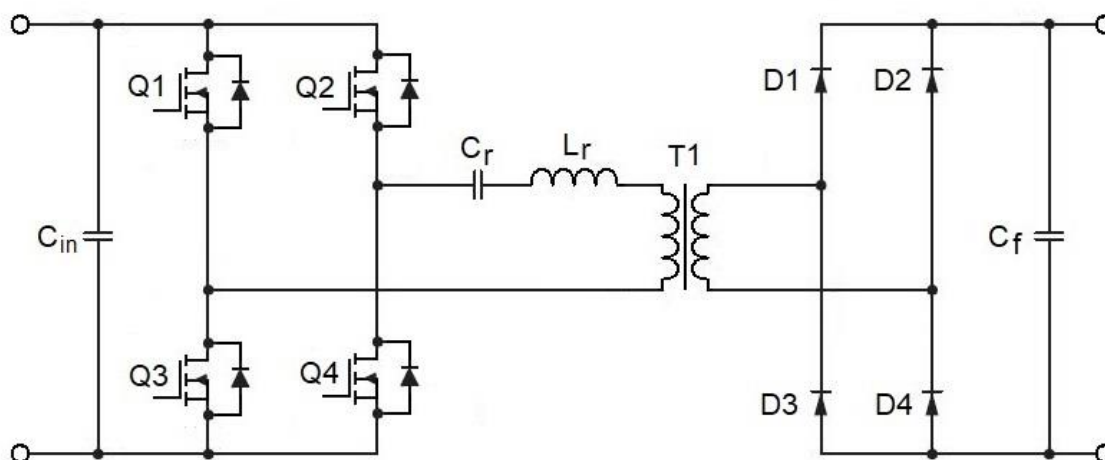
4 Rezonanční měniče

S ohledem na požadované parametry prototypového měniče byla studie zaměřena na topologie měničů obsahující rezonanční obvod, díky kterému zpravidla můžeme dosáhnout měkkého spínání. Toto řešení vede ke snížení nebo celkovému odstranění spínacích ztrát, a tím mohou být splněny požadavky na vysokou spínací frekvenci a celkovou vysokou účinnost měniče.

Topologie rezonančního měniče obsahuje sériový nebo paralelní rezonanční obvod tvořený z kapacity a indukčnosti, jehož proudové a napěťové průběhy odpovídají sinusovým. Pokud pracovní frekvence měniče odpovídá rezonanční frekvenci LC obvodu, nazýváme tyto měniče rezonanční, v jiných případech se jedná o kvazirezonanční měniče. Mezi sledované topologie rezonančních měničů řadíme sériový rezonanční měnič, paralelní rezonanční měnič a sériově paralelní rezonanční měnič. [7]

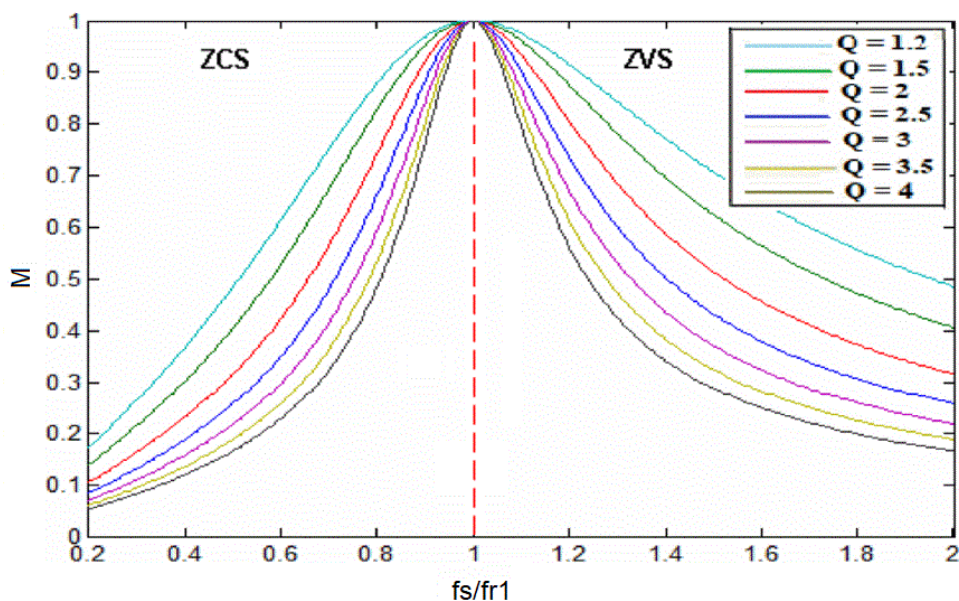
4.1 Sériový rezonanční měnič

Obrázek 8 zobrazuje topologii měniče se sériovým rezonančním obvodem – SRC. Rezonanční kondenzátor C_r spolu s rezonanční indukčností L_r tvoří rezonanční obvod. Tento obvod je zapojený v sérii se zátěží, která je tvořena transformátorem a diodovým usměrňovačem s odporovou zátěží. V tomto uspořádání vytváří rezonanční obvod frekvenčně závislý napěťový dělič, kdy jeho frekvenční závislost je využívána k regulaci výstupního napětí. [8]



Obrázek 8: SRC - Sériový rezonanční měnič

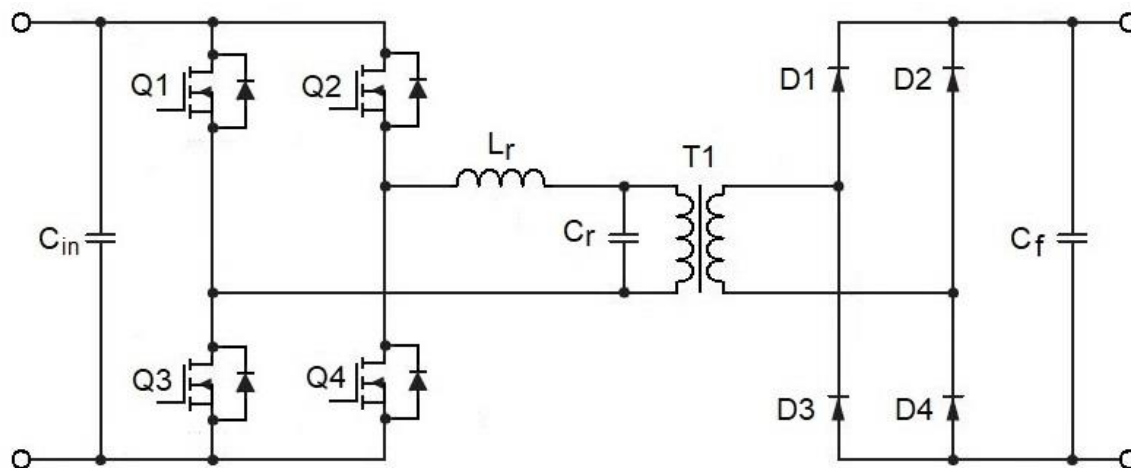
Poloha pracovního bodu na přenosové charakteristice určuje techniku měkkého spínání. Strmost přenosových charakteristik je určena činitelem jakosti rezonančního obvodu Q . Maximální přenos sériového rezonančního obvodu je 1, což patří mezi jeho nevýhody. Další nevýhodou této topologie je při málo zatíženém výstupu velká spínací frekvence, která slouží k udržení požadované hodnoty výstupního napětí. Vypínání spínacích součástek se odehrává v okamžiku téměř maximálního protékajícího proudu. Měnič se sériovým rezonančním obvodem se používá u aplikací, kde se předpokládá malá změna výstupního proudu a napětí. [8]



Obrázek 9: Přenosová charakteristika SRC měniče [9]

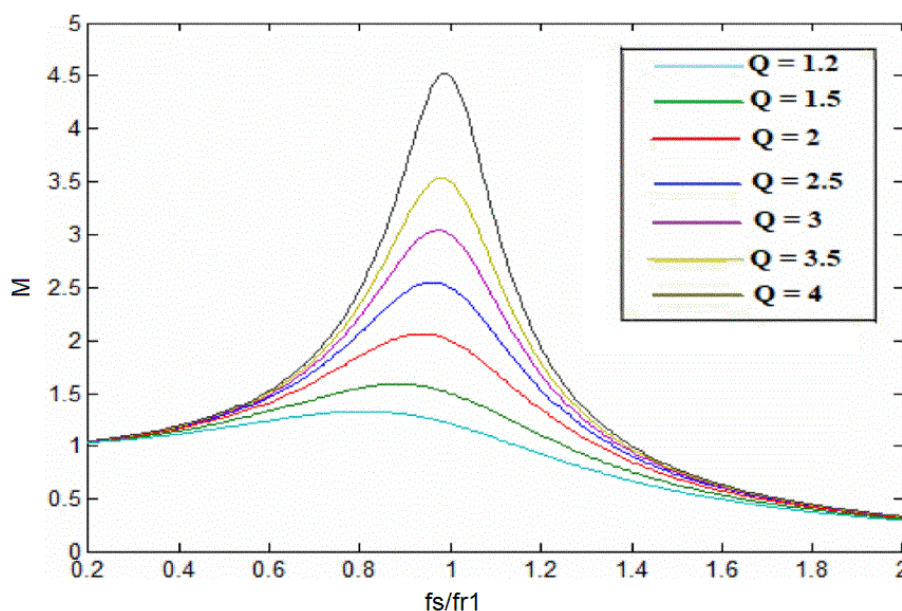
4.2 Paralelní rezonanční měnič

Principiální schéma paralelního rezonančního měniče – PRC je uvedeno na obrázku 10. Rezonanční obvod je zde také tvořen sériovou kombinací rezonančního kondenzátoru C_r a rezonanční indukčnosti L_r , ale zátěž v podobě transformátoru je připojena k rezonančnímu kondenzátoru paralelně. Zapojení rezonančního obvodu opět vytváří frekvenčně závislý napětový dělič s přenosem větším než 1. [8]



Obrázek 10: PRC - Paralelní rezonanční měnič

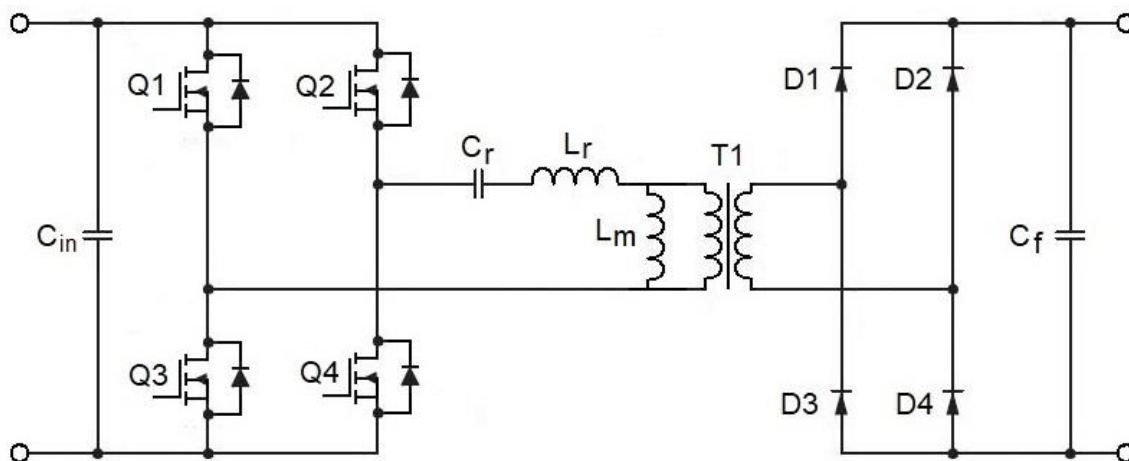
Přechodové charakteristiky PRC zobrazené na obrázku 11 jsou oproti sériovému rezonančnímu obvodu výrazně užší. Díky tomu je omezen problém při malém zatížení výstupu. Nevýhodou tohoto zapojení je vysoká hodnota proudu při vypínání polovodičové součástky. Z toho důvodu není tato topologie vhodná pro výkonový rezonanční měnič. [8]



Obrázek 11: Přenosová charakteristika PRC měniče [9]

4.3 Rezonanční měnič LLC

Obrázek 12 zobrazuje schéma rezonančního měniče – LLC. Jedná se o kombinaci sériového a paralelního rezonančního měniče. Do výsledného rezonančního obvodu, na rozdíl od sériového, řadíme magnetizační indukčnost transformátoru L_m , která je zapojena paralelně k primárnímu vinutí transformátoru. Magnetizační indukčnost bude vytvářet druhou rezonanci. [8]



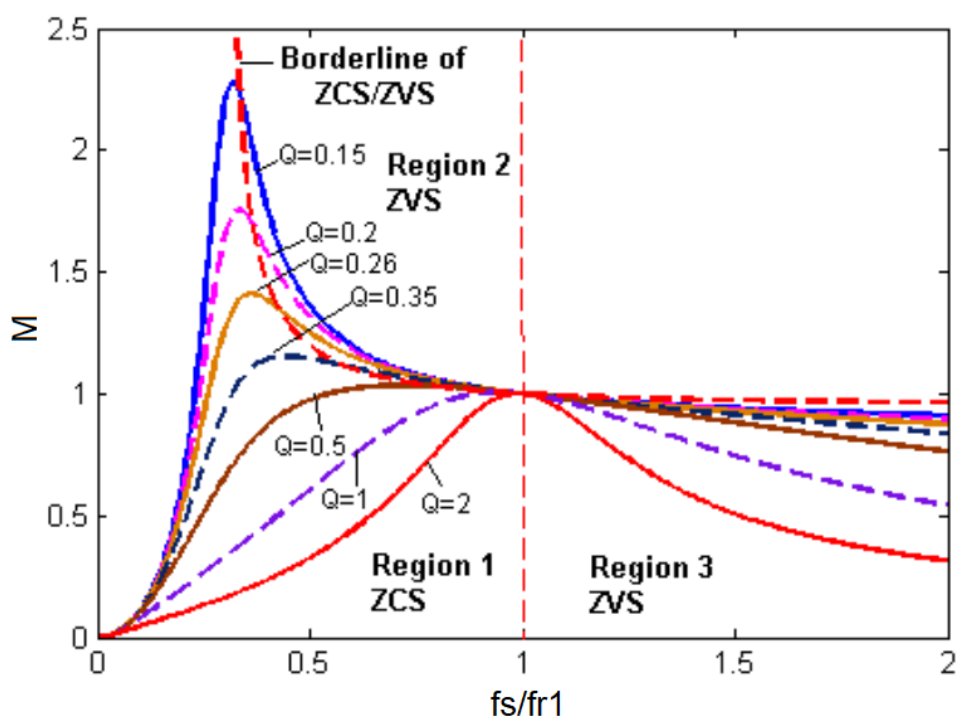
Obrázek 12: LLC rezonanční měnič

První rezonanční frekvence je určena rozptylovou indukčností L_r a rezonančním kondenzátorem C_r . Druhá rezonanční frekvence je dána hodnotou rezonančního kondenzátoru C_r , rozptylovou indukčností L_r a magnetizační indukčností L_m . [8]

$$f_{r1} = \frac{1}{2 \cdot \pi \cdot \sqrt{L_r \cdot C_r}} \quad (4.1)$$

$$f_{r2} = \frac{1}{2 \cdot \pi \cdot \sqrt{(L_r + L_m) \cdot C_r}} \quad (4.2)$$

Přenosová charakteristika uvedená na obrázku 13 je rozdělena na 3 oblasti. V oblasti 3 pracuje měnič podobně jako SRC. Z rovnice (4.1) je patrné, že magnetická indukčnost L_m neovlivňuje rezonanční kmitočet f_{r1} . V oblasti 2 je provoz LLC měniče komplexnější. Klasický SRC měnič by pracoval v ZCS režimu. Naopak LLC měnič využívající magnetizační indukčnost L_m , pracuje stále v ZVS režimu i pro spínací frekvenci menší než rezonanční frekvence f_{r1} . V této oblasti dochází také k navýšení napět'ového přenosu oproti SRC. V oblasti 1 pracuje měnič LLC v režimu ZCS. [8]



Obrázek 13: Přenosová charakteristika LLC měniče [10]

4.4 Výběr topologie

Pro stavbu prototypového měniče byla vybrána topologie se sériově paralelním rezonančním obvodem. Tato topologie je používána společností Škoda Electric a. s. v pomocných pohonech, kde slouží jako galvanické oddělení primárního (trolejového) napětí od sekundárního.

5 Návrh rezonančního obvodu

Návrh rezonančního obvodu byl prvotně zaměřen na transformátor. Mezi sledované parametry transformátoru patří rozptylová indukčnost L_r a magnetizační indukčnost L_m . Pro dosažení vysoké spínací frekvence, která vede ke snížení velikosti transformátoru, je potřeba malá hodnota rozptylové indukčnosti. Do rezonančního obvodu také řadíme magnetizační indukčnost transformátoru L_m . K dosažení nejvyšší účinnosti obvodu je hodnota parametru m nastavena na co nejvyšší možnou hodnotu. [11]

$$m = \frac{L_m + L_r}{L_r} \quad (5.1)$$

Velká hodnota magnetizační indukčnosti L_m má za následek malý magnetizační proud a to vede ke snížení vodivostních ztrát. Na druhou stranu magnetizační proud musí být dostatečně velký, aby dokázal během komutace vybit kapacitu fázového vývodu a zajistit tak ZVS a tím snížení spínacích ztrát. Z toho důvodu bude požadavkem možnost nastavení magnetizační indukčnosti pomocí vzduchové mezery. [11]

S ohledem na předpokládaný výkon měniče a hodnotu spínací frekvence v oblasti 500 kHz byly po konzultaci s výrobcem určeny přibližné hodnoty rozptylové a magnetizační indukčnosti pro prvotní návrh a simulaci.

Tabulka 2: Výchozí hodnoty transformátoru

Parametr	Hodnota
L_r	$\leq 1 \mu\text{H}$
L_m	$\sim 100 \mu\text{H}$
m	201

Výpočet kapacity rezonančního kondenzátoru:

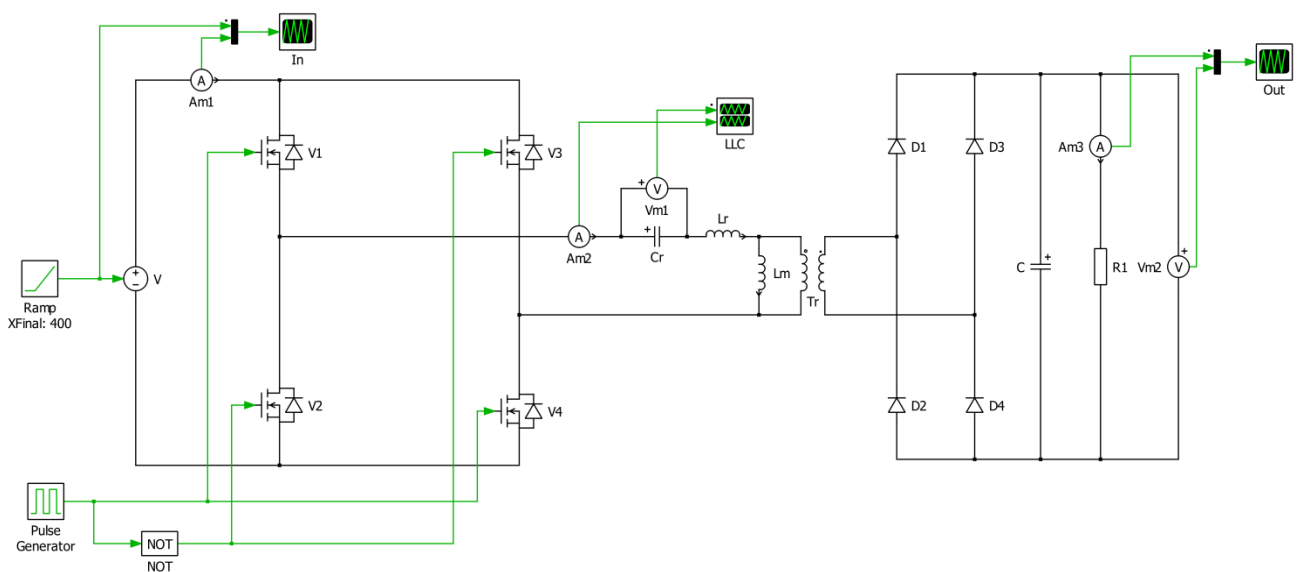
$$f_{r1} = \frac{1}{2 \cdot \pi \cdot \sqrt{L_r \cdot C_r}} \rightarrow C_r = \frac{1}{(2 \cdot \pi \cdot f_{r1})^2 L_r} \quad (5.2)$$

$$C_r = \frac{1}{(2 \cdot \pi \cdot 500 \cdot 10^3)^2 \cdot 1 \cdot 10^{-6}} = 101,32 \text{ nF} \quad (5.3)$$

Určení finálních hodnot rezonančního obvodu bude provedeno postupným nastavením parametrů simulace za dosažením požadovaného průběhu rezonančního děje.

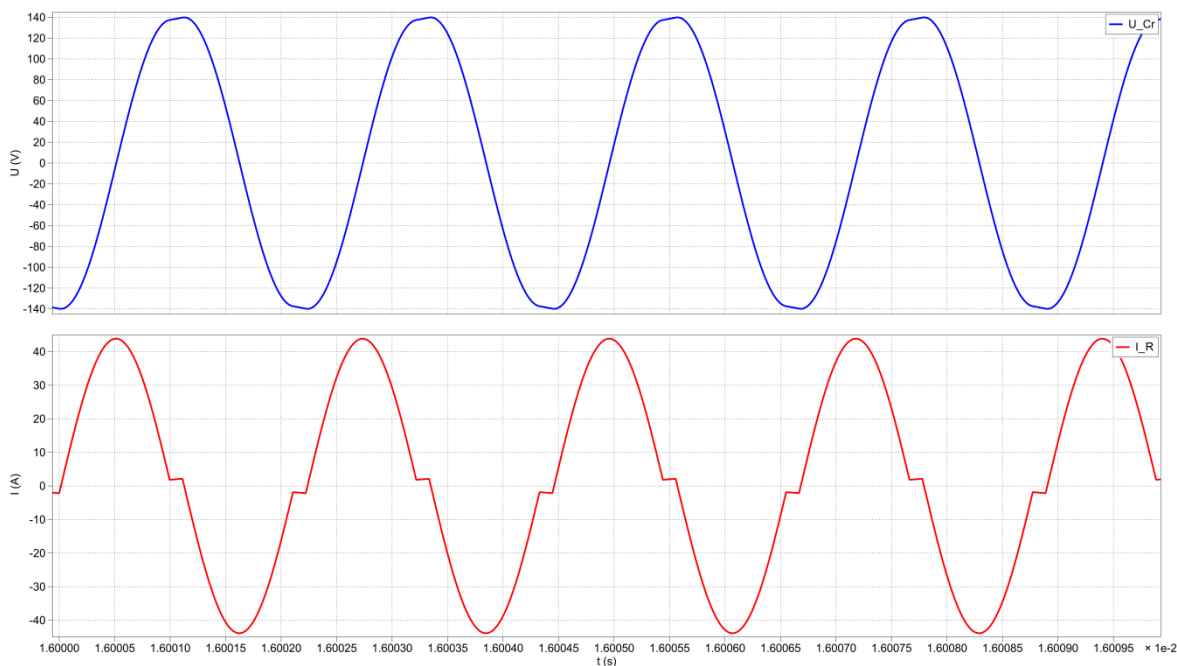
6 Simulace výkonového obvodu

Simulace výkonového obvodu byla provedena v programu Matlab/Simulink, konkrétně v softwarovém programu Plecs, který je speciálně navržen pro výkonovou elektroniku. Obrázek 14 zobrazuje principiální schéma izolujícího měniče. Pro zjednodušení simulace nebyly zahrnuty parazitní vlivy. Cílem simulace je ověřit činnost LLC měniče a získat potřebné parametry pro následné dimenzování jednotlivých komponentů. Prototypový měnič bude fungovat jako galvanický oddělovač v jediném pracovním bodě, a proto zde není použita složitá regulační struktura.



Obrázek 14: Schéma simulčního modelu LLC měniče

Jedním z výstupů simulace je průběh napětí na rezonančním kondenzátoru, který má téměř sinusový charakter. Hodnota napětí je důležitá vzhledem k jeho napět'ové odolnosti. Průběh proudu je další parametr potřebný k dimenzování kondenzátoru. Z průběhu je patrná malá hodnota vypínacího proudu, která odpovídá proudu magnetizační indukčnosti I_{Lm} .



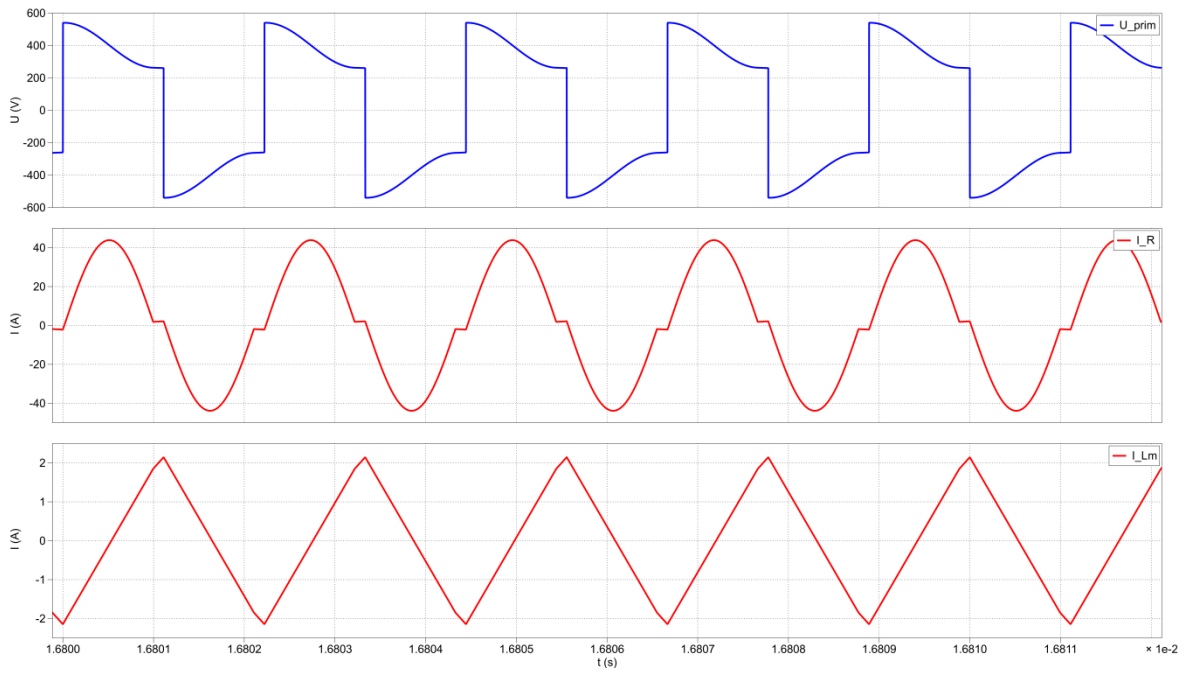
Obrázek 15: Průběh napětí (modrá) a proudu (červená) na rezonančním kondenzátoru

Tabulka 3 uvádí hodnoty pro výběr kondenzátoru.

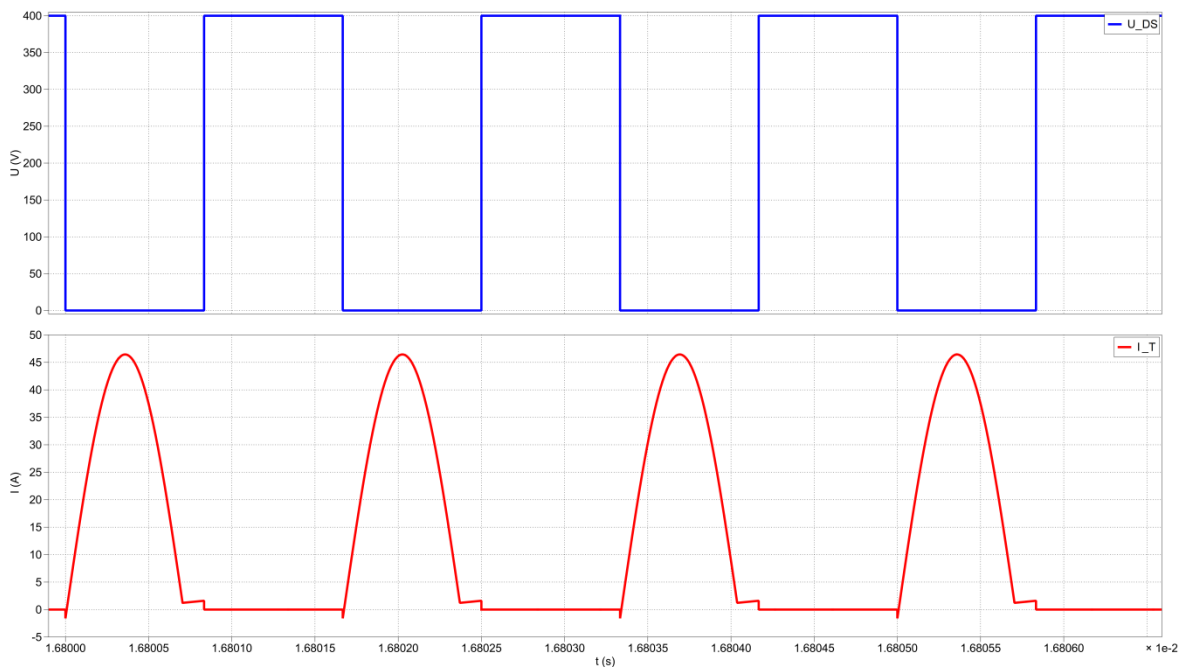
Tabulka 3: Výchozí hodnoty pro dimenzování kondenzátoru

Parametr	Hodnota
$U_{C(RMS)}$	103 V
$U_{C(PEAK)}$	140 V
$I_{R(RMS)}$	29,3 A

Druhým prvkem rezonančního obvodu je vysokofrekvenční transformátor. Obrázek 17 zobrazuje průběh primárního napětí na rezonančním transformátoru. Dále zobrazuje proudy procházející rozptylovou indukčností I_{Lr} a magnetizační indukčností I_{Lm} . Hodnoty ze simulace byly použity pro specifikaci transformátoru (Tabulka 6).



Obrázek 16: Průběh primárního napětí (nahore), proudu rozptylovou indukčností (uprostřed) a magnetizační proud (dole)



Obrázek 17: Průběh napětí a proudu na vypínatelné součástce

Pro základní dimenzování výkonových tranzistorů byly použity napěťové a proudové průběhy ze simulace (Obrázek 17).

Tabulka 4: Výchozí hodnoty pro dimenzování spínacích součástek

Parametr	Hodnota
$I_{T(RMS)}$	20,58 A
$I_{T(MEAN)}$	12,6 A
$I_{T(PEAK)}$	44 A
U_{DS}	400 V

6.1 Zhodnocení

V této kapitole bylo pomocí simulace provedeno ověření chování rezonančního měniče. V prvotní fázi návrhu bylo uvažováno použít diodový usměrňovač z diod typu SiC. Vzhledem k hodnotě spínací frekvence bylo po konzultaci nad výslednou podobou prototypového měniče rozhodnuto použít tranzistory typu GaN v celé topologii měniče. Parametry uvedené v následující tabulce byly získány postupným nastavením parametrů simulace za dosažením požadovaných vlastností měniče s ohledem na jejich realizovatelnost.

Tabulka 5: Výsledky simulace

Parametr	Hodnota	Popis
C_r	100 nF	Rezonanční kondenzátor
L_r	< 1 μ H	Rozptylová indukčnost transformátoru
L_m	100 μ H	Magnetizační indukčnost transformátoru
f_s	~ 450 kHz	Spínací frekvence

7 Specifikace rezonančního obvodu

7.1 Rezonanční transformátor

Jedná se o výkonový, vysokofrekvenční transformátor s jedním primárním a jedním sekundárním vinutím zajišťující galvanické oddělení. Transformátor je napájený můstkovým GaN střídačem. Pro výrobu rezonančního transformátoru byla vybrána firma SKYBERTECH s.r.o.. Obrázek 18 zobrazuje frekvenční spektrum proudu protékajícího primárním vinutím transformátoru, které bylo s tabulkou 6 zasláno jako podklad pro výrobu transformátoru. Pro dosažení vysoké rezonanční frekvence byla upravena hodnota rozptylové indukčnosti.



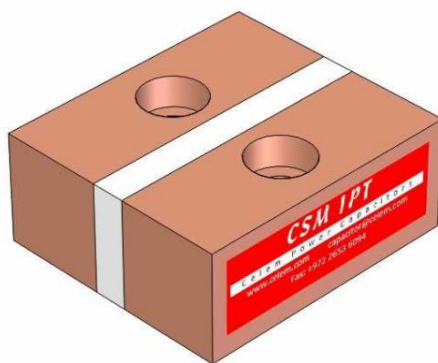
Obrázek 18: Frekvenční spektrum primárního proudu

Tabulka 6: Specifikace transformátoru

Projekt:	Diplomová práce
Aplikace:	Galvanicky izolující GaN měnič 10 kW
Pracovní frekvence:	500 kHz
Rozptylové indukčnosti:	$L_{rp} + L_{rs}' \leq 0,5 \mu\text{H}$
Hlavní indukčnost:	100 μH
Jmenovitý výkon:	12 kVA
Jmenovité primární napětí:	Přibližně obdélníkové, jmenovitá hodnota 400V
Jmenovitý proud primárního vinutí:	30 Arms

7.2 Rezonanční kondenzátor

Dalším krokem byl výběr rezonančního kondenzátoru. Na základě hodnot ze simulace byl vybrán kondenzátor CSM IPT od firmy CELEM, který je svými parametry pro naši aplikaci napěťově a proudově dostatečně vyhovující.



Obrázek 19: Kondenzátor CSM IPT [12]

Tabulka 7: Specifikace rezonančního kondenzátoru [12]

Parametr	Hodnota
Kapacita ($\pm 10\%$):	0.09 μF
Sinusové napětí:	800 Vrms
Špičkové napětí:	1131 Vpeak
Maximální proud:	150 Arms
Maximální výkon:	85 kVar
Frekvenční rozsah plného výkonu:	235 – 468 kHz
Frekvenční rozsah polovičního výkonu:	117 – 937 kHz

8 Dimenzování výkonových komponent

8.1 Dimenzování výkonových polovodičových součástek

V této kapitole bude popsáno dimenzování výkonových polovodičových součástek. Jedním z hlavních požadavků izolujícího měniče bylo použití technologie GaN. Mezi vytípané výrobce GaN tranzistorů patřily firmy GaN System a Infineon. Druhá zmiňovaná firma patří mezi dlouholeté dodavatele polovodičů společnosti Škoda Electric, a proto byly v souvislosti diplomové práce poskytnuty vzorky tranzistoru CoolGaN IGO60R070D1. Tabulka 8 uvádí jeho základní parametry.



Obrázek 20: IGO60R070D1 [13]

Tabulka 8: IGO60R070D1 [13]

Parametr	Hodnota	Popis
$V_{DS,max}$	600 V	Drain source voltage, continuous
$V_{DS,bd}$	800 V	D-S destructive breakdown voltage
$I_{DS}, T_C = 25^\circ\text{C}; T_j = T_{j,max}$	31 A	Continuous current, drain source
$I_{DS}, T_C = 100^\circ\text{C}; T_j = T_{j,max}$	20 A	Continuous current, drain source
$I_{DS}, T_C = 125^\circ\text{C}; T_j = T_{j,max}$	14 A	Continuous current, drain source
$T_{j,max}$	150°C	Operating temperature
R_{thJC}	1°C/W	Thermal resistance, junction-case
$R_{DS(on)}$	0.070 Ω	Drain-Source on-state resistance
t_r	9 ns	Rise time
t_f	13 ns	Fall time
Q_G	5.8 nC	Gate charge
Q_{rr}	0 nC	Reverse recovery charge
t_{rr}	0 ns	Reverse recovery time
I_{rrm}	0 A	Peak reverse recovery current

8.1.1 Ztráty

Průchod proudu polovodičovou součástkou vytváří výkonové ztráty, které se projevují jako ztrátový výkon. Ztrátový výkon je určen součinem proudu protékajícím součástkou a napětím na součástce v určitém časovém okamžiku. Tento výkon se přeměňuje na teplo a způsobuje negativní zahřívání polovodičové struktury. [14]

Ztráty na součástkách dělíme na ztráty:

- vodivostní
- spínací
- hradlovým proudem

Cílem použití rezonančního měniče je eliminace spínacích ztrát. Při zohlednění proudových parametrů získaných ze simulace s proudovými parametry tranzistoru IGO60R070D1 bylo zvoleno paralelní řazení dvou spínacích součástek. Tyto tranzistory jsou vhodné k paralelnímu řazení z důvodu kladného teplotního koeficientu, to znamená, že více zatížený tranzistor sám omezuje proud. Díky této skutečnosti dochází k rozložení celkového proudu, což má za následek snížení ztrát na jednotlivých spínacích součástkách, a v této souvislosti také ke snížení velikosti chladiče. Výpočet ztrát byl zaměřen na jednofázový střídač. Při výpočtu byla použita určitá zjednodušení, která nemají zásadní vliv ke stanovení odpovídajících ztrát. [14]

8.1.2 Výpočet ztrát

Při zmiňovaném paralelním řazení dvou vypínatelných součástek byly veškeré proudové hodnoty vyděleny dvěma. Výpočet vodivostních ztrát lze vyjádřit vztahem:

$$P_{cond} = I_{T(RMS)}^2 \cdot k_t \cdot R_{DS(on)} \quad (8.1)$$

$$P_{cond} = 10,29^2 \cdot 1,4 \cdot 0,055 = 8,15 \text{ W} \quad (8.2)$$

kde $I_{T(RMS)}$ vyjadřuje efektivní hodnotu proudu protékající spínačem, k_t je teplotní koeficient odporu kanálu a $R_{DS(on)}$ je odpor kanálu při 25 °C.

Výpočet spínacích ztrát je ve většině případů počítán pomocí energií potřebných pro zapnutí a vypnutí tranzistoru. Tyto parametry u použitého tranzistoru uvedeny v datasheetu nejsou, a proto je zde vycházeno z článků [15] [16]. Tyto články uvádí, že typické rovnice pro výpočet spínacích ztrát jsou nepřesné kvůli velkým strmým di/dt , a ke stanovení spínacích ztrát je doporučeno použít hodnoty získané z experimentálního měření.

$$P_{sw} = E_{tot} \cdot f_s \rightarrow P_{sw} = 8 \cdot 10^{-6} \cdot 450 \cdot 10^3 = 3,6 \text{ W} \quad (8.3)$$

Výpočet hradlových ztrát lze vyjádřit vztahem:

$$P_{gate} = V_F \cdot Q_g \cdot f_s + I_{SS} \cdot V_F \cdot Duty \ cycle \quad (8.4)$$

kde V_F je prahové napětí diody (viz. 9.1.1), Q_g je náboj hradla a I_{SS} je stálý budicí proud. Poměr sepnutí je určen spínací frekvencí f_s a dobou mrtvého času t_d 100 ns. Stálý budicí proud lze určit vztahem:

$$I_{SS} = \frac{V_{DDO} - V_F}{R_{SS}} \rightarrow I_{SS} = \frac{9 - 3,5}{470} = 11,7 \text{ mA} \quad (8.5)$$

kde V_{DDO} je napájecí napětí driveru a R_{SS} je externí hradlový odpor.

$$P_{gate} = 3,5 \cdot 5,8 \cdot 10^{-9} \cdot 450 \cdot 10^3 + 11,7 \cdot 10^{-3} \cdot 3,5 \cdot 0,455 = 0,028 \text{ W} \quad (8.6)$$

8.1.3 Celkové ztráty

Celkové ztráty jednoho spínacího prvku jsou dány vztahem:

$$P_{tot} = P_{cond} + P_{sw} + P_{gate} \quad (8.7)$$

Pro ověření celkových ztrát byl použit program Simetrix. V tomto simulačním prostředí nabízí firma Infineon model tranzistoru IGO60R070D1. Porovnání ztrát jedné spínací součástky je uvedeno v následující tabulce. Celkové ztráty můstkového střídače odpovídají čtyřnásobku hodnoty P_{tot} . Vypočtené a simulované ztráty se nejvíce liší ve vodivostních ztrátách. Rozdíl je pravděpodobně v tom, že v simulaci není uvažován teplotní koeficient k_t .

Tabulka 9: Porovnání ztrát

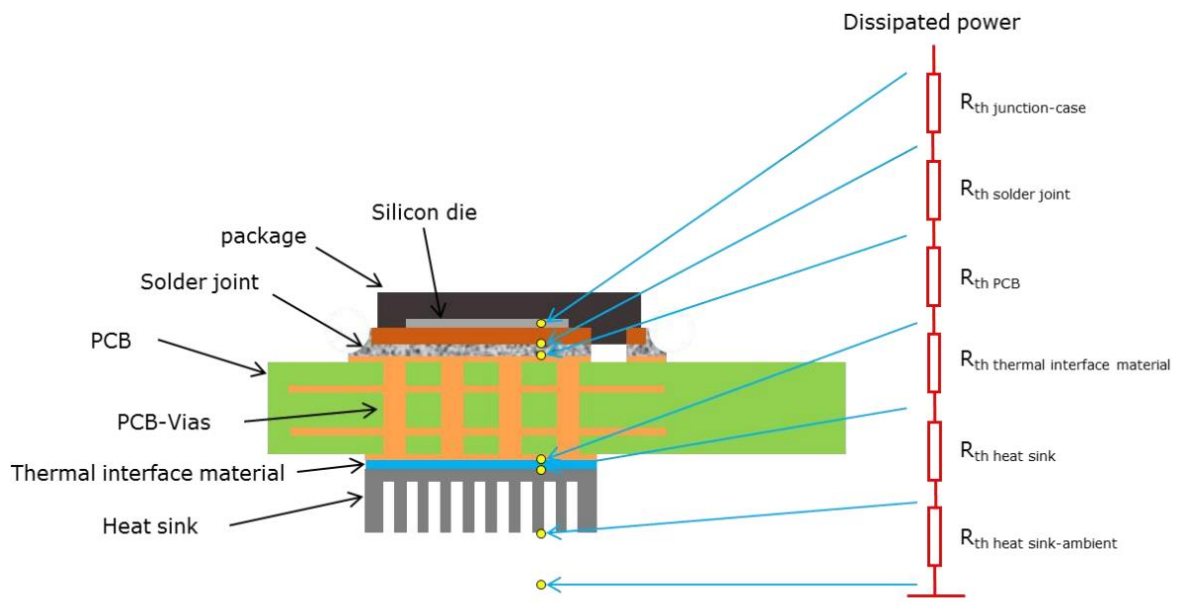
	Vypočet	Simulace
P_{cond}	8,15 W	6,69 W
P_{sw}	3,6 W	3,4 W
P_{gate}	0,028W	
P_{tot}	11,78 W	10,92 W

8.2 Tepelné dimenzování

Obrázek 21 zobrazuje celkovou tepelnou cestu ztrátového výkonu polovodičové součástky, která je charakterizována tepelným odporem R_{thja} . Rovnice pro výpočet celkového tepelného odporu [17]:

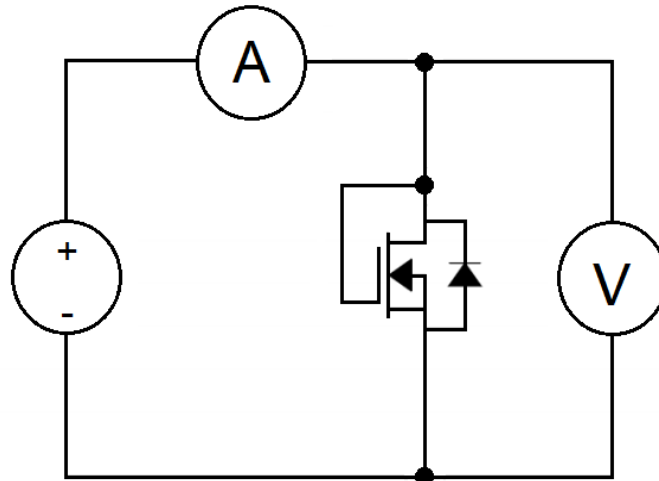
$$R_{thja} = R_{thjc} + R_{thsj} + R_{thPCB} + R_{thTIM} + R_{thheatsink} + R_{thhsa} \quad (8.8)$$

- R_{thja} → tepelný odpor čip – prostředí (K/W)
- R_{thjc} → tepelný odpor čip – pouzdro (K/W)
- R_{thsj} → tepelný odpor pájeného spoje (K/W)
- R_{thPCB} → tepelný odpor PCB (K/W)
- R_{thTIM} → tepelný odpor teplovodivé izolační podložky (K/W)
- $R_{thheatsink}$ → tepelný odpor chladiče (K/W)
- R_{thhsa} → tepelný odpor přechodu chladič – prostředí (K/W)



Obrázek 21: Tepelný model pouzdra připájeného k PCB [17]

Stanovení hodnoty tepelného odporu algebraickým způsobem vede na velkou časovou náročnost a možné zanesení chyby. Tepelný odpor přechodu PCB je závislý na velikosti a počtu prokovení vrstev umístěných pod pouzdrem tranzistoru. Tato skutečnost není v této části návrhu zatím známa, a proto byla ke stanovení tepelného odporu R_{thja} zvolena metoda zobrazená uvedena na následujícím obrázku. [17]



Obrázek 22: Schéma měření pro stanovení R_{thja}

Zjednodušený vztah mezi ztrátovým výkonem a nárůstem teploty odpovídá:

$$R_{thja} = \frac{\text{temperature rise}}{\text{power dissipated}} = \frac{\Delta T}{P_{tot}} \left(\frac{K}{W} \right) \quad (8.9)$$

Při měření je na hradlo tranzistoru připojeno kladné napětí, které zajistí otevření tranzistoru. Ztrátový výkon se následně vypočte na základě hodnot napětí a proudu. Změna teploty je dána rozdílem teploty snímané na chladiči v blízkosti tranzistoru a teploty přímo na pouzdře tranzistoru. Stanovení odpovídajícího tepelného odporu pro následné dimenzování chladiče bude provedeno až na osazených deskách. [17]

8.3 Dimenzování stejnosměrného obvodu

Zvolená topologie obsahuje vstupní a výstupní stejnoměrný meziobvod v podobě kondenzátorové banky. Při rozběhu měniče, kdy je na kondenzátoru nulové napětí, vznikají proudové špičky. Nabíjecí proud je často omezován přednabíjecím rezistorem. Tento měnič bude sloužit pouze pro laboratorní účely, kdy je předpokládán plynulý nájezd, a proto nebude přednabíjecí rezistor použit.

Za předpokladu ideálního napájecího zdroje s nekonečně velkou kapacitou můžeme uvažovat pro výpočet výsledné rezonanční kapacity C_{rv} následující vztah:

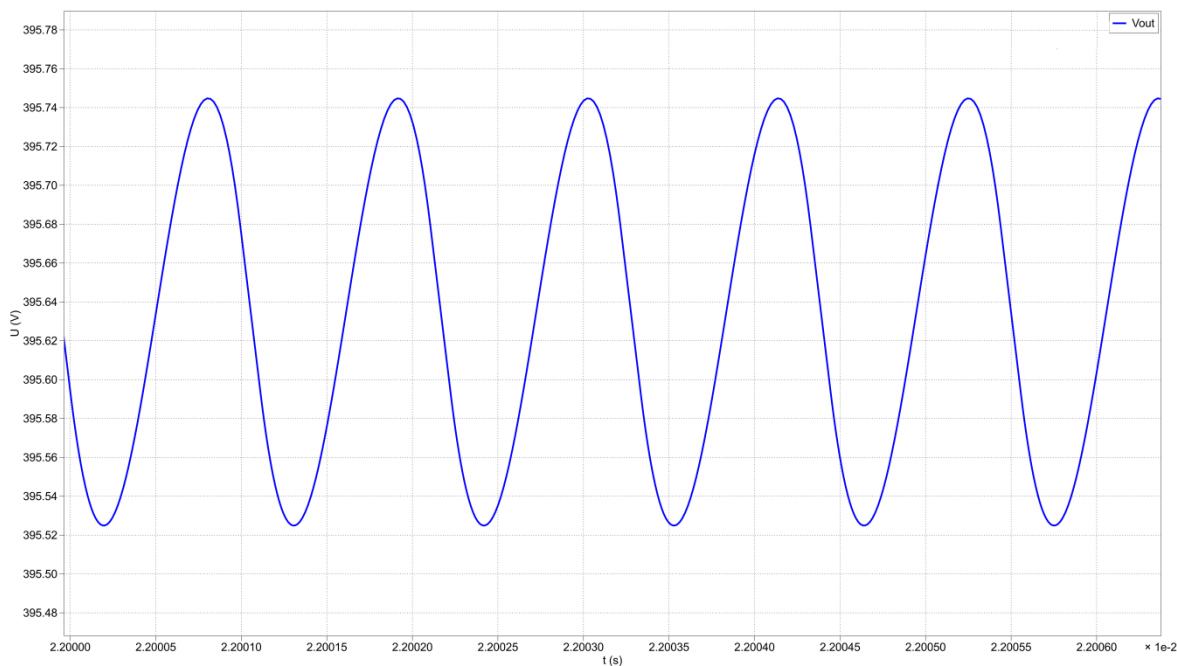
$$C_{rv} = \frac{C_r \cdot C_f}{C_r + C_f} \quad (8.10)$$

Z předcházejícího vzorce je patrné, že výslednou rezonanční frekvenci částečně ovlivňuje i filtrační kondenzátor C_f . Pokud bude ideální zdroj nahrazen reálným s poměrně malým vstupním kondenzátorem C_{in} , je nutné uvažovat vztah:

$$C_{rv} = \frac{C_{in} \cdot C_r \cdot C_f}{C_{in} \cdot C_r + C_r \cdot C_f + C_{in} \cdot C_f} \quad (8.11)$$

Je tedy zřejmé, že kapacita napájecího zdroje a filtračního kondenzátoru musí mít dostatečnou kapacitu, aby nedocházelo k ovlivnění rezonanční frekvence. [7]

Pro sestavení kondenzátorové baterie byl vybrán kondenzátor B32774D4505K000. Jedná se o polypropylenový kondenzátor o kapacitě 5 μF , jmenovitém napětí 450 V a efektivní hodnotě proudu 5 A. K docílení celkové kapacity a proudového dimenzování bylo zvoleno paralelní řazení 6 kondenzátorů. Kondenzátorová baterie byla doplněna o 4 keramické kondenzátory CeraLink o kapacitě 1 μF a jmenovitém napětí 500 V. Tyto kondenzátory jsou určeny pro měniče s vysokou spínací frekvencí. Celková velikost vstupní kondenzátorové baterie je tedy 34 μF , velikost filtračního kondenzátoru je totožná.



Obrázek 23: Zvlnění výstupního napětí

Pro ověření stejnosměrného obvodu byla zvolena simulace v programu Plecs. V simulačním modelu byl nahrazen ideální zdroj napětí za proudový zdroj o hodnotě 24,8 A. Cílem simulace bylo potvrdit dostatečné proudové dimenzování jednotlivých kondenzátorů a také, že nedochází k ovlivnění rezonančního děje vlivem velikosti její kapacity. Rezonanční frekvence bude v reálném zapojení ovlivněna ještě parazitními kapacitami jednotlivých tranzistorů, které byly v simulaci zanedbány. Obrázek 23 zobrazuje průběh zvlnění výstupního napětí.

Ověření pomocí rovnice (8.11):

$$C_{rv} = \frac{((6 \cdot 5) \cdot 0,09 \cdot (6 \cdot 5)) \cdot 10^{-6}}{(30 \cdot 0,09) \cdot 10^{-6} + (0,09 \cdot 30) \cdot 10^{-6} + (30 \cdot 30) \cdot 10^{-6}} = 0,089 \mu F \quad (8.12)$$

Je patrné, že navržená kondenzátorová baterie nebude ovlivňovat rezonanční frekvenci a zvlnění výstupního napětí je v přijatelných mezích.

9 Budiče


Pro správné spínání a vypínání výkonových polovodičových prvků výkonového měniče je zapotřebí spínacích či budících obvodů, nejčastěji se setkáváme s anglickým označením driveru. Driveru galvanicky oddělují výkonovou část od řídicích obvodů, které vytvářejí algoritmus spínání pro polovodičové prvky. Mohou plnit další funkce, např. detekce poruch a jejich indikace řídicímu systému, přizpůsobení signálů různým senzorům, generování pomocných napětí a podobně. [18]

9.1 Driver

Výběr driveru byl ovlivněn především použitím GaN tranzistorů od firmy Infineon, vysokou pracovní frekvencí a napětíovou odolností galvanického oddělení. S ohledem na tyto parametry byl vybrán driver 1EDF5673F rovněž od firmy Infineon.

Tabulka 10: Seznam pinů 1EDF5673F [18]

Pin	Symbol	Popis pinu
1	PWM	Input signal (default state Low) Controls switching sequence at OUTG and OUTS
2	N. C.	Do not Conner
3	VDDI	Input suply voltage (+3,3V)
4	GNDI	Input GND
5	DISABLE	Input signal (default state Low) Logic High is equivalent to a low state at PWM input
6	TNEG	Resistor programmable input to control the duration t_1 of negative „off“ level
7	N.C.	Do not connect
8	SLDO	Connected to GNDI: Internal shunt regulator activated
9	GNDG	Ground for OUTG
10	OUTG	Output connected to GaN gate
11	VDDG	Possitive supply voltage for gate connected output stage
12	N.C.	Do not connect
13	N.C.	Do not connect
14	GNDS	Ground for OUTS (has to be connected with GNDG)
15	OUTS	Output connected to GaN source
16	VDDS	Possitive supply voltage for source connected output stage (has to be connected with VDDG)

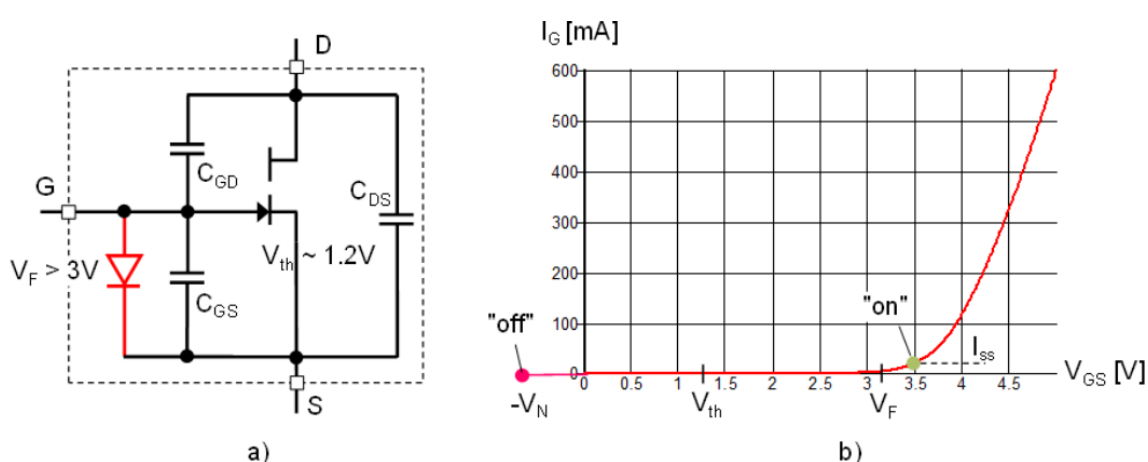


DSO-16

PWM	1		16	VDDS
N.C.	2		15	OUTS
VDDI	3	narrow-body (150 mil)	14	GNDS
GNDI	4	1EDF5673F	13	N.C.
DISABLE	5	wide-body (300 mil)	12	N.C.
TNEG	6	1EDS5663H	11	VDDG
N.C.	7		10	OUTG
SLDO	8		9	GNDG

9.1.1 Popis systému

Hradlo GaN tranzistoru není izolováno od kanálu a chová se jako dioda s propustným napětím V_F o hodnotě 3 až 4 V. Obrázek 24 uvádí náhradní obvod a typickou vstupní hradlovou charakteristiku. V zapnutém stavu je pro dosažení stabilních provozních podmínek vyžadován trvalý hradlový proud. Při vypnutém stavu je prahové napětí V_{th} poměrně nízké ($\approx +1$ V). Z tohoto důvodu se v určitých aplikacích používá záporné hradlové napětí v rozsahu několika voltů, které bezpečně udržuje tranzistor ve stabilním vypnutém stavu. [18]

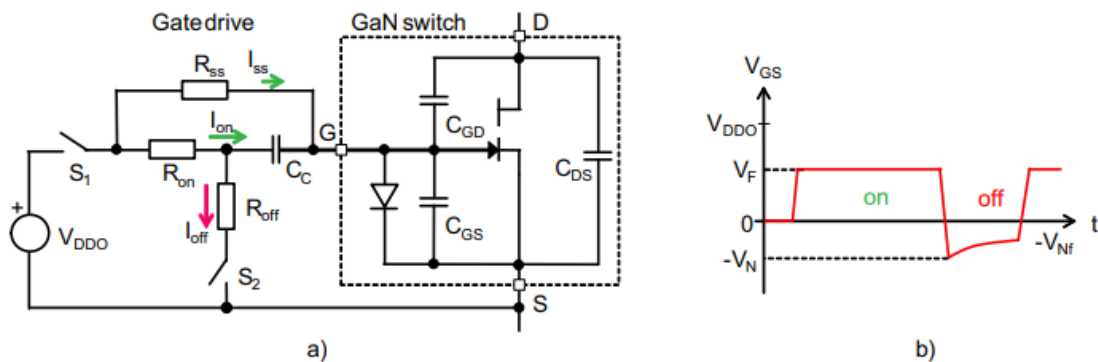


Obrázek 24: Náhradní obvod (a) a vstupní hradlová charakteristika (b) [18]

Vzhledem k potřebě stálého proudu nemůže být GaN tranzistor řízen jako konvenční MOSFET. Hodnota proudu I_{SS} je v řádech mA, nicméně rychle se měnící přechodové jevy vyžadují nabíjecí proudy hradla I_{ON} a I_{OFF} v rozsahu 1 A. Abychom se vyhnuli driveru s bipolárním napájecím napětím, je použito řešení, které zobrazuje Obrázek 25. Toto řešení obsahuje standardní hradlový obvod s RC článkem. „Silnoproudé části“ obvodu jsou tvořeny rezistory R_{ON} a R_{OFF} , které jsou připojeny k řídicí elektrodě tranzistoru prostřednictvím vazební kapacity C_C . Paralelně k silnoproudé cestě je připojen rezistor R_{SS} o větší hodnotě, který tvoří přímé hradlové spojení pro nepřetržité dodávání proudu I_{SS} v sepnutém stavu. Vazební kapacita C_C slouží ke generování záporného hradlového napětí. V sepnutém stavu je vazební kapacita nabita na rozdíl napájecího zdroje V_{DDO} a napětí diody V_F . Ve vypnutém stavu je náboj rozdělen mezi kapacity C_C a C_{GS} , tím je způsobeno počáteční záporné napětí V_{GS} o hodnotě:

$$-V_N = \frac{C_C \cdot (V_{DDO} - V_F) - Q_G}{C_C + C_{GS}} \quad (9.1)$$

kde Q_G označuje náboj hradla. Úroveň V_N je ovlivněna volbou napájecího napětí V_{DDO} a vazební kapacitou C_C . Při vypnutém stavu se záporná hodnota V_{GS} snižuje, protože vazební kapacita C_C se vybíjí přes rezistor R_{SS} . [18]

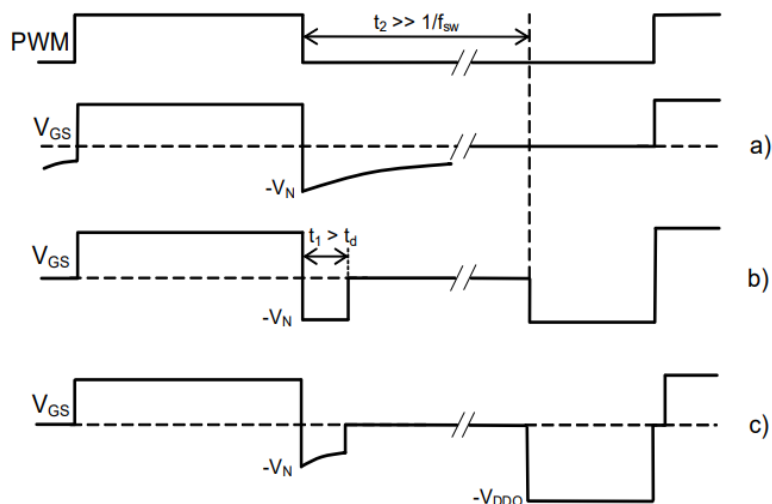


Obrázek 25: Náhradní obvod GaN tranzistoru s RC hradlovým obvodem (a) a průběh napětí V_{GS} (b) [18]

Při běžném provozu je vždy jeden ze spínačů S_1 a S_2 zapnut a před zapnutím druhého musí být vypnut, to vede ke vzniku záporného hradlového napětí. Stav, kdy jsou oba spínače rozepnuty (mrtvý čas), trvá obvykle velmi krátce a nedochází k výraznému zvýšení hodnoty napětí V_{GS} . Pokud je však doba trvání mrtvého času delší, např. při spouštění systému, dochází k vybíjení obou vazebních kapacit. Z toho vyplývá, že pro první spínací impuls po takto prodlouženém mrtvém čase není k dispozici žádné záporné napětí. To by mohlo vést k přetěžování tranzistoru nebo dokonce k nestabilitám kvůli falešnému přechodu do zapnutého stavu. [18]

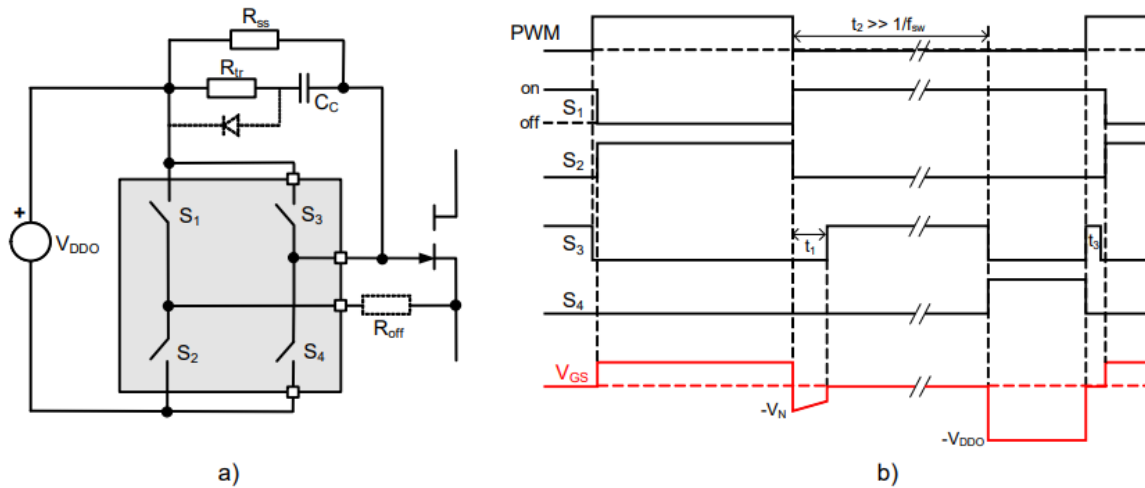
K řešení výše popsaného problému by byl zapotřebí průběh V_{GS} , který zobrazuje Obrázek 26 b) a nikoli tvar a), který je výsledkem jednoduchého RC obvodu. Záporné napětí V_{GS} je sice potřebné pro bezpečný vypnutý stav, nicméně jeho hodnota by měla být co nejnižší. Vzhledem k absenci fyzické diody, jakékoliv záporné napětí V_{GS} zvyšuje pokles napětí tranzistoru GaN v záporné polaritě, což vede ke zvětšujícím se ztrátám vedení během mrtvého času. Obrázek 26 b) znázorňuje tedy idealizovaný průběh V_{GS} , kde dochází k přepnutí na minimální požadovanou hodnotu V_N po konstantní dobu t_1 , která je delší než mrtvý čas t_d . Úroveň napětí V_{GS} se vrátí zpět na nulu k zajištění

identických podmínek pro další zapnutí a minimalizování ztrát. Pokud vypnutý stav trvá po dobu t_2 , která je delší než normální spínací perioda $1/f_{sw}$, tak by průběh V_{GS} měl být opět přepnut na hodnotu $-V_N$, aby se předešlo popsanému problému při prvním pulzu. [18]



Obrázek 26: Průběhy napětí V_{GS} s RC obvodem (a), ideální (b), výsledný (c) [18]

Modifikací vstupního obvodu hradla je dosažen průběh napětí za c). Po delší době trvání mrtvého času neodpovídá úroveň napětí V_{GS} hodnotě $-V_N$, ale zápornější hodnotě napětí V_{DD0} . Situace prvního pulzu se stávají velmi zřídka ve srovnání s běžnými spínacími cykly, a proto vyšší záporná úroveň napětí má zanedbatelný vliv na spínací ztráty. Obrázek 27 a) zobrazuje koncept diferenciálního driveru, který zajistí požadovaný průběh napětí V_{GS} pomocí jednoho napájecího napětí a čtyř spínačů. [18]



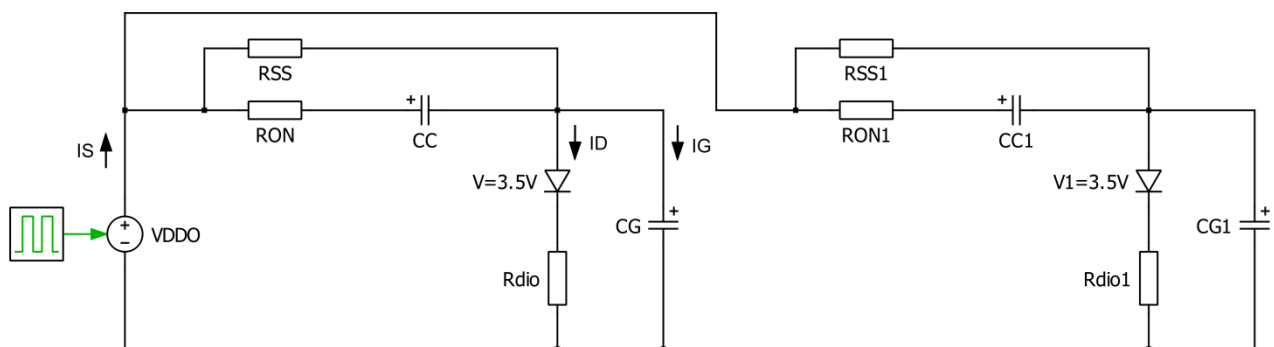
Obrázek 27: Schéma GaN driveru (a) řídicí signály (b) [18]

Vazební kapacita C_C je před dalším sepnutím plně nabitá na hodnotu V_{DDO} a nedochází tedy k průchodu proudu kapacitní cestou. Při standardním režimu spínání, kdy je rozepnutý S_1 a sepnutý S_2 , by byl přechodový proud omezen na malý proud. K dosažení rychlejšího zapnutí se před přechodem do sepnutého stavu vybije kapacita C_{GS} krátkým zapnutím S_3 po dobu t_3 (cca 20 ns). Následuje skutečný přechod do sepnutého stavu pomocí S_1 a S_2 . Ze schématu je patrné, že za nastavení maximálního nabíjecího a vybíjecího proudu je zodpovědný rezistor R_{TR} . Doplňkový rezistor R_{OFF} a paralelně zapojená dioda s rezistorem R_{TR} slouží k realizaci optimálních impedancí pro přechody mezi zapnutým a vypnutým stavem. [18]

$$I_{SS} = \frac{V_{DDO} - V_F}{R_{SS}}, I_{ON,MAX} = \frac{V_{DDO}}{R_{TR} + R_{OFF}}, I_{OFF,MAX} = \frac{V_{th} + V_N}{R_{OFF}} \quad (9.2)$$

9.2 Simulace budícího obvodu

Cílem simulace je ověřit chování budícího obvodu při spínání dvou GaN tranzistorů. Pro simulaci je uvažován zjednodušený obvod zobrazený na Obrázek 28. Tranzistor IGO60R070D1 je nahrazen kapacitou C_G o hodnotě 2 nF, paralelně zapojenou diodou s propustným napětím 3,5 V a sériovým rezistorem R_{dio} 3 Ω . Napěťový zdroj, spínající mezi 0 a 10 V je připojen prostřednictvím vazební kapacity C_C 3 nF a rezistoru R_{ON} 10 Ω . Paralelní stejnosměrná cesta je tvořena rezistorem R_{SS} 470 Ω . Připojený paralelní RC obvod s náhradním obvodem druhého tranzistoru nabývá stejných hodnot.



Obrázek 28: Simulace obvodu s paralelním řazením tranzistorů

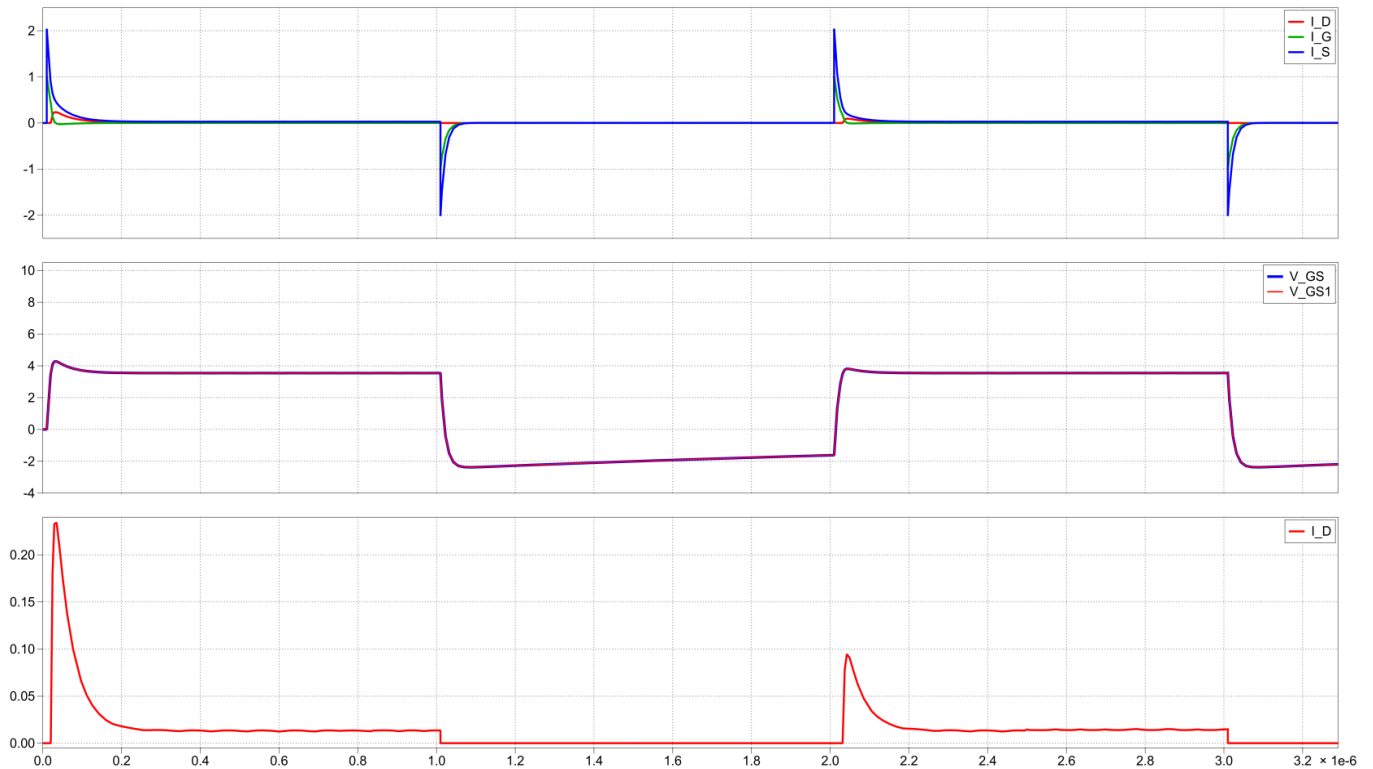
Před prvním zapnutím jsou obě kapacity C_G a C_C vybité. Při sepnutí zdroje na hodnotu 10 V, dokud napětí V_G nenabyde hodnoty 3,5 V jsou obě kapacity nabíjeny proudem:

$$I_G(t) = \frac{V_S - V_C(t)}{R_{on}} \quad (9.3)$$

Z průběhu proudu I_G jsou patrné špičky, které při přechodových stavech dosahují hodnot přibližně 1 A, při paralelním zapojení 2 A. Pokud je úroveň řídicího napětí V_S nulová, rozdíl v náboji C_C a C_G způsobí, že napětí V_{GS} jde do záporných hodnot. Počáteční záporné napětí můžeme vypočítat:

$$V_{GS}(t) = V_F - V_S \cdot \frac{C_C}{C_C + C_G} \quad (9.4)$$

Další zapínání začíná tedy na záporné hodnotě. Vzhledem k tomuto „přednabití“ je náboj potřebný k plnému nabití C_C menší. To dokazuje spínací impuls proudu I_D , který je u druhého spínacího impulsu výrazně menší. Z datasheetu vybraného driveru je patrné, že driver 1EDF5673F je pro naší aplikaci vyhovující a dokáže pokrýt zmiňované proudové špičky. [16] [18]

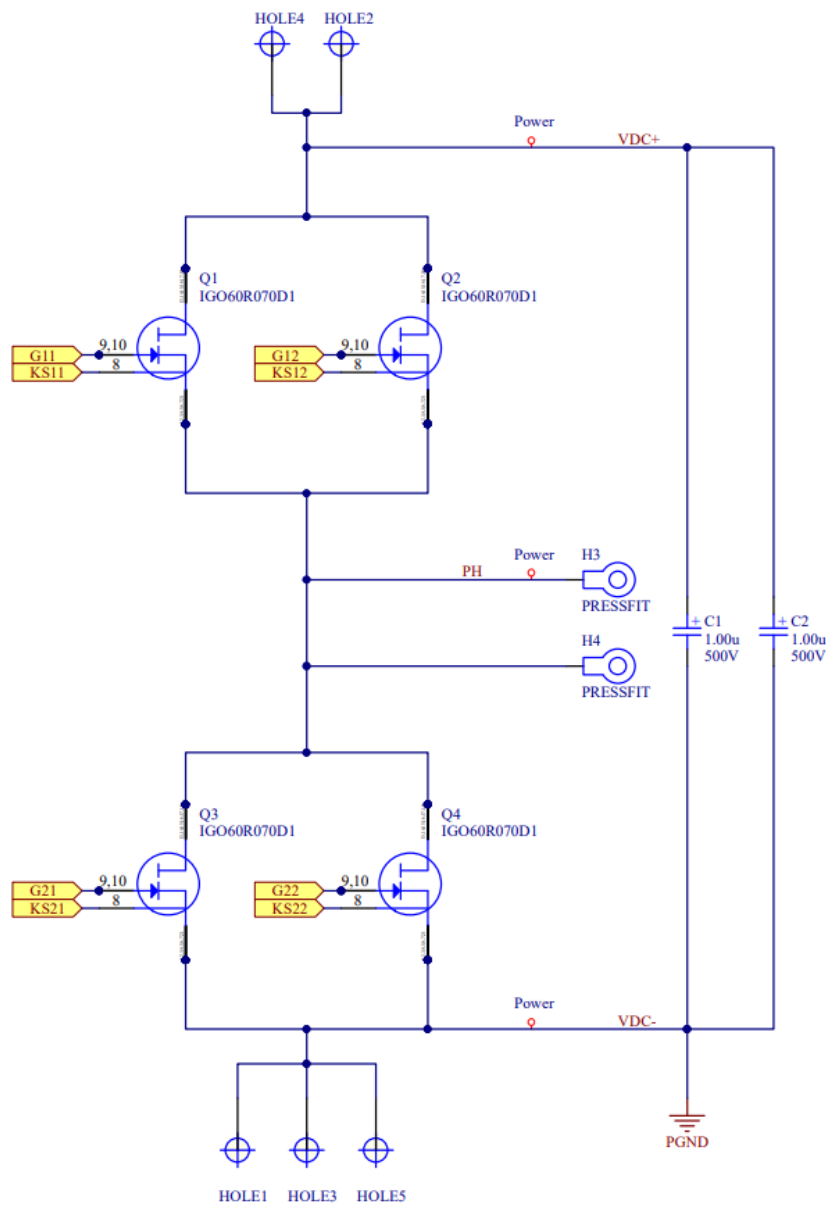


Obrázek 29: Průběhy proudů I_D , I_G , I_S a napětí V_{GS}

10 Návrh prototypového měniče

10.1 Silový obvod

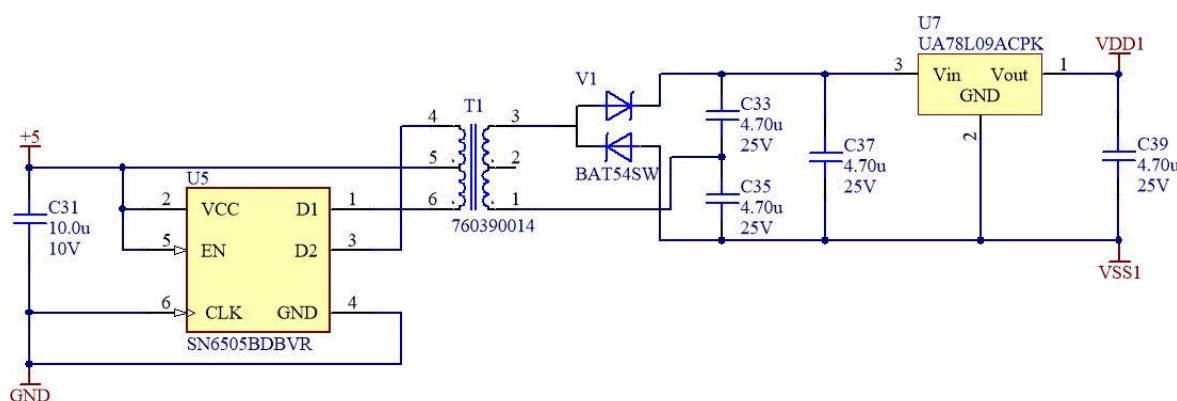
Silový obvod měniče obsahuje vstupní a výstupní kondenzátorovou banku o kapacitě $34 \mu\text{F}$. Jedna kapacitní banka je složena z šesti kondenzátorů B32774D4505K000 s kapacitou $5 \mu\text{F}$ a dvou keramických kondenzátorů B58031I5105M002. Silová část dále obsahuje celkově 16 GaN tranzistorů IGO60R070D1, které tvoří můstkový střídač a synchronní usměrňovač. Obrázek 30 zobrazuje část silového obvodu, která vytváří jednu fázi můstku.



Obrázek 30: Část silového obvodu

10.2 Galvanicky oddělený napájecí zdroj

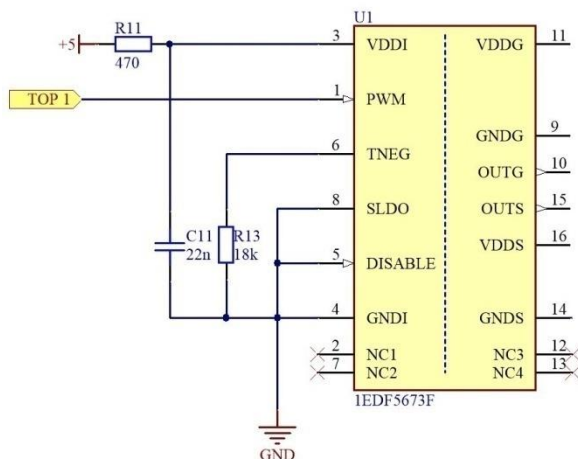
Obrázek 31 zobrazuje izolovaný napájecí zdroj pro hradlové budiče. Na jeho vstupu je připojeno stejnosměrné napětí o hodnotě 5 V, které je pomocí transformátoru galvanicky odděleno a na výstupu poskytuje izolované napětí o hodnotě 9 V. Pro galvanické oddělení byl vybrán transformátor 760390014 od Würth Elektronik, který má v našem zapojení převod 1:1.3. Primární napětí je řízeno obvodem SN6505BDBVR. Na sekundární straně transformátoru je připojena dioda BAT54SW, jedná se o duální zapojení dvou diod typu Schottky, které v našem zapojení slouží jako násobič napětí. Pro stabilizaci napětí je dále v zapojení použit lineární regulátor napětí UA78L09ACPK.



Obrázek 31: Izolovaný napájecí zdroj

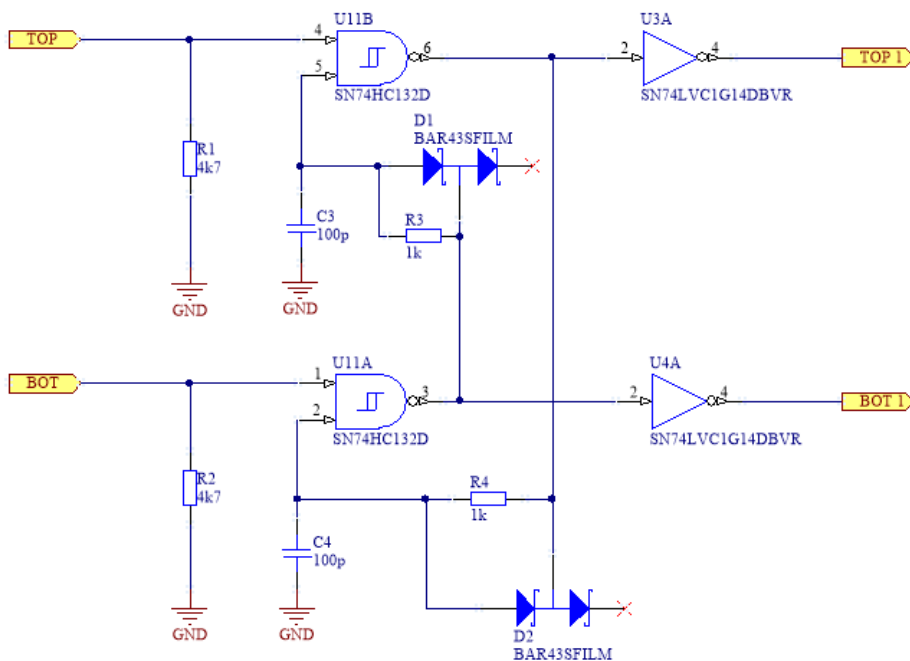
10.3 Vstupní strana driveru a generátor mrtvých časů

Vstupní strana driveru je napájena stejnosměrným napětím 5 V, které je připojeno na pin VDDI přes rezistor R11, který s kondenzátorem C11 na vstupu tvoří filtr typu dolní propust. Při použití napájecího napětí o hodnotě 5 V musí být pin SLDO připojen k zemi, díky tomu se aktivuje interní regulátor napětí. Pin TNEG slouží k nastavení doby t_1 záporného napětí V_{GS} . Tato doba t_1 se nastaví pomocí rezistoru R13 připojeného mezi pin TNEG a zem. Jedná se o převzaté zapojení a hodnoty doporučené výrobcem.



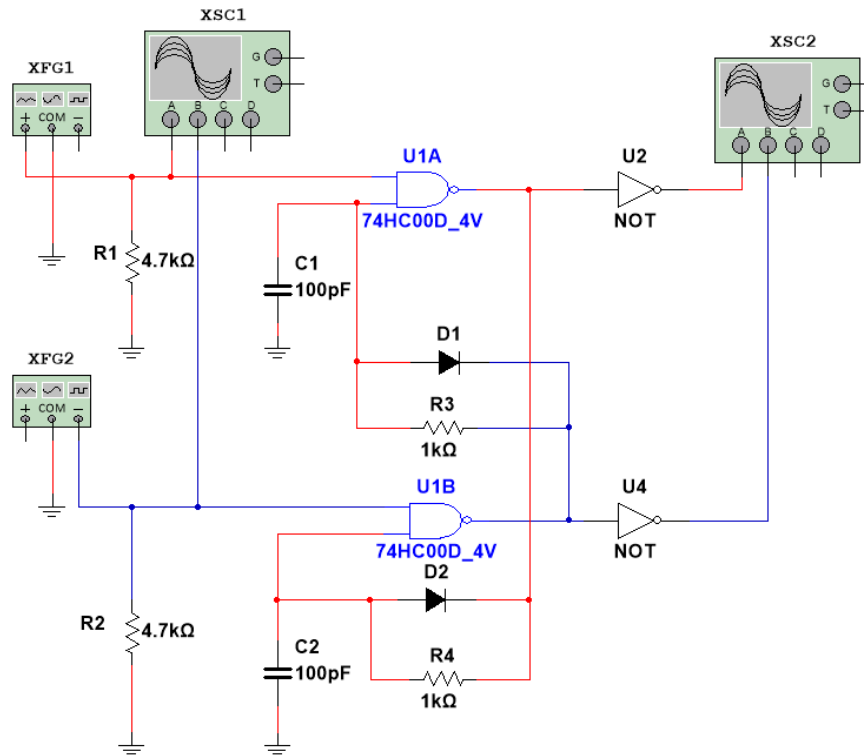
Obrázek 32: Slaboproudá část driveru

Na desce je umístěn generátor mrtvých časů. Použitím tohoto hardwarového řešení předcházíme větrovému zkratu i při absenci softwarového nastavení mrtvého času. Generátor mrtvých časů je realizován pomocí NAND hradla SN74HC132, invertory SN74LVC1G14 a kombinací pasivních RC prvků, které slouží pro nastavení doby mrtvého času.

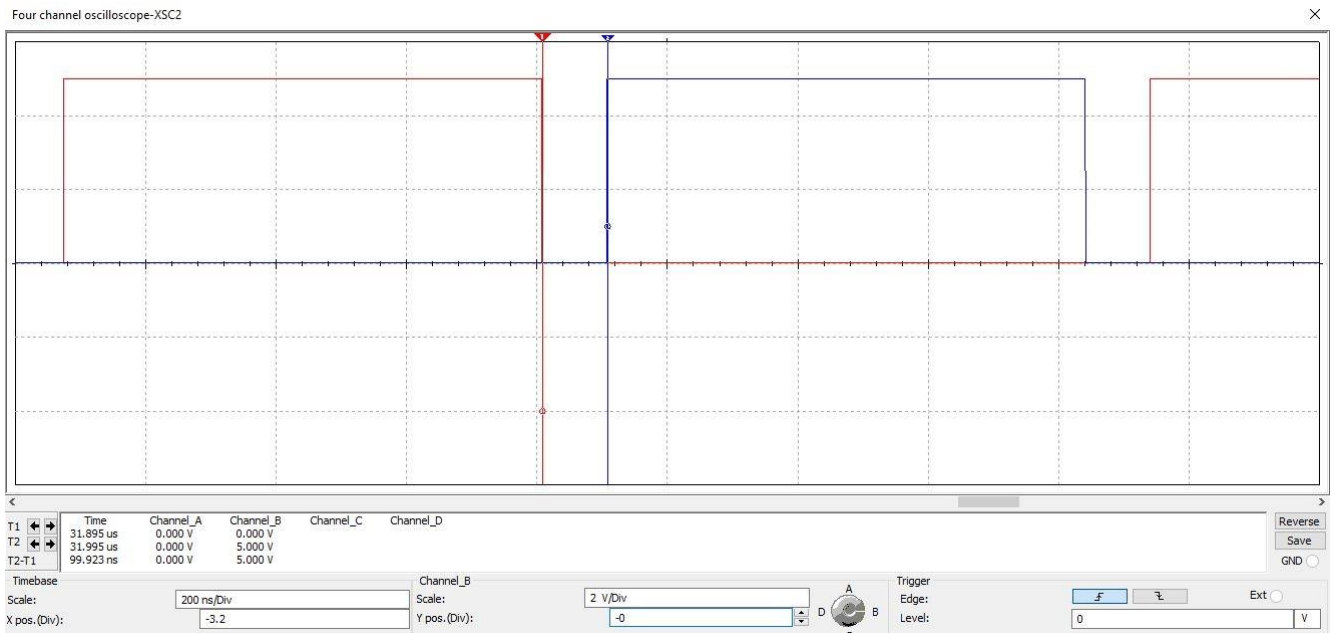


Obrázek 33: Generátor mrtvých časů

Pro ověření funkčnosti byla vytvořena simulace v programu Multisim.



Obrázek 34: Simulační model generátoru mrtvých časů

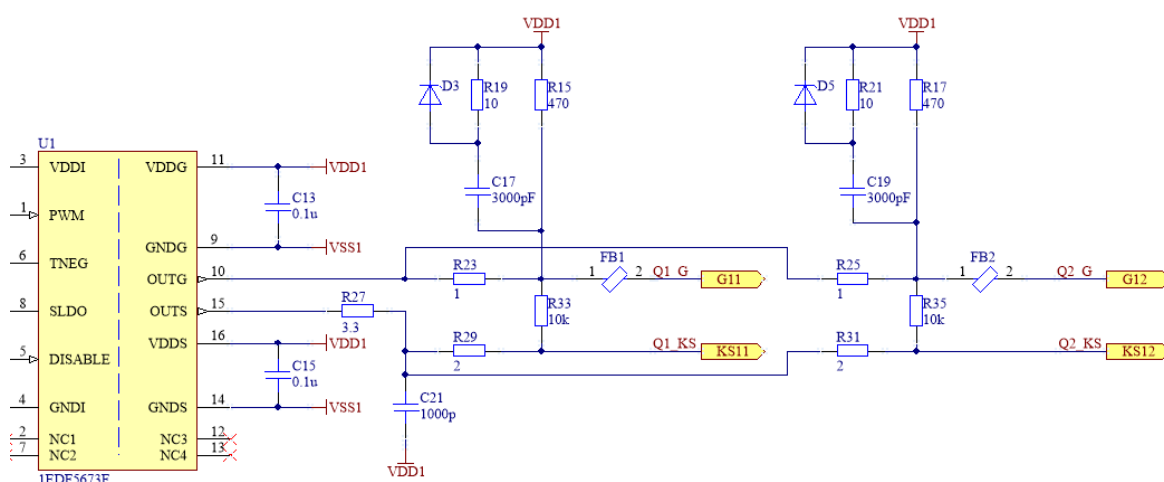


Obrázek 35: Průběhy řídicích logických signálů

Z průběhu je patrné, že při použití kondenzátoru 100 pF a rezistoru 1 k Ω dostaneme zpoždění 100 ns. Doba mrtvého času byla nastavena s ohledem na dobu zapnutí a vypnutí vybraného tranzistoru.

10.4 Výstupní strana driveru

Obrázek 36 zobrazuje výstupní stranu driveru. Je zřejmé, že pro řízení paralelní kombinace byl použit jeden driver a dva příslušné budící obvody.



Obrázek 36: Silnoproudá část driveru

K pinům pro napájení VDD1 a VSS1 jsou připojeny blokovací kondenzátory. Hradlový RC obvod, který byl popsán v předchozí kapitole, je sestaven z kondenzátorů C17, C19 a rezistorů R15, R17, R19 a R21. K hradlovému RC obvodu je antiparalelně připojená Schottky dioda tvoří bypass rezistoru R19, R21, a tím je zajištěno rychlejší vypnutí. Náběžné a sestupné hrany výstupu OUTS jsou velmi rychlé a mohou vznikat vysokofrekvenční kmity. Z tohoto důvodu je v obvodu zapojena dolní propust tvořená rezistory R27, R29, R31 a kondenzátorem C21, která minimalizuje vysokofrekvenční kmity průběhu napětí V_{GS} . Podobnou funkci v obvodu tvoří rezistory R23, R25. Jedná se o tlumící rezistory k eliminaci přepětí na řídicím hradle tranzistoru. Rezistory R33 a R35, které jsou zapojeny mezi hradly Gate a Kelvin Source, zajišťují stabilní nulové napětí V_{GS} ve vypnutém stavu. [19]

11 Konstrukce a realizace prototypového měniče

ŠELC bude využívat prototypový měnič především pro laboratorní účely a získávání nových zkušeností s GaN polovodičovými součástkami. Proto byla požadována jistá míra flexibility měniče. Konstrukční uspořádání měniče vycházelo ze skutečnosti, že celkovou topologii měniče můžeme rozdělit na 4 půlmůstková zapojení, 2 stejnosměrné obvody a rezonanční obvod.

Dalším krokem bylo vytvoření návrhu desky pro osazení elektronických součástek. Pro návrh desky plošných spojů byl zvolen program Altium Designer. Tento program je používán i ve výzkumném centru RICE, které poskytlo databázi knihoven komponentů.

11.1 Deska s výkonovými tranzistory

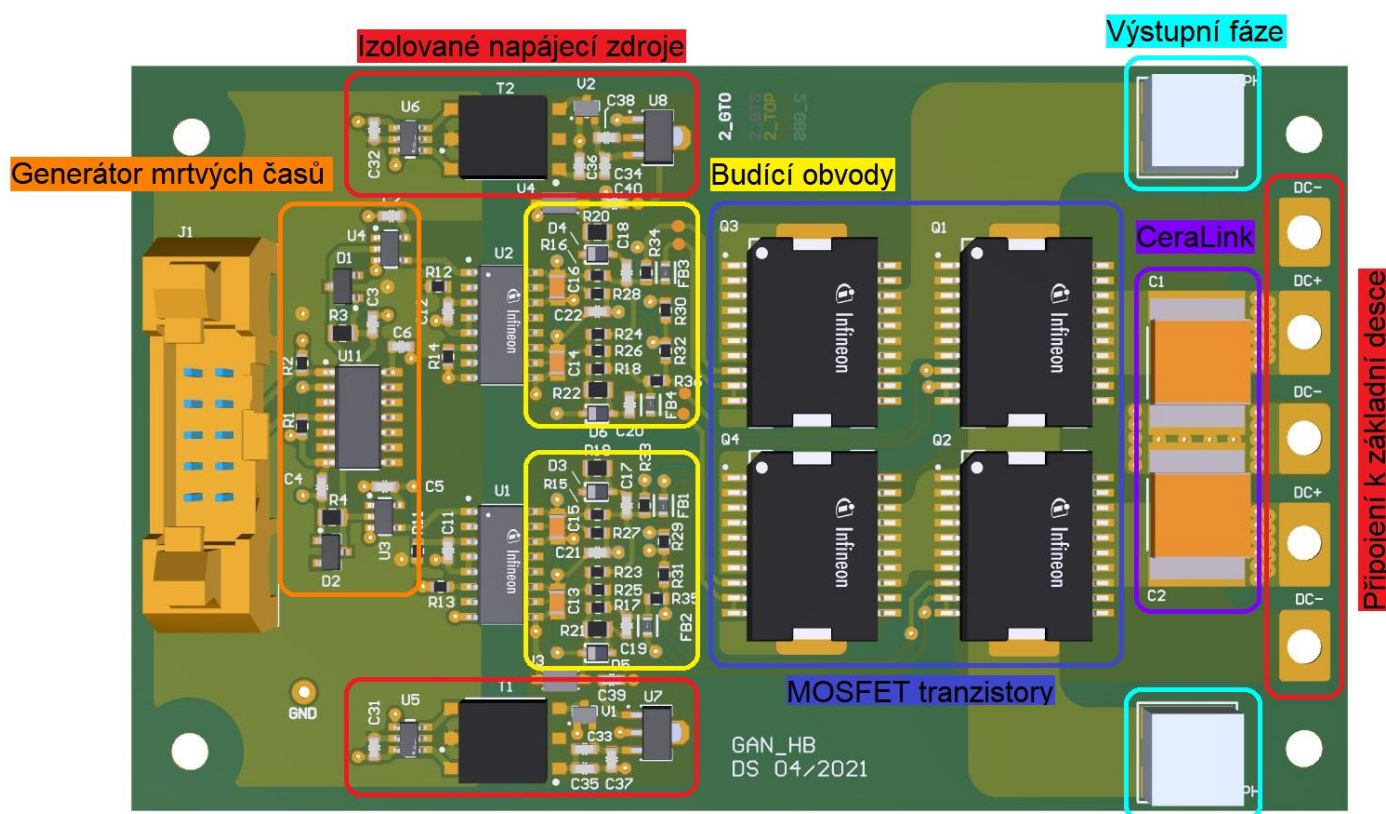
Prvotním cílem bylo tedy vytvořit vzorovou desku, která obsahuje půlmůstkové zapojení. V našem případě při paralelním řazení deska obsahuje čtyři výkonové polovodičové součástky. Při návrhu desky bylo nutné nejprve zvolit izolační bariéry silových a ovládacích obvodů. Volba izolační vzdálenosti pro silové obvody byla zvolena z použití měniče pro laboratorní účely, a tedy i prostředí. Pro prostředí PD1 a napětíovou hladinu 400 V je dle normy ČSN EN 50124-1 izolační vzdálenost 1 mm.

Tabulka 11: ČSN EN 50124-1 [20]

U_{Nm}	PD1	PD2			PD3			PD3A a PD4		
	Materiálová skupina	Materiálová skupina			Materiálová skupina			Materiálová skupina		
	I-II-IIIa-IIIb	I	II	III	I	II	III	I	II	III
V										
200	0,42	1,00	1,4	2,0	2,5	2,8	3,2	4,0	5,0	6,3
250	0,56	1,25	1,8	2,5	3,2	3,6	4,0	5,0	6,3	8,0
320	0,75	1,6	2,2	3,2	4,0	4,5	5,0	6,3	8,0	10,0
400	1,0	2,0	2,8	4,0	5,0	5,6	6,3	8,0	10,0	12,5
500	1,3	2,5	3,6	5,0	6,3	7,1	8,0	10,0	12,5	16,0
630	1,8	3,2	4,5	6,3	8,0	9,0	10,0	12,5	16,0	20,0
800	2,4	4,0	5,6	8,0	10,0	11,0	12,5	16,0	20,0	25,0
1 000	3,2	5,0	7,1	10,0	12,5	14,0	16,0	20,0	25,0	32,0

S ohledem na vysokou spínací frekvenci a vyšší bezpečnost byla nakonec zvolena izolační vzdálenost napěťové hladiny 400 V na 2 mm. Minimální izolační vzdálenost mezi jednotlivými budicími obvody byla nastavena na 2,5 mm.

Dalším krokem bylo zvolit mechanický koncept a uspořádat jednotlivé komponenty na plošný spoj. Jedním z hlavních cílů bylo umístění paralelních dvojic tranzistorů v těsné blízkosti a zajistit sendvičovou strukturu, a tím minimální parazitní impedance v silovém obvodu. Použitím tranzistoru IGO60R070D1, který má plochu k odvodu ztrátového výkonu směrem k desce, kvůli chladiči nebylo možné osadit budicí obvody z druhé strany desky přímo pod tranzistory. Jelikož se jedná o prototypový měnič pro laboratorní účely, kde je předpokládáné časté měření, je osazení součástek z jedné strany vhodné.



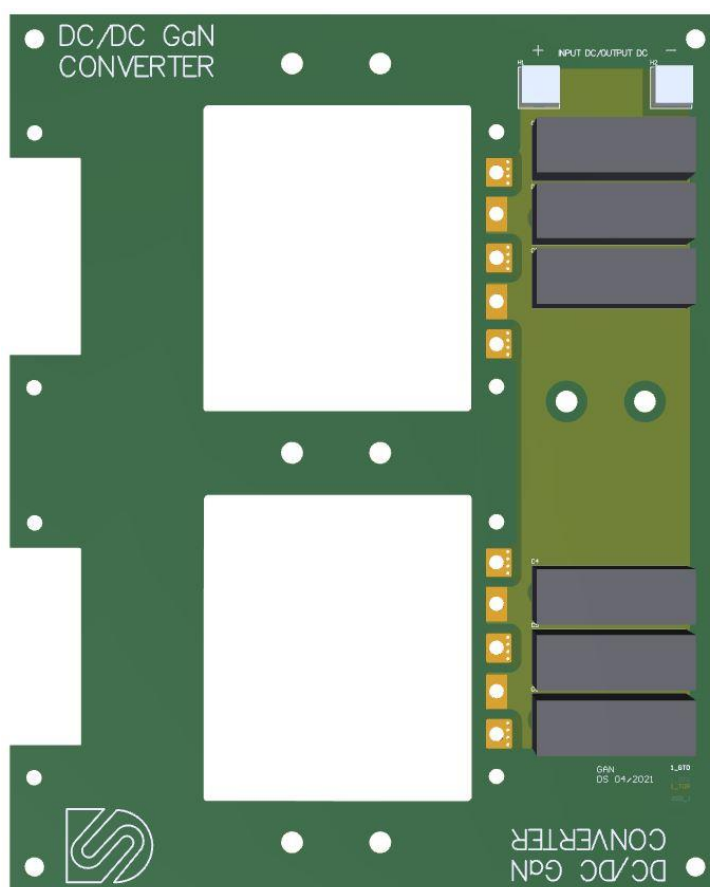
Obrázek 37: Popis desky plošného spoje

Pro připojení řídicích logických signálů a napájecího napětí 5 V slouží dvouřadový konektor s 10 piny. Dále je na desce umístěn generátor mrtvých časů a izolované napájecí zdroje pro příslušné drivery. Budicí obvody jsou umístěny v těsné blízkosti výkonových tranzistorů k omezení parazitních impedancí vodivých cest. Při návrhu byla zajištěna také stejná délka vodivých cest k řídicím hradlům jednotlivých tranzistorů. Plošný spoj

rovněž obsahuje část kondenzátorové baterie v podobě dvou kondenzátorů CeraLink. Tyto kondenzátory jsou umístěny v těsné blízkosti tranzistorů k omezení komutačního přepětí. Připojení k základní desce je umístěno v pravé části. Jedná se o odmaskované měděné plochy, které budou spojeny se základní deskou pomocí pěti šroubů M3. Výsledná deska je tedy dvouvrstvá s tloušťkou vodivých cest 70 μm o celkových rozměrech 103x63 mm.

11.2 Základní deska

Základní deska prototypového měniče obsahuje především kondenzátorovou baterii v podobě šesti polypropylenových kondenzátorů. Připojení vstupního stejnosměrného napájení a výstupní zátěže je realizováno pomocí lisovacích objímek. Cílem základní desky je vytvoření stabilního stejnosměrného napětí a zajištění nosné konstrukce pro desky s tranzistory a chladič. K základní desce budou připojeny pomocí obdobných měděných ploch dvě desky s výkonovými tranzistory tvořící plný můstek. Vnitřní frézování desky pod tranzistory je navrženo na budoucí umístění chladiče. Základní deska je také dvouvrstvá s tloušťkou vodivých vrstev 105 μm o rozměrech 145x179 mm.

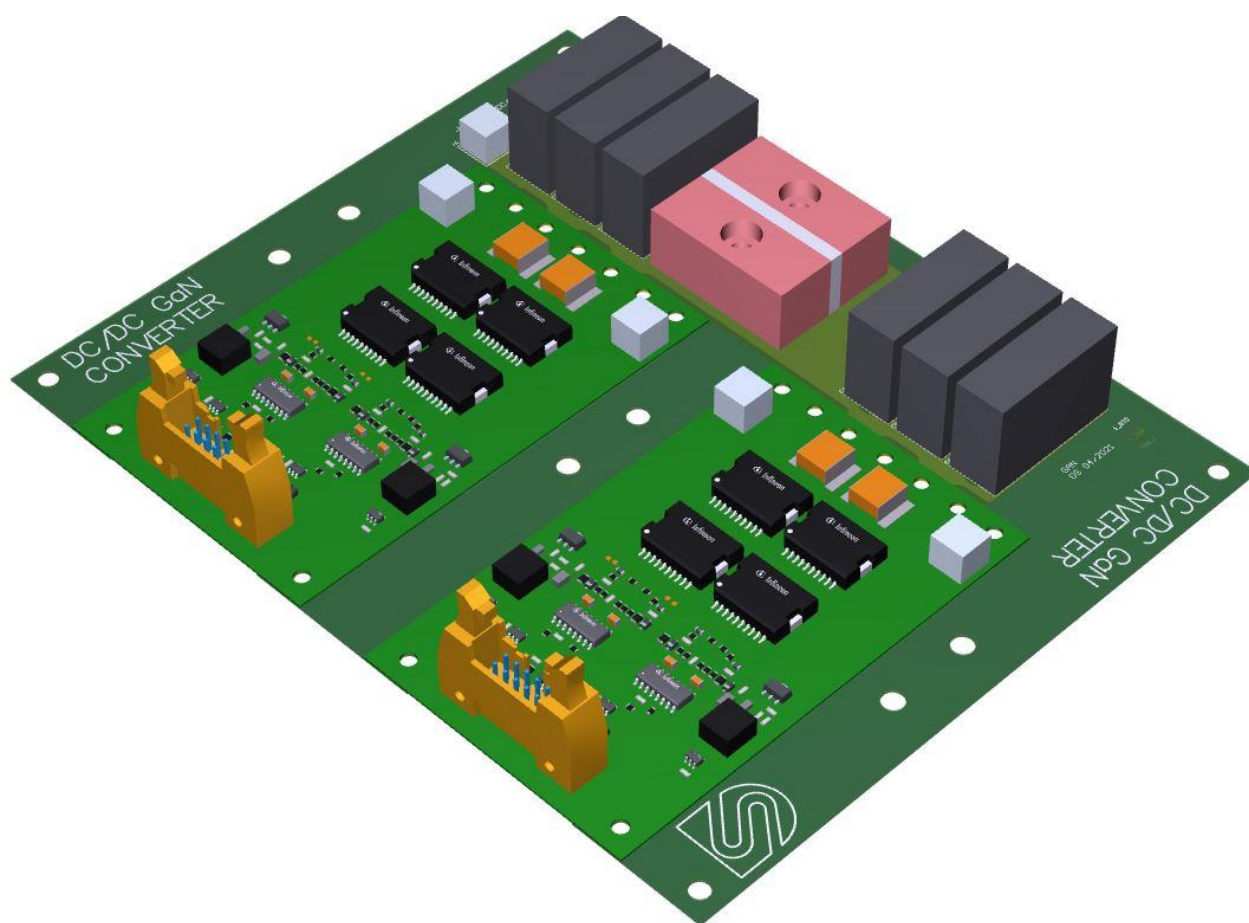


Obrázek 38: Základní deska

11.3 Celkové mechanické uspořádání

Celkové mechanické uspořádání prototypového měniče bude tvořeno dvěma základními deskami, čtyřmi deskami pulzního měniče a rezonančním obvodem. Na vstupní desce obsahující jednofázový můstkový napěťový střídač bude navíc umístěn rezonanční kondenzátor CSM IPT. Kondenzátor bude připevněn k základní desce přes izolační desku pomocí dvou šroubů M4. Propojení rezonančního kondenzátoru s fázovým výstupem desky s tranzistory bude provedeno měděným pasem. Rezonanční transformátor bude připojen pomocí lisovacích kabelových ok.

Při celkovém mechanickém konceptu byla uvažována jistá míra flexibility prototypového měniče. Ta je splněna konstrukcí, která umožňuje snadnou výměnu desek s tranzistory, u kterých by mohlo dojít např. k průrazu polovodičového prvku. Dále také rozdělení topologie měniče na dvě mechanické části, které zajistí snadné připojení konstrukčně odlišných transformátorů. Obrázek 39 zobrazuje celkové mechanické uspořádání jedné části prototypového měniče, včetně rezonančního kondenzátoru.



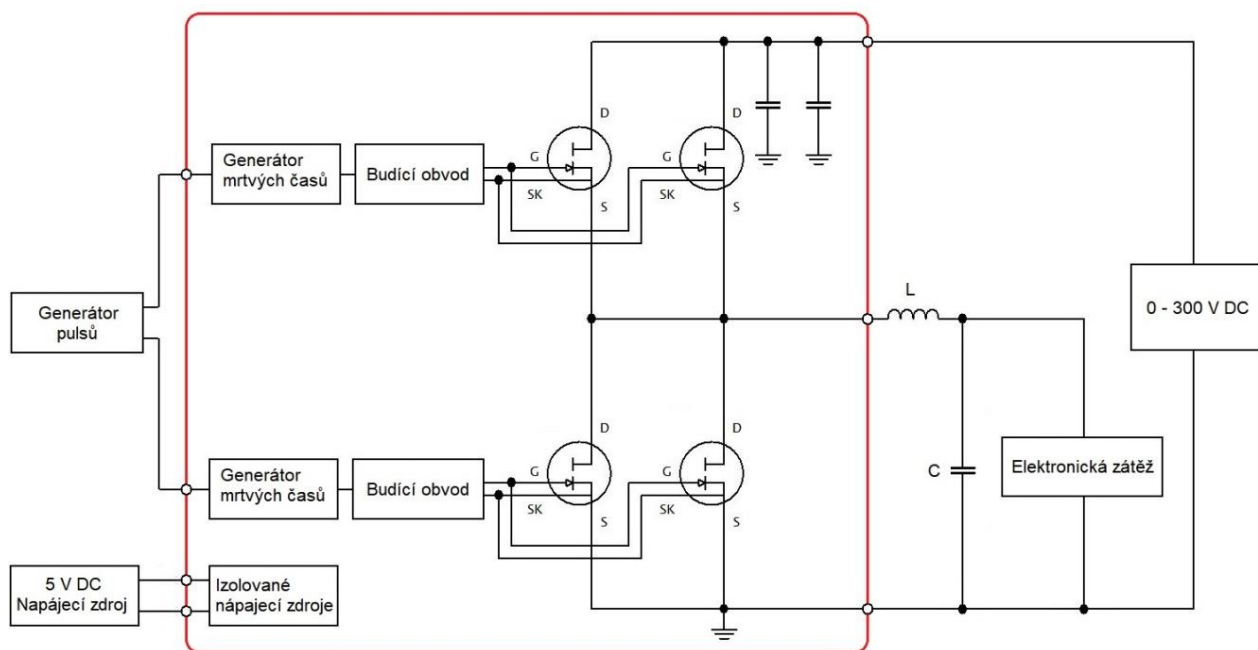
Obrázek 39: Model rezonančního měniče – jednofázový střídač

12 Testování prototypového měniče

12.1 Prvotní oživení

Po osazení dvou vzorových desek obsahující výkonové tranzistory následovalo prvotní oživení. Nejprve byla deska připojena pouze ke stejnosměrnému zdroji 5 V, a tím byla ověřena funkce napájecích zdrojů pro budiče. Dalším bodem bylo ověření průběhů napětí U_{GS} na jednotlivých tranzistorech. Řídící signál byl pro horní budící obvod přiváděn přímo z funkčního generátoru, pro spodní budící obvod byl řídicí signál invertován pomocí klopného obvodu. Výsledná hodnota mrtvého času byla tedy vytvořena pouze hardwarově pomocí RC kombinace umístěné na desce.

Hlavním cílem prvotního oživení bylo potvrdit, že dochází k současnému spínání obou tranzistorů v paralelní kombinaci. Tato skutečnost byla ověřena pomocí termokamery, kdy byla sledována teplota paralelní dvojice tranzistorů. Dále byla ověřena funkce při různém zatížení a různém vedení paralelní kombinace tranzistorů. Při tvrdém spínání a absenci optimalizovaného chladiče byla zvolena maximální spínací frekvence 120 kHz a výkon 3 kW. Schéma zapojení je uvedeno na následujícím obrázku, kde indukčnost L a kapacita C tvoří výstupní filtr.



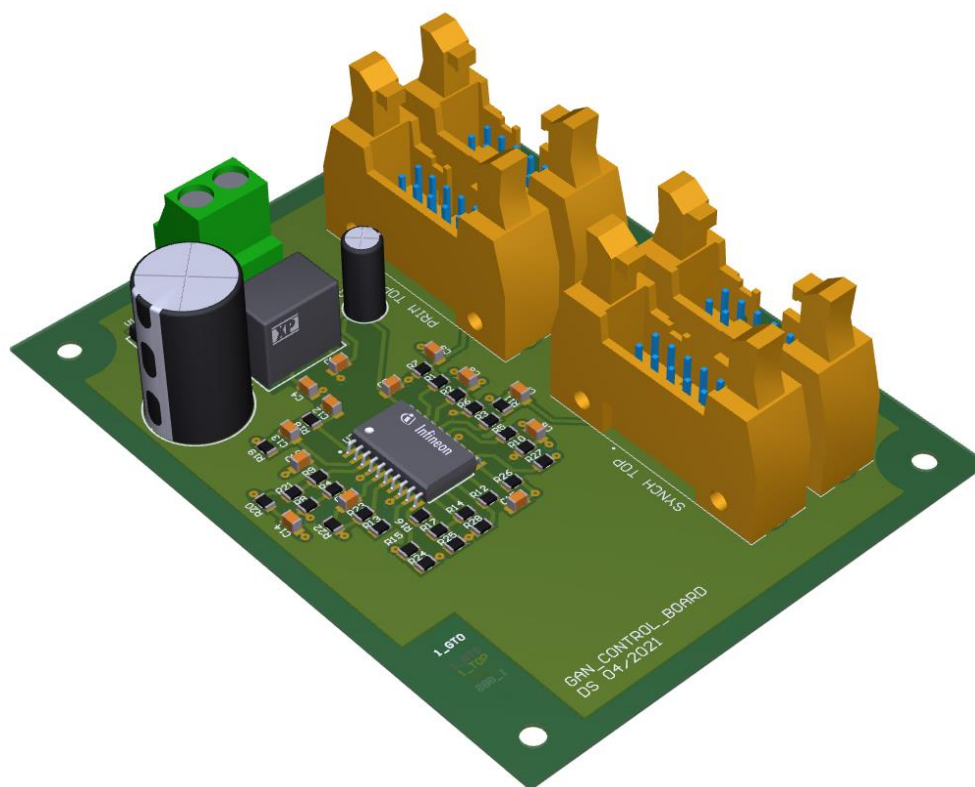
Obrázek 40: Schéma zapojení

12.2 Měření rezonančního transformátoru

Pro diplomovou práci poskytla firma SKYBERTECH s.r.o. dva vzorky transformátorů. Pro naladění rezonančního děje a nastavení spínací frekvence bylo nejprve potřeba změřit rozptylovou indukčnost rezonančního transformátoru. Rozptylové indukčnosti obou vzorků změřené pomocí RLC můstku při 200 kHz vyšly shodně 0,5 μH .

12.3 Řídící deska

K řízení prototypového měniče byla vytvořena řídicí deska se spínacím regulátorem ICE2HS01G, která poskytuje napájení budících obvodů a příslušné řídicí signály pro jednofázový střídač a synchronní usměrňovač. Nastavení spínací frekvence, mrtvé časy, zapínání a vypínání prvků synchronního usměrňovače je realizováno pomocí rezistorů. Řídící deska nebyla hlavním cílem diplomové práce a z tohoto důvodu nebude podrobně popsána.

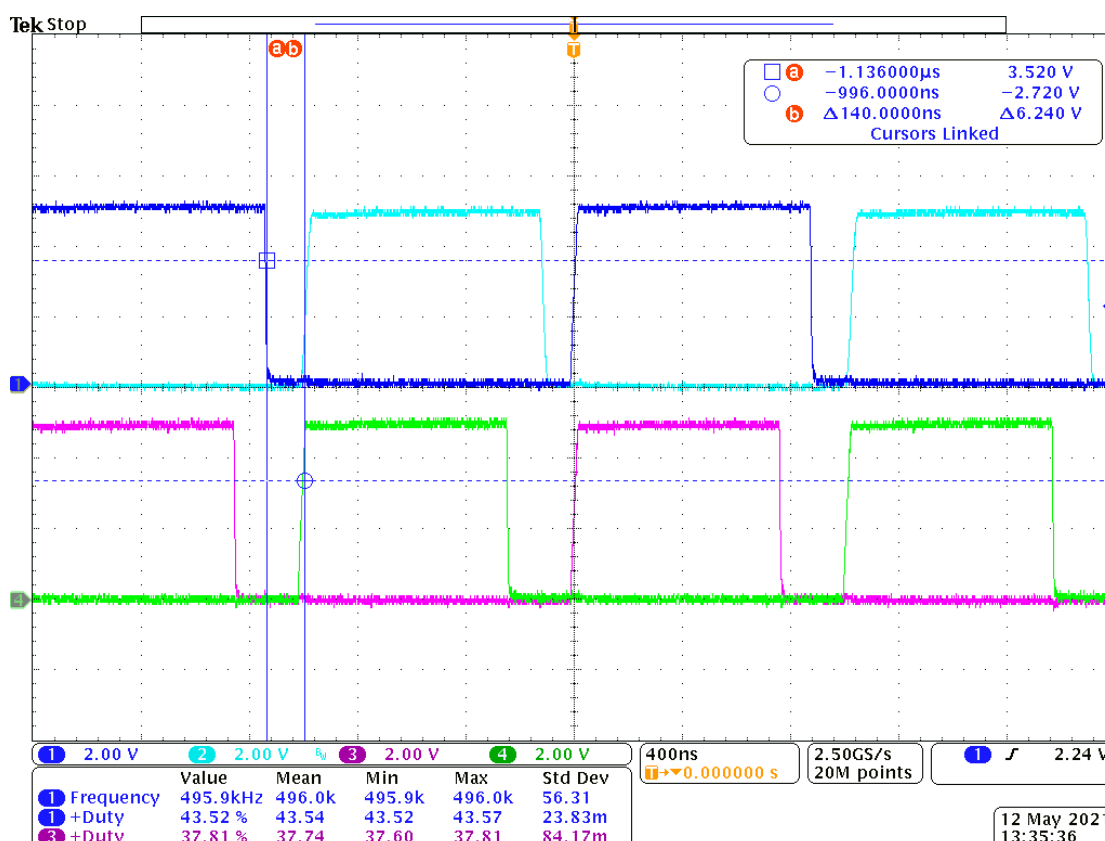


Obrázek 41: 3D model řídicí desky

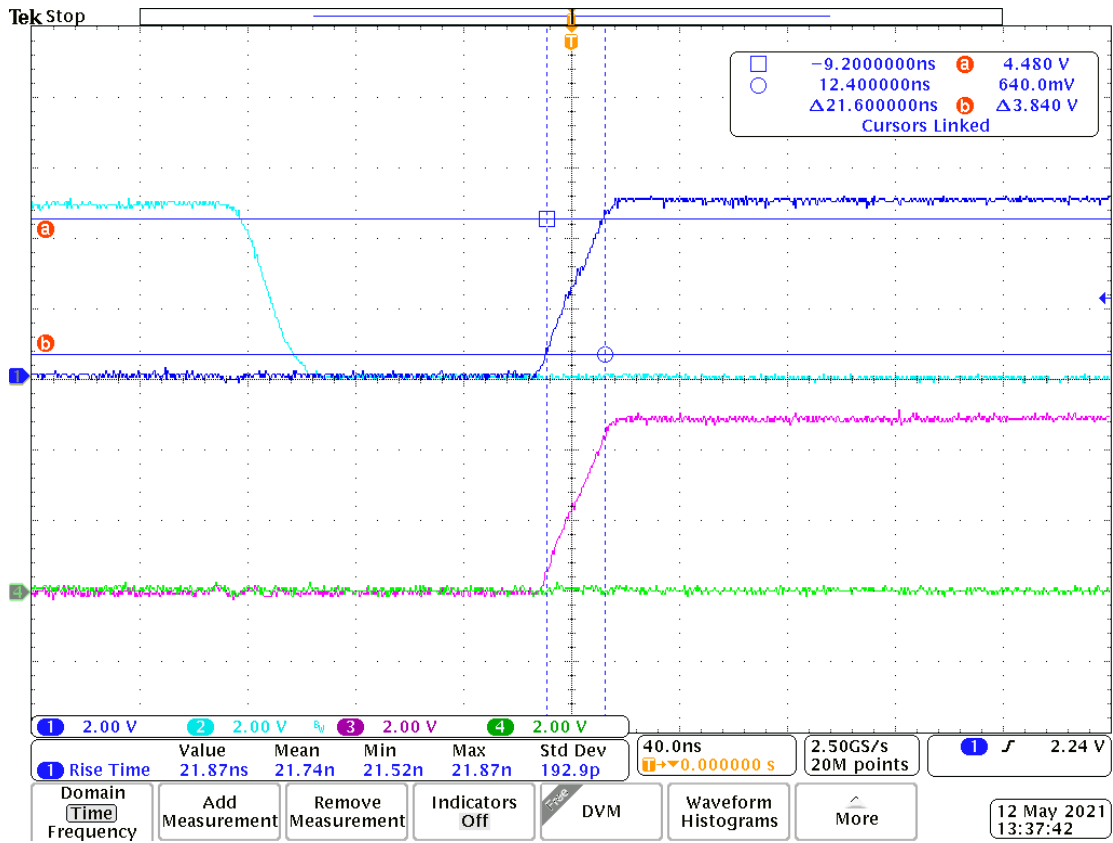
12.4 Ověření funkce měniče

Veškeré testování a měření bylo provedeno v prostorách společnosti ŠELC. Při ověření funkce rezonančního měniče byl použit programovatelný napájecí zdroj EA-PSI 91000-30. Zátěž byla tvořena odporem o hodnotě 25Ω . Měřící stanoviště je umístěno v přílohách práce.

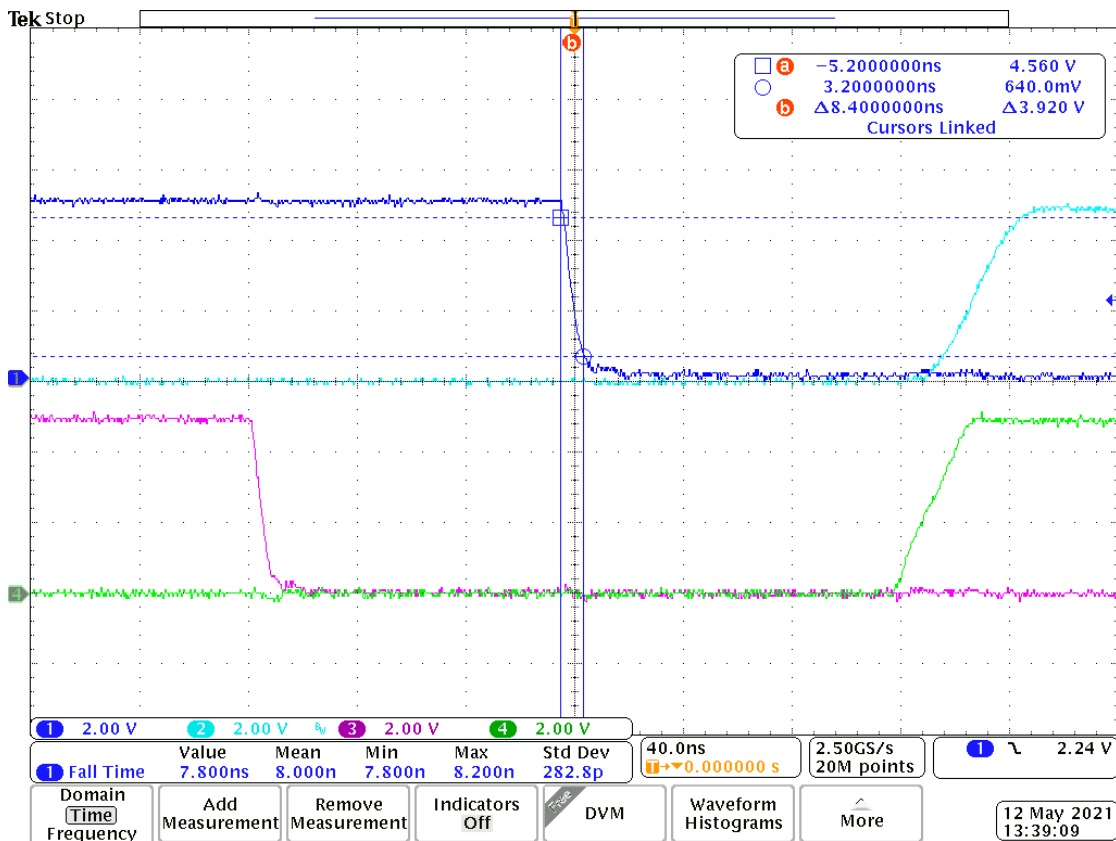
Oscilogramy na obrázcích 42 až 44 zobrazují průběhy výstupních signálů z řídicí desky. Z obrázku 42 je patrný mrtvý čas signálů k řízení primární strany měniče 140 ns, po přičtení mrtvého času nastaveného na desce s výkonovými tranzistory je celková hodnota 240 ns. K realizaci rezonančního průběhu a měkké komutace bylo nutné zajistit správné okamžiky sepnutí a vypnutí jednotlivých prvků. To bylo provedeno konfigurací příslušných rezistorů řídicí desky. Výsledná podoba řídicích signálů byla získána experimentálním nastavením. Následující oscilogramy na obrázcích 45 až 50 zobrazují průběhy měřené na prototypovém měniči při spínací frekvenci 495 kHz.



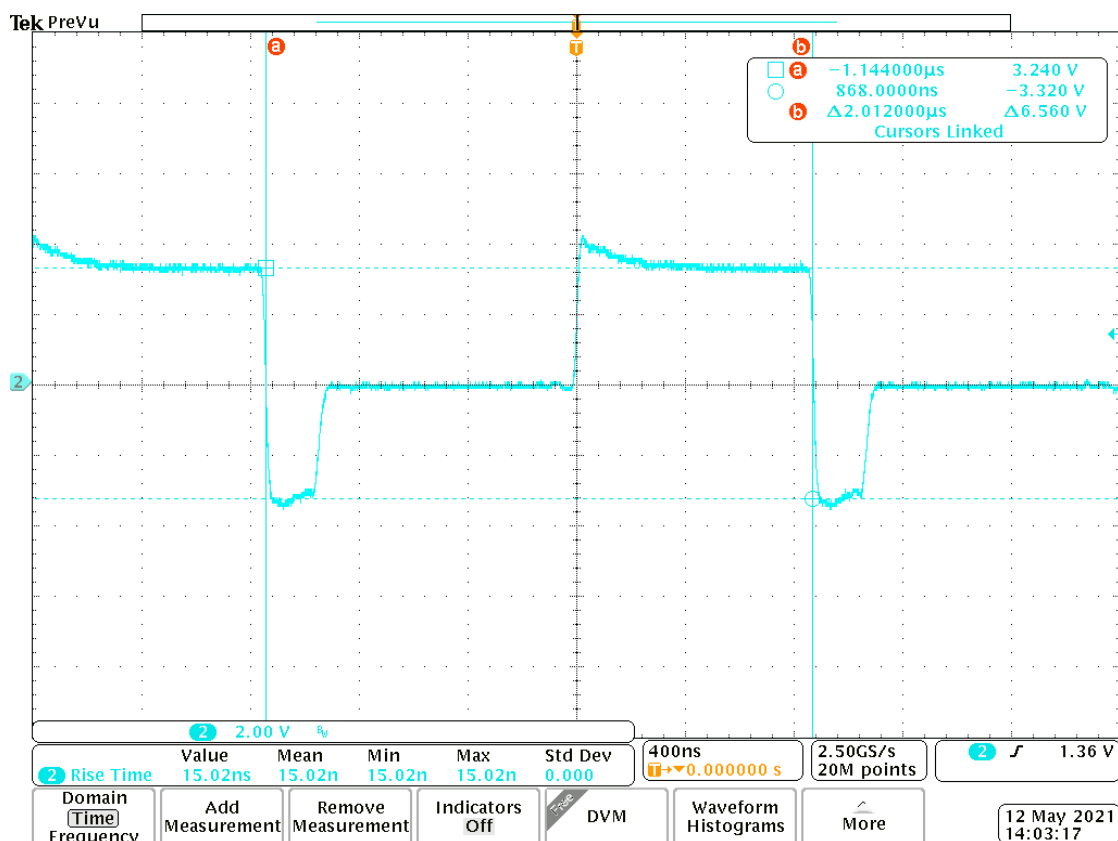
Obrázek 42: Výstupní signály z řídicí desky, CH1 (modrá) a CH2 (světle modrá): řídicí signály primární strany měniče [2V/d], mrtvý čas 140 ns, duty cycle 43,54%, CH3 (červená) a CH4 (zelená): řídicí signály sekundární strany měniče [2V/d], mrtvý čas 230 ns, duty cycle 38,74%



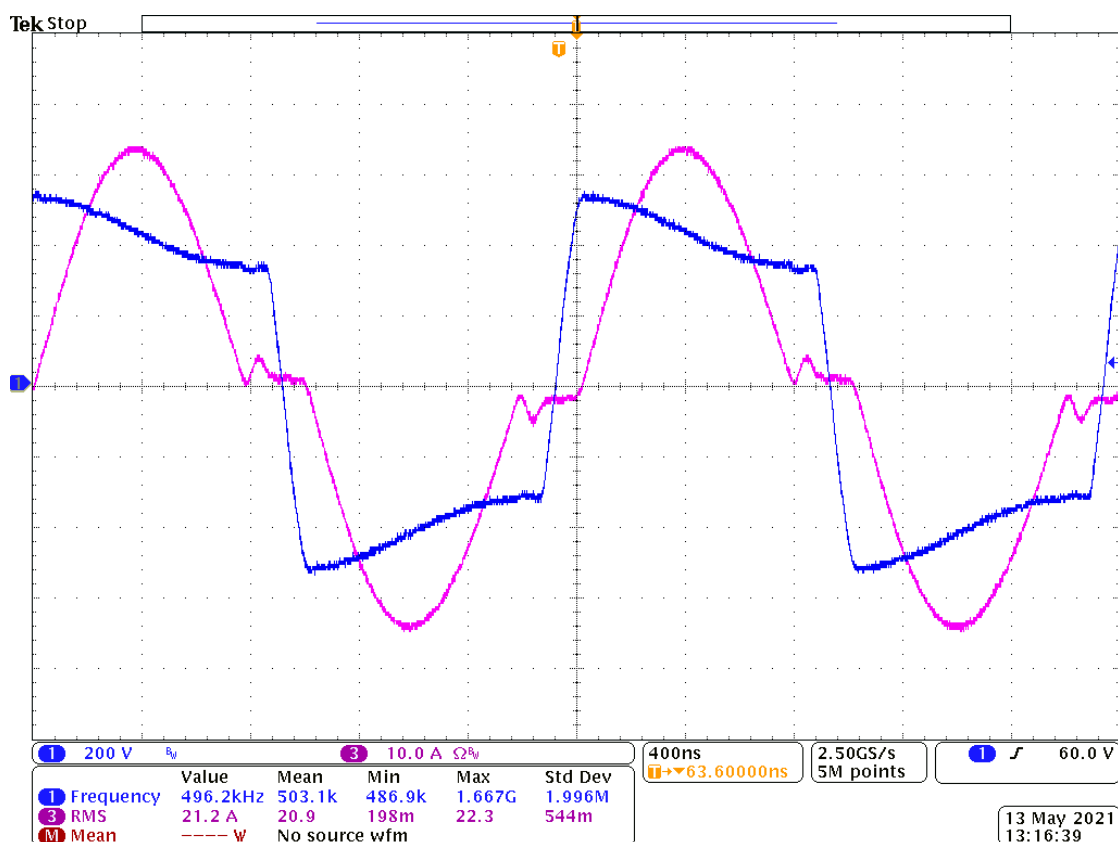
Obrázek 43: Výstupní signály řídicí desky – detail náběžné hrany 21,74 ns



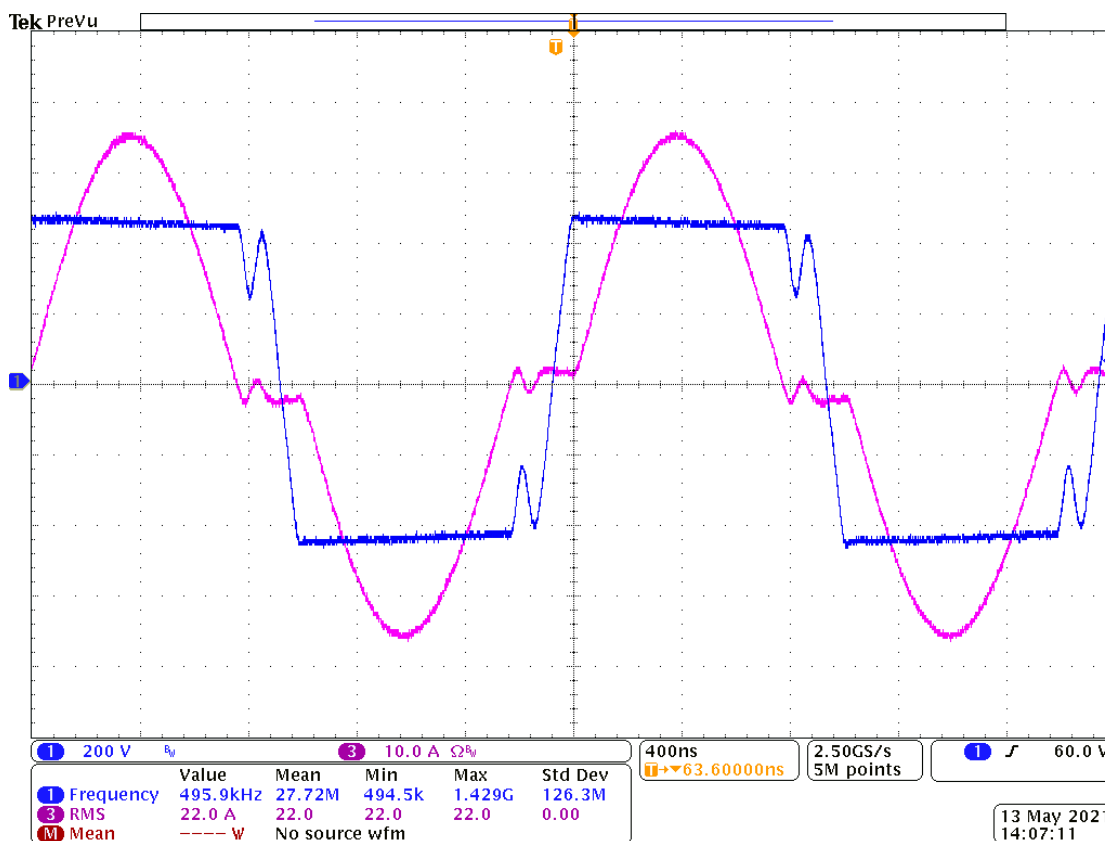
Obrázek 44: Výstupní signály řídicí desky – detail sestupné hrany 8 ns



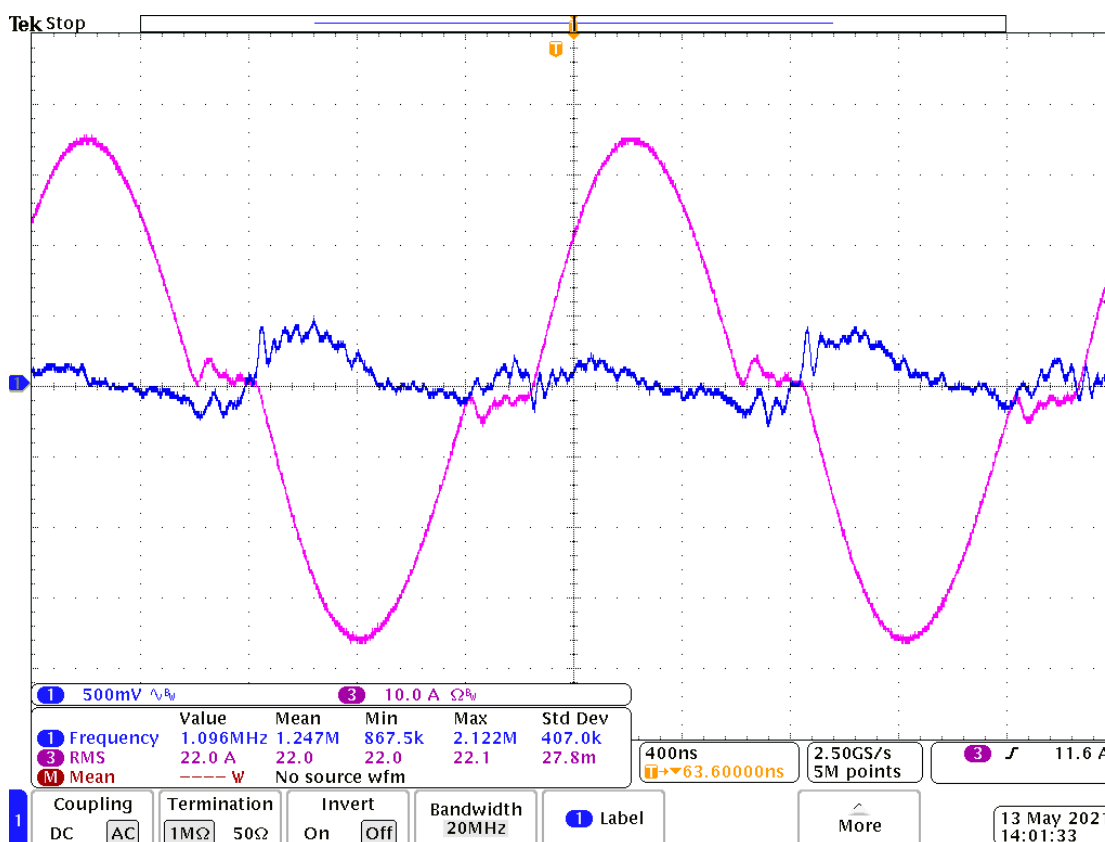
Obrázek 45: CH2 (světlě modrá): Průběh napětí V_{GS} [2V/d], perioda 2,01 μ s, náběžná hrana 15,02 ns



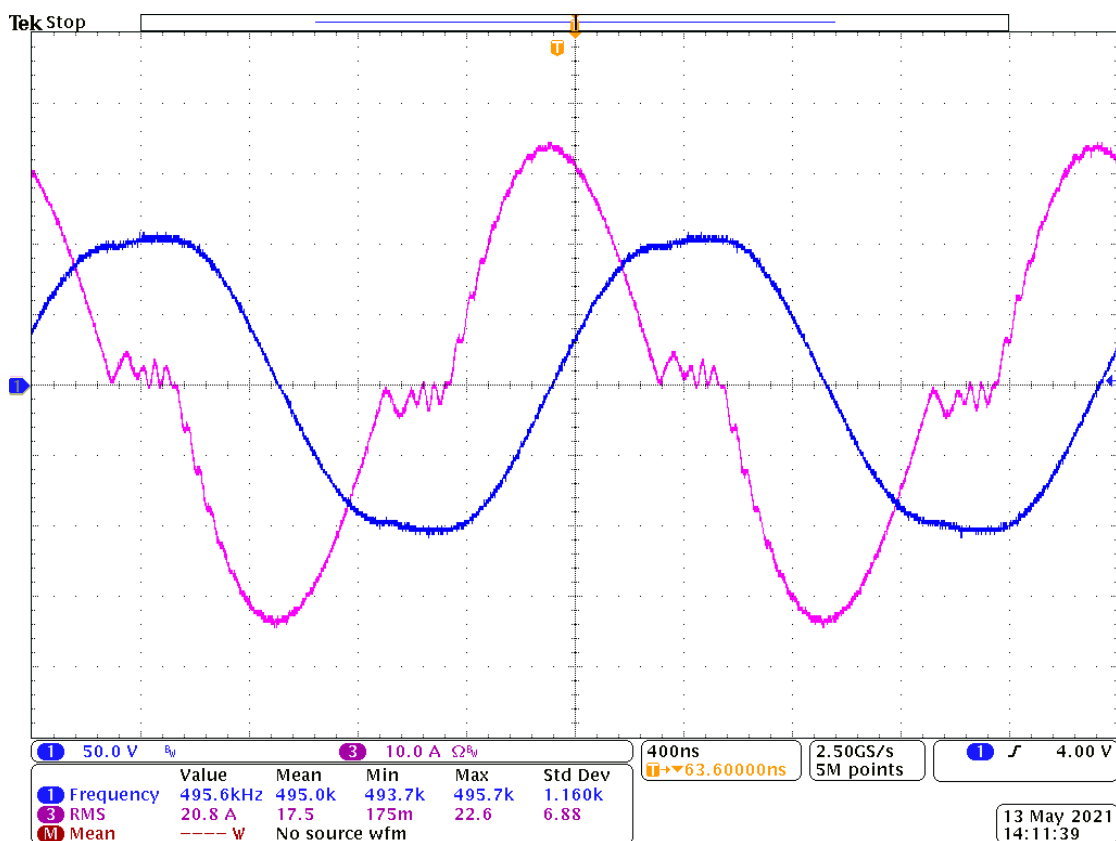
Obrázek 46: Rezonanční průběh při výkonu 7,24 kW, CH1 (modrá): průběh napětí na primárním vinutí transformátoru [200V/d], CH3 (červená): průběh proudu protékající primárním vinutím transformátoru [10A/d]



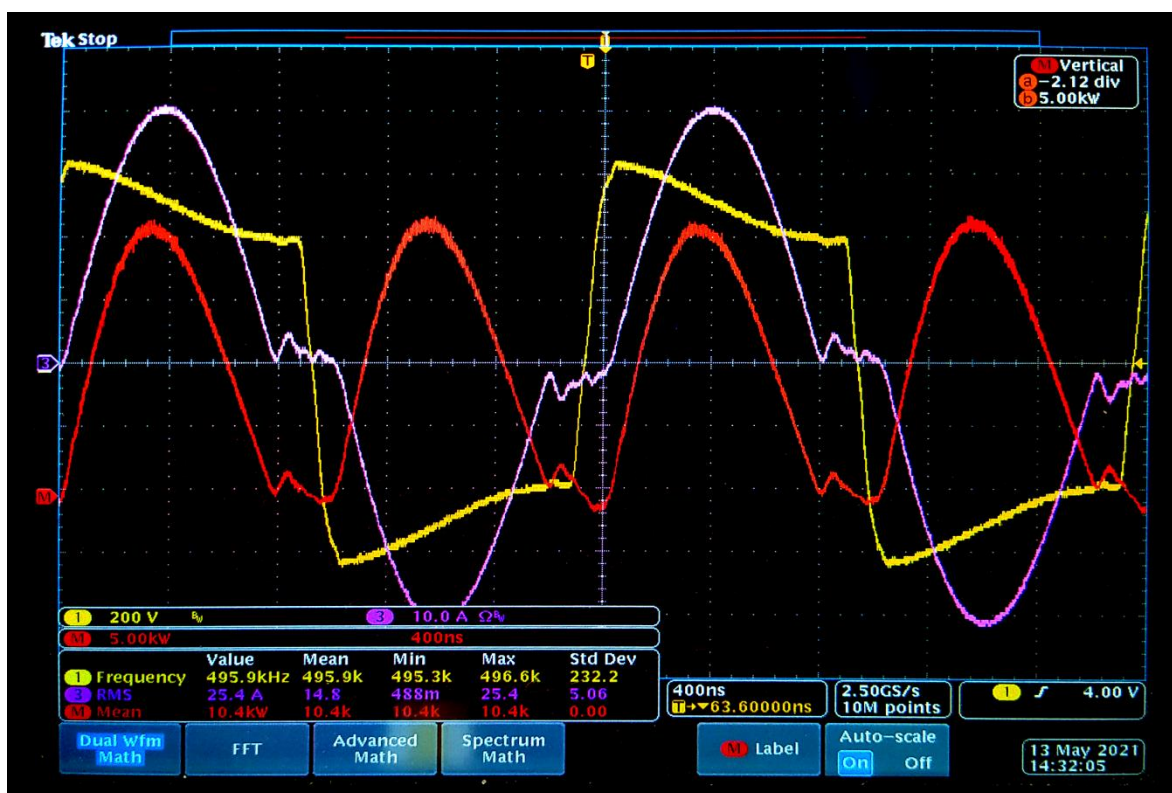
Obrázek 47: CH1 (modrá): průběh napětí na sekundárním vinutí transformátoru [200V/d], CH3 (červená): průběh proudu protékající sekundárním vinutím transformátoru [10A/d]



Obrázek 48: CH1 (modrá): průběh zvlnění výstupního stejnosměrného napětí [500mV/d], CH3 (červená): průběh proudu protékající primárním vinutím transformátoru [10A/d]



Obrázek 49: CH1 (modrá): průběh napětí na rezonančním kondenzátoru [50V/d], CH3 (červená): průběh proudu protékající primárním vinutím transformátoru [10A/d]



Obrázek 50: Rezonanční průběh při výkonu 10,4 kW, CH1 (žlutá): průběh napětí na primárním vinutí transformátoru [200V/d], CH3 (růžová): průběh proudu protékající primárním vinutím transformátoru [10A/d]

13 Závěr

Diplomová práce se zabývá návrhem a realizací izolujícího rezonančního měniče s GaN tranzistory. Tato práce je zadána společností Škoda Electric a.s., požadované parametry prototypového měniče zahrnují výkon až 10 kW, spínací frekvenci v oblasti 500 kHz a použití tranzistorů s technologií GaN. První část práce se věnuje úvodní rešerši, která zahrnuje porovnání nové technologie GaN polovodičových součástek, měkkou komutaci a problematiku rezonančních měničů. Ze studie rezonančních měničů a jejich použití společností ŠELC vycházel návrh prototypového měniče.

Dále je v práci uveden návrh rezonančního obvodu. Pro výrobu transformátoru byla vybrána firma SKYBERTECH s.r.o., která poskytla v rámci diplomové práce dva vzorky rezonančních transformátorů. Na základě výstupních parametrů simulace výkonového obvodu byly dimenzovány jednotlivé výkonové komponenty. Pro konkrétní aplikaci byl vybrán rezonanční kondenzátor CSM IPT od firmy CELEM. Hlavní výkonovou částí měniče je GaN tranzistor IGO60R070D1 od firmy Infineon. S ohledem na požadované parametry měniče bylo zvoleno paralelní řazení dvou prvků s cílem snížení jejich ztrátového výkonu. V práci je vypočten ztrátový výkon tranzistoru, který má hodnotu 11,8 W. Pomocí simulace bylo také provedeno dimenzování kondenzátorové baterie, která je složena z kondenzátorů B32774D4505K000 a B58031I5105M062 od firmy TDK. Následně byl proveden návrh budících obvodů. K buzení zmiňovaných tranzistorů byl vybrán doporučený driver 1EDF5673F rovněž od firmy Infineon. Pro buzení paralelní kombinace tranzistorů byla zvolena koncepce jednoho driveru a dvou budících obvodů. Napájecí zdroj silnoproudé části driveru poskytuje izolované napětí o hodnotě 9 V. Generování mrtvých časů je realizováno pomocí hradla NAND a invertorů. Doba mrtvého času je nastavena pomocí RC prvků.

Následoval návrh jednotlivých desek plošných spojů. Stěžejním bodem mechanického uspořádání bylo umístění rezonančních prvků, kde bylo nutné uvažovat rozdílné konstrukce rezonančního transformátoru. Především tyto důvody vedly k rozdělení topologie měniče na primární část – jednofázový střídač a sekundární část – synchronní usměrňovač. Jedna část měniče se skládá ze základní silové desky a dvou desek s výkonovými tranzistory. Při návrhu desek byla hlavním cílem eliminace parazitních impedancí. Výsledné mechanické uspořádání nabízí flexibilní použití desek s výkonovými

tranzistory. Po ručním osazení desek plošných spojů bylo provedeno oživení a ověření funkce měniče.

Prvotní oživení desek s výkonovými tranzistory spočívalo v ověření funkčnosti izolovaných napájecích zdrojů a ověření průběhů U_{GS} . Následně byly ověřeny funkce jednotlivých desek při tvrdém spínání. Dále bylo nutné zajistit potřebné řídicí signály rezonančního měniče. Nakonec byla navrhována řídicí deska se spínacím regulátorem ICE2HS01G. Nastavení spínací frekvence předcházelo měření rozptylové indukčnosti rezonančního transformátoru pomocí RLC můstku. Hodnota spínací frekvence byla nastavena přibližně na 500 kHz. K dosažení měkkého spínání, které vede k eliminaci spínacích ztrát, bylo nutné zajistit správné spínání prvků. Toto nastavení bylo prováděno postupným laděním, kdy byl sledován průběh napětí V_{GS} jednotlivých tranzistorů v souvislosti průběhu primárního napětí transformátoru a proudu protékajícího primárním vinutím. Optimální velikost magnetizačního proudu byla nastavena pomocí vzduchové mezery rezonančního transformátoru. Z průběhu zvlnění výstupního napětí je zřejmé, že velikost filtračního kondenzátoru je dostačující. Cíle diplomové práce byly splněny a výsledkem je izolující rezonanční měnič s GaN prvky se spínací frekvencí 500 kHz dosahující výkonu 10 kW.

Budoucí plánem je provedení tepelného dimenzování a optimalizace chlazení, které se z časových důvodů neuskutečnilo. Z důvodu poskytnutí vzorků zmiňovaných tranzistorů nebyl použit obdobný tranzistor IGOT60R070D1, který se liší umístěním plochy pro chladič. Použití tohoto tranzistoru by vedlo ke zlepšení odvodu ztrátového výkonu, které by znamenalo navýšení spínací frekvence i výkonu. Dále je v plánu provést měření při dodání transformátorových jader pro vysokofrekvenční aplikace, které nebyly doručeny před odevzdáním diplomové práce. Jako další perspektivní výzkum se nabízí měření EMC prototypového měniče při měkkém a tvrdém spínání.

Seznam literatury a informačních zdrojů

- [1] JÁRA, Martin. Nové topologie polovodičových měničů s vysokou účinností. Plzeň, 2017. Disertační práce. Západočeská univerzita v Plzni, Fakulta elektrotechnická. Vedoucí práce Zdeněk Peroutka.
- [2] GAN Basics, Power Electronics [online]. [cit. 2021-04-28]. Dostupné z: <https://www.powerelectronics.com/technologies/gan-transistors/article/21863347/gan-basics-faqs>
- [3] The Road to Success for Power Semiconductors, Infineon [online]. [cit. 2021-04-28]. Dostupné z: https://www.infineon.com/dgdl/Infineon-GalliumNitride_CoolGaN_The_road_to_success_for_power_semiconductors_GaN_Vs_SiC_vs_SJ-Article-v01_00-EN.pdf?fileId=5546d4626cb27db2016d0104fe637cb9
- [4] CoolGaN™ totem-pole PFC design guide and power loss modeling, Infineon [online]. [cit. 2021-04-28]. Dostupné z: https://www.infineon.com/dgdl/Infineon-Design_guide_Gallium_Nitride-CoolGaN_totem-pole_PFC_power_loss_modeling-ApplicationNotes-v01_00-EN.pdf?fileId=5546d4626d82c047016d95daec4a769a
- [5] RASHID H., Muhammad. Power Electronics Handbook, Fourth edition, 2018. ISBN 978-0-12-811407-0
- [6] VONDRÁŠEK, František. Výkonová elektronika. Sv. 3, Měniče s vlastní komutací a bez komutace. V Plzni: Západočeská univerzita, 2008. ISBN 80-7082-980-X
- [7] TAUT, Aleš. Primární měniče pomocných pohonů trakčních vozidel napájené z napětí 3kV DC. Škoda Electric a.s., 2011.
- [8] BO YANG, "Topology Investigation for Front-End dc-dc Power Conversion for Distributed Power System, Virginia Tech Dissertation" [online]. [cit. 2021-04-28]. Dostupné z: <https://vtechworks.lib.vt.edu/handle/10919/28982>
- [9] M. Arazi, A. Payman, M. B. Camara and B. Dakyo, "Study of different topologies of DC-DC resonant converters for renewable energy applications," *2018 Thirteenth International Conference on Ecological Vehicles and Renewable Energies (EVER)*, 2018, pp. 1-6, doi: 10.1109/EVER.2018.8362398.
- [10] W. Su, H. Eichi, W. Zeng and M. Chow, "A Survey on the Electrification of Transportation in a Smart Grid Environment," in *IEEE Transactions on Industrial Informatics*, vol. 8, no. 1, pp. 1-10, Feb. 2012, doi: 10.1109/TII.2011.2172454.
- [11] Resonant LLC Converter: Operation and Design. Infineon [online]. [cit. 2021-04-28]. Dostupné z: https://www.infineon.com/dgdl/Infineon-MOSFET_OptiMOS_resonant_LL_C_converter_operation_and_design-AN-v01_00-EN.pdf?fileId=db3a30433acf32c9013ad11cddde01b6

- [12] CSM IPT, Celem Power Electronics [online]. [cit. 2021-04-28]. Dostupné z: https://www.celem.com/csm_ipt
- [13] IGO60R070D1. Infineon [online]. [cit. 2021-04-28]. Dostupné z: https://www.infineon.com/dgdl/Infineon-IGO60R070D1-DataSheet-v02_11-EN.pdf?fileId=5546d46265f064ff016685f053216514
- [14] VONDRÁŠEK, František et al. Projektování výkonových polovodičových měničů: vybrané stati. 1. vyd. V Plzni: Západočeská univerzita, 2008. 216 s. Výkonová elektronika; sv. 6. ISBN 978-80-7043-653-0.
- [15] CoolGaN™ totem-pole PFC design guide and power loss modeling. Infineon [online]. [cit. 2021-05-02]. Dostupné z: https://www.infineon.com/dgdl/Infineon-Design_guide_Gallium_Nitride-CoolGaN_totem-pole_PFC_power_loss_modeling-ApplicationNotes-v01_00-EN.pdf?fileId=5546d4626d82c047016d95daec4a769a
- [16] Driving CoolGaN™ 600 V high electron mobility transistors. Infineon [online]. [cit. 2021-05-02]. Dostupné z: https://www.infineon.com/dgdl/Infineon-ApplicationNote_CoolGaN_600V_emode_HEMTs_Driving_CoolGaN_high_electr on_mobility_transistors_with_EiceDRIVER_1EDI_Compact-ApplicationNotes-v02_00-EN.pdf?fileId=5546d46262b31d2e016368e4d7a90708
- [17] Thermal performance of surface mount semiconductor packages. Infineon [online]. [cit. 2021-05-02]. Dostupné z: https://www.infineon.com/dgdl/Infineon-Package_MOSFET_Thermal_performance_of_surface_mount_semiconductor_packages-AN-v01_01-EN.pdf?fileId=5546d462636cc8fb0163bbc605c2585f
- [18] GaN EiceDRIVER™ product family, 1EDF5673F. Infineon [online]. [cit. 2021-05-02]. Dostupné z: https://www.infineon.com/dgdl/Infineon-1EDF5673F-DataSheet-v02_03-EN.pdf?fileId=5546d46266a498f50166c9b590b52264
- [19] CoolGaN™ 600 V half-bridge evaluation platform featuring EiceDRIVER™ GaN. Infineon [online]. [cit. 2021-05-02]. Dostupné z: https://www.infineon.com/dgdl/Infineon-ApplicationNote_EvaluationBoard_EVAL_1EDF_G1_HB_GAN-ApplicationNotes-v01_02-EN.pdf?fileId=5546d46268554f4a01685ac9e48d0291
- [20] ČSN EN 50124-1. Drážní zařízení - Koordinace izolace - Část 1: Základní požadavky - Vzdušné vzdálenosti a povrchové cesty pro všechna elektrická a elektronická zařízení. Český normalizační institut, 2002. Třídící znak 333501.
- [21] CeraLink Capacitors. TDK Electronics AG [online]. [cit. 2021-05-16]. Dostupné z: https://www.tdk-electronics.tdk.com/inf/20/10/ds/B58031_LP.pdf
- [22] Film Capacitors – Metallized Polypropylene Film Capacitors (MKP). TDK Electronics AG [online]. [cit. 2021-05-16]. Dostupné z: https://product.tdk.com/system/files/dam/doc/product/capacitor/film/mkp_mfp/data_sheet/20/20/db/fc_2009/mkp_b32774_778.pdf

- [23] Transformer 760390014. Würth Elektronik [online]. [cit. 2021-05-16]. Dotupné z: <https://www.we-online.de/katalog/datasheet/760390014.pdf>

Seznam obrázků

OBRÁZEK 1: POROVNÁNÍ POLOVODIČOVÝCH STRUKTUR PRO SI, SiC A GAN-HEMT [3]	14
OBRÁZEK 2: POROVNÁNÍ NÁBOJE HRADLA QG A ZTRÁT NA ŘÍDÍCÍ ELEKTRODĚ (VPRAVO NAHOŘE) [3]	15
OBRÁZEK 3: POROVNÁNÍ VÝSTUPNÍHO NÁBOJE Q_{oss} [3]	16
OBRÁZEK 4: TYPICKÉ TRAJEKTORIE SPÍNÁNÍ POLOVODIČOVÝCH SOUČÁSTEK [3]	17
OBRÁZEK 5: SCHÉMA ZAPOJENÍ OBVODU PRO SPÍNÁNÍ V NULE PROUDU [5]	18
OBRÁZEK 6: SCHÉMA ZAPOJENÍ OBVODU PRO SPÍNÁNÍ V NULE NAPĚTÍ [5]	19
OBRÁZEK 7: TVRDÉ A MĚKKÉ SPÍNÁNÍ	19
OBRÁZEK 8: SRC - SÉRIOVÝ REZONANČNÍ MĚNIČ	20
OBRÁZEK 9: PŘENOSOVÁ CHARAKTERISTIKA SRC MĚNIČE [9]	21
OBRÁZEK 10: PRC - PARALELNÍ REZONANČNÍ MĚNIČ	22
OBRÁZEK 11: PŘENOSOVÁ CHARAKTERISTIKA PRC MĚNIČE [9]	22
OBRÁZEK 12: LLC REZONANČNÍ MĚNIČ	23
OBRÁZEK 13: PŘENOSOVÁ CHARAKTERISTIKA LLC MĚNIČE [10]	24
OBRÁZEK 14: SCHÉMA SIMULAČNÍHO MODELU LLC MĚNIČE	27
OBRÁZEK 15: PRŮBĚH NAPĚTÍ (MODRÁ) A PROUDU (ČERVENÁ) NA REZONANČNÍM KONDENZÁTORU	28
OBRÁZEK 16: PRŮBĚH PRIMÁRNÍHO NAPĚTÍ (NAHOŘE), PROUDU ROZPTYLOVOU INDUKČNOSTÍ (UPROSTŘED) A MAGNETIZAČNÍ PROUD (DOLE)	29
OBRÁZEK 17: PRŮBĚH NAPĚTÍ A PROUDU NA VYPÍNATELNÉ SOUČÁSTCE	29
OBRÁZEK 18: FREKVENČNÍ SPEKTRUM PRIMÁRNÍHO PROUDU	31
OBRÁZEK 19: KONDENZÁTOR CSM IPT [12]	32
OBRÁZEK 20: IGO60R070D1 [13]	33
OBRÁZEK 21: TEPELNÝ MODEL POUZDRA PŘIPÁJENÉHO K PCB [17]	37
OBRÁZEK 22: SCHÉMA MĚŘENÍ PRO STANOVENÍ RTHJA	38
OBRÁZEK 23: ZVLNĚNÍ VÝSTUPNÍHO NAPĚTÍ	40
OBRÁZEK 24: NÁHRADNÍ OBVOD (A) A VSTUPNÍ HRADLOVÁ CHARAKTERISTIKA (B) [18]	42
OBRÁZEK 25: NÁHRADNÍ OBVOD GAN TRANZISTORU S RC HRADLOVÝM OBVODEM (A) A PRŮBĚH NAPĚTÍ V_{GS} (B) [18]	43
OBRÁZEK 26: PRŮBĚHY NAPĚTÍ V_{GS} S RC OBVODEM (A), IDEÁLNÍ (B), VÝSLEDNÝ (C) [18]	44
OBRÁZEK 27: SCHÉMA GAN DRIVERU (A) ŘÍDÍCÍ SIGNÁLY (B) [18]	45
OBRÁZEK 28: SIMULACE OBVODU S PARALELNÍM ŘAZENÍM TRANZISTORŮ	46
OBRÁZEK 29: PRŮBĚHY PROUDŮ I_D , I_G , I_S A NAPĚTÍ V_{GS}	47
OBRÁZEK 30: ČÁST SILOVÉHO OBVODU	48
OBRÁZEK 31: IZOLOVANÝ NAPÁJECÍ ZDROJ	49
OBRÁZEK 32: SLABOPROUDÁ ČÁST DRIVERU	50
OBRÁZEK 33: GENERÁTOR MRTVÝCH ČASŮ	50
OBRÁZEK 34: SIMULAČNÍ MODEL GENERÁTORU MRTVÝCH ČASŮ	51
OBRÁZEK 35: PRŮBĚHY ŘÍDÍCÍCH LOGICKÝCH SIGNÁLŮ	51
OBRÁZEK 36: SILNOPROUDÁ ČÁST DRIVERU	52
OBRÁZEK 37: POPIS DESKY PLOŠNÉHO SPOJE	54
OBRÁZEK 38: ZÁKLADNÍ DESKA	55
OBRÁZEK 39: MODEL REZONANČNÍHO MĚNIČE – JEDNOFÁZOVÝ STRÍDAČ	56
OBRÁZEK 40: SCHÉMA ZAPOJENÍ	57
OBRÁZEK 41: 3D MODEL ŘÍDÍCÍ DESKY	58

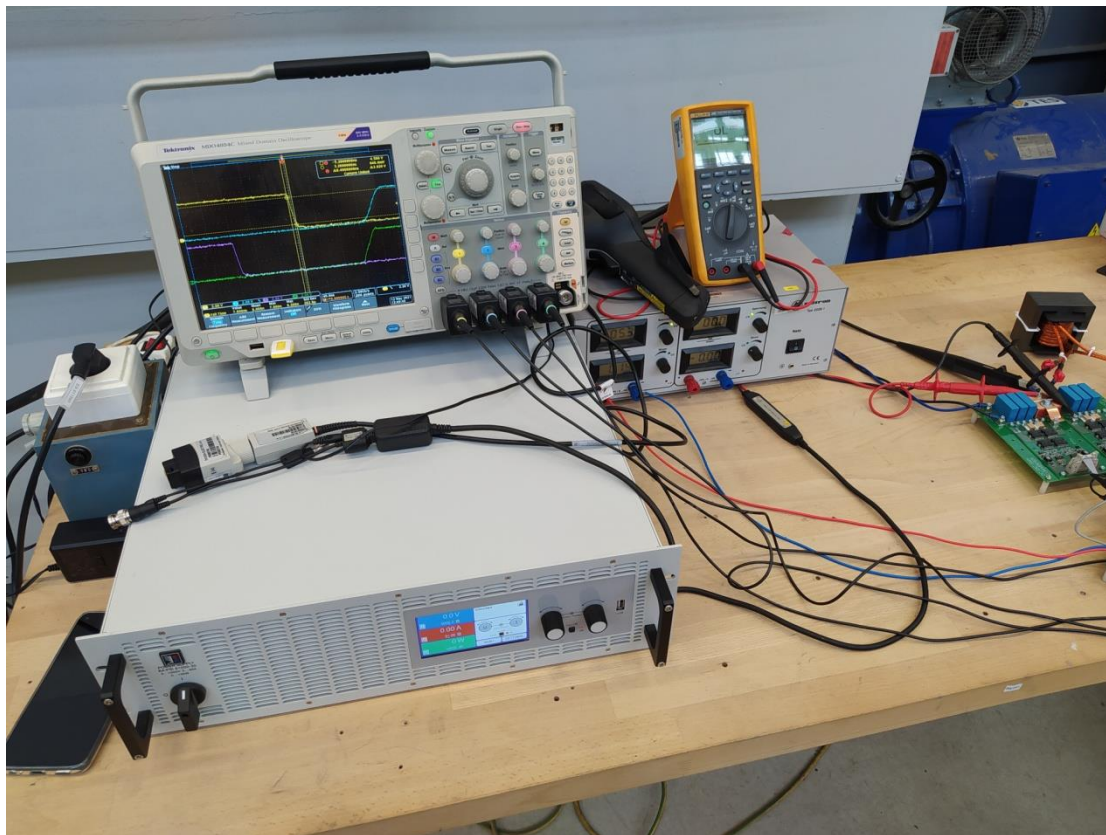
OBRÁZEK 42: VÝSTUPNÍ SIGNÁLY Z ŘÍDÍCÍ DESKY, CH1 (MODRÁ) A CH2 (SVĚTLÉ MODRÁ): ŘÍDÍCÍ SIGNÁLY PRIMÁRNÍ STRANY MĚNIČE [2V/D], MRTVÝ ČAS 140 NS, DUTY CYCLE 43,54%, CH3 (ČERVENÁ) A CH4 (ZELENÁ): ŘÍDÍCÍ SIGNÁLY SEKUNDÁRNÍ STRANY MĚNIČE [2V/D], MRTVÝ ČAS 230 NS, DUTY CYCLE 38,74%	59
OBRÁZEK 43: VÝSTUPNÍ SIGNÁLY ŘÍDÍCÍ DESKY – DETAIL NÁBĚŽNÉ HRANY 21,74 NS.....	60
OBRÁZEK 44: VÝSTUPNÍ SIGNÁLY ŘÍDÍCÍ DESKY – DETAIL SESTUPNÉ HRANY 8 NS.....	60
OBRÁZEK 45: CH2 (SVĚTLÉ MODRÁ): PRŮBĚH NAPĚTÍ VGS [2V/D], PERIODA 2,01 μ S, NÁBĚŽNÁ HRANA 15,02 NS.....	61
OBRÁZEK 46: REZONANČNÍ PRŮBĚH PŘI VÝKONU 7,24 kW, CH1 (MODRÁ): PRŮBĚH NAPĚTÍ NA PRIMÁRNÍM VINUTÍ TRANSFORMÁTORU [200V/D], CH3 (ČERVENÁ): PRŮBĚH PROUDU PROTÉKAJÍCÍ PRIMÁRNÍM VINUTÍM TRANSFORMÁTORU [10A/D]	61
OBRÁZEK 47: CH1 (MODRÁ): PRŮBĚH NAPĚTÍ NA SEKUNDÁRNÍM VINUTÍ TRANSFORMÁTORU [200V/D], CH3 (ČERVENÁ): PRŮBĚH PROUDU PROTÉKAJÍCÍ SEKUNDÁRNÍM VINUTÍM TRANSFORMÁTORU [10A/D]	62
OBRÁZEK 48: CH1 (MODRÁ): PRŮBĚH ZVLNĚNÍ VÝSTUPNÍHO STEJNOSMĚRNÉHO NAPĚTÍ [500MV/D], CH3 (ČERVENÁ): PRŮBĚH PROUDU PROTÉKAJÍCÍ PRIMÁRNÍM VINUTÍM TRANSFORMÁTORU [10A/D]	62
OBRÁZEK 49: CH1 (MODRÁ): PRŮBĚH NAPĚTÍ NA REZONANČNÍM KONDENZÁTORU [50V/D], CH3 (ČERVENÁ): PRŮBĚH PROUDU PROTÉKAJÍCÍ PRIMÁRNÍM VINUTÍM TRANSFORMÁTORU [10A/D].....	63
OBRÁZEK 50: REZONANČNÍ PRŮBĚH PŘI VÝKONU 10,4 kW, CH1 (ŽLUTÁ): PRŮBĚH NAPĚTÍ NA PRIMÁRNÍM VINUTÍ TRANSFORMÁTORU [200V/D], CH3 (RŮŽOVÁ): PRŮBĚH PROUDU PROTÉKAJÍCÍ PRIMÁRNÍM VINUTÍM TRANSFORMÁTORU [10A/D]	63

Seznam tabulek

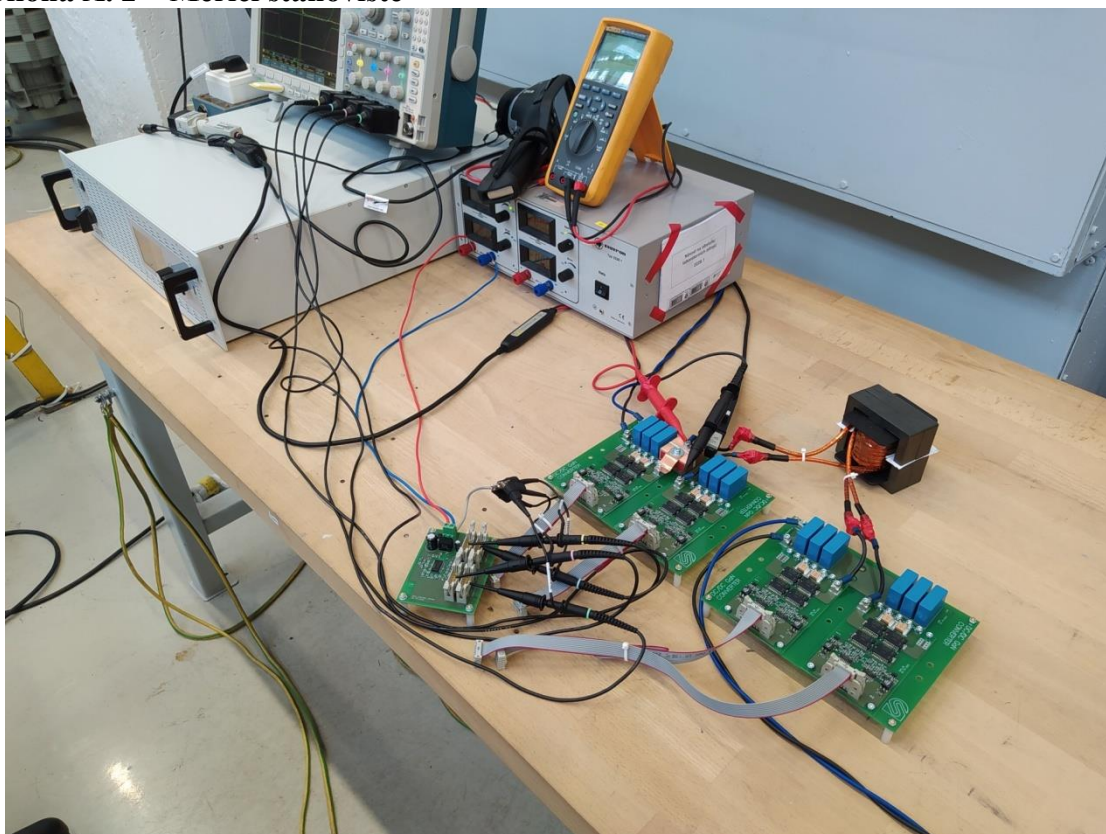
TABULKA 1: POŽADOVANÉ PARAMETRY	13
TABULKA 2: VÝCHOZÍ HODNOTY TRANSFORMÁTORU	25
TABULKA 3: VÝCHOZÍ HODNOTY PRO DIMENZOVÁNÍ KONDENZÁTORU	28
TABULKA 4: VÝCHOZÍ HODNOTY PRO DIMENZOVÁNÍ SPÍNACÍCH SOUČÁSTEK	30
TABULKA 5: VÝSLEDKY SIMULACE	30
TABULKA 6: SPECIFIKACE TRANSFORMÁTORU	31
TABULKA 7: SPECIFIKACE REZONANČNÍHO KONDENZÁTORU [12].....	32
TABULKA 8: IGO60R070D1 [13].....	33
TABULKA 9: POROVNÁNÍ ZTRÁT	36
TABULKA 10: SEZNAM PINŮ 1EDF5673F [18]	41
TABULKA 11: ČSN EN 50124-1 [20]	53

Přílohy

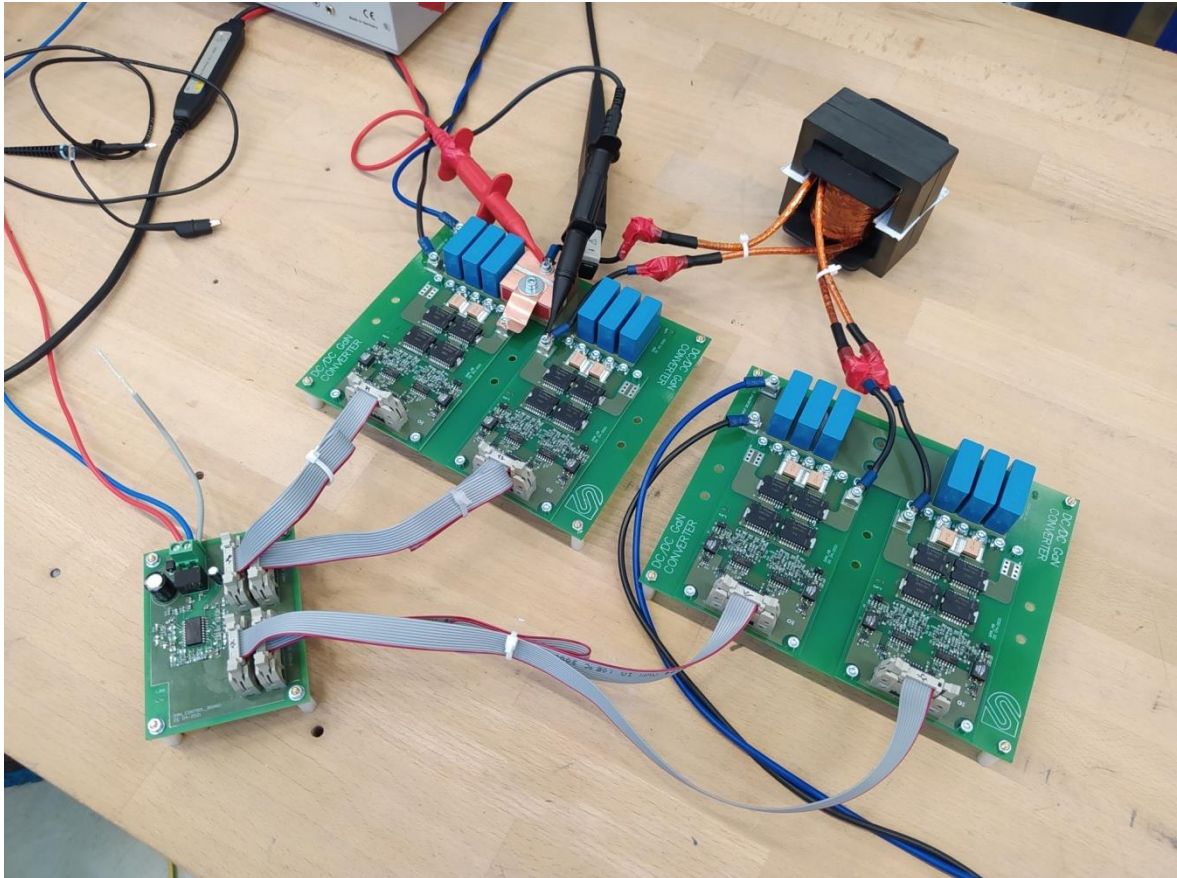
Příloha A. 1 – Měřicí stanoviště



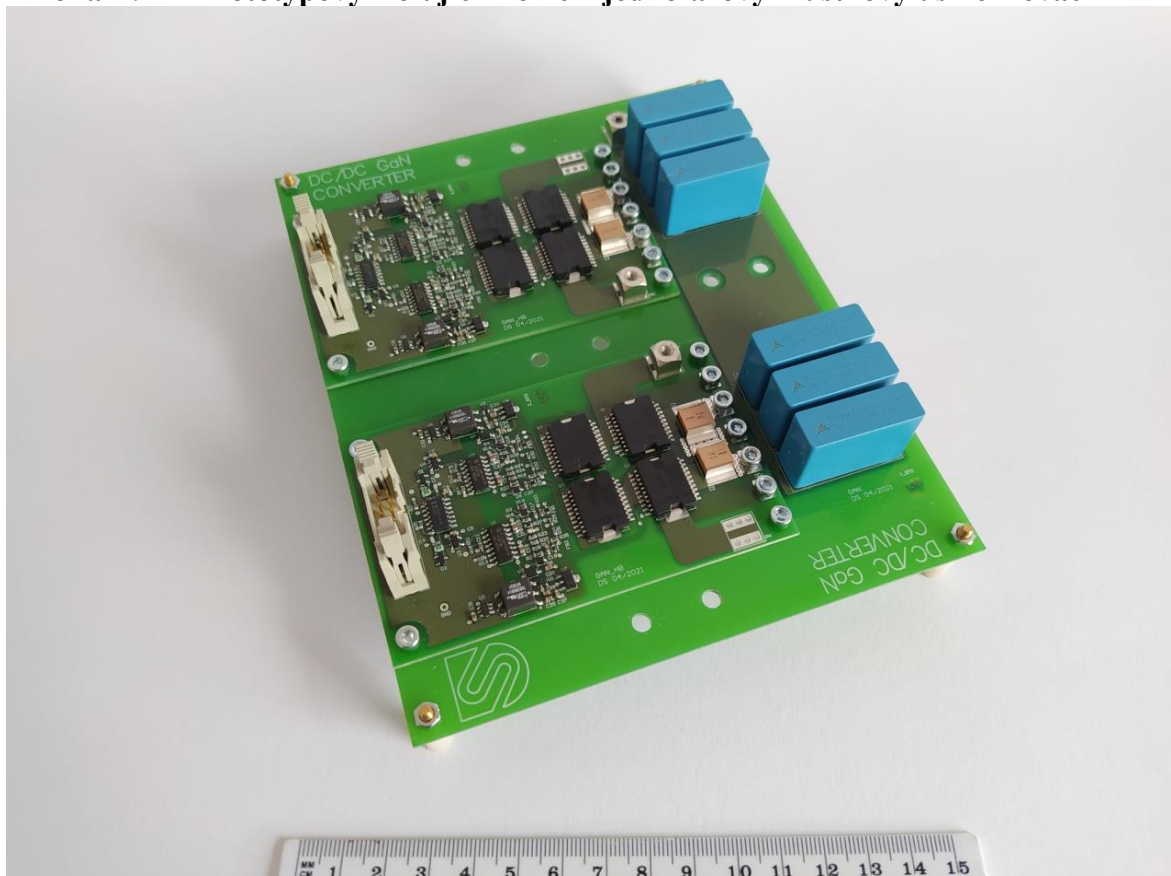
Příloha A. 2 – Měřicí stanoviště



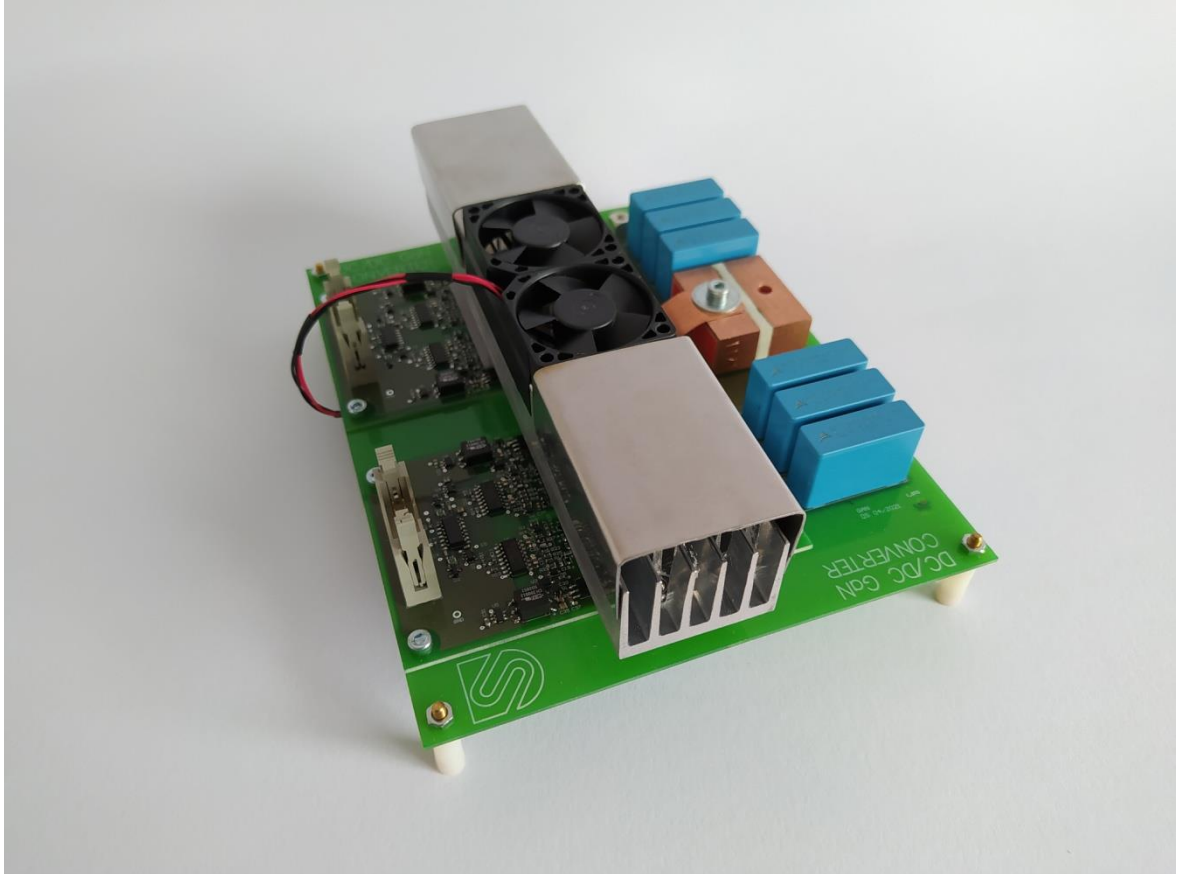
Příloha A. 3 – Měřicí stanoviště – detail měniče



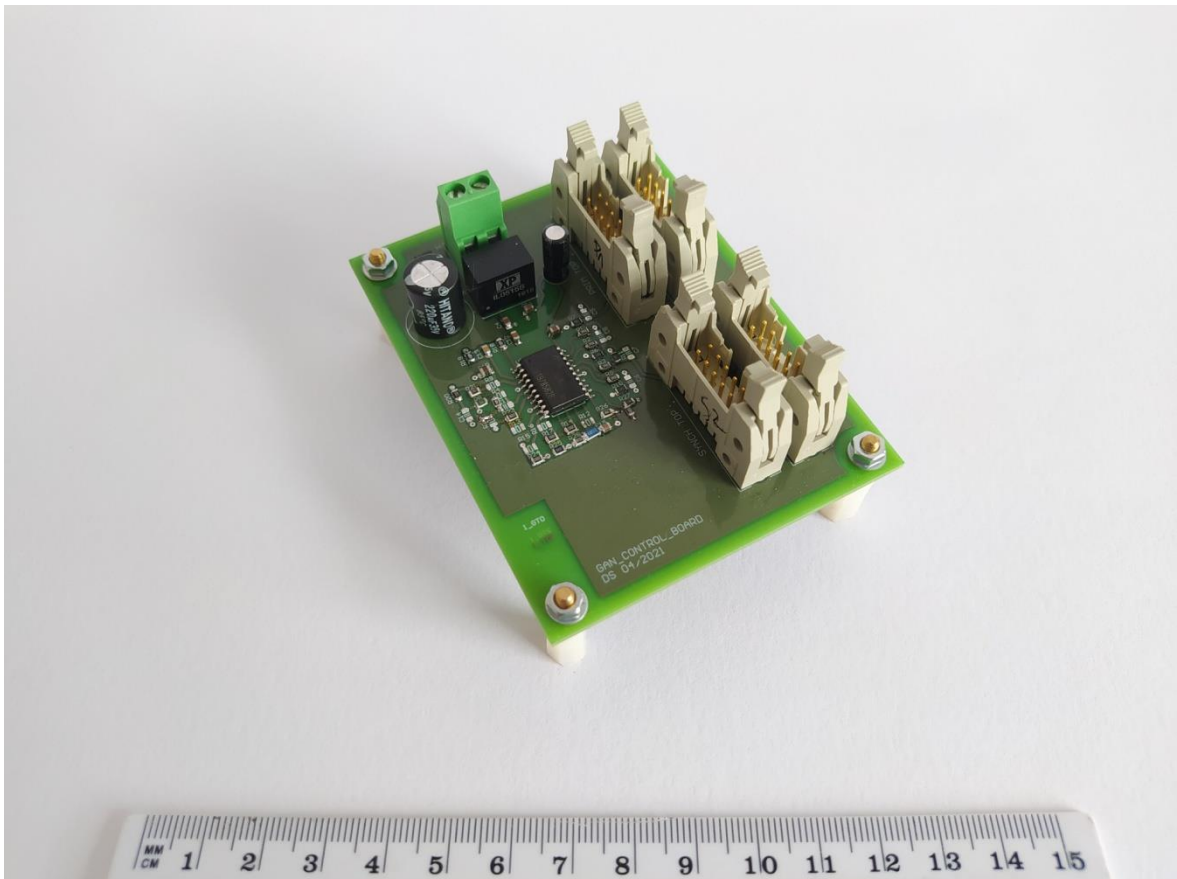
Příloha B. 1 – Prototypový izolující měnič – jednofázový můstkový usměrňovač



Příloha B. 2 – Prototypový izolující měnič – jednofázový můstkový střídač



Příloha C – Řídící deska



Příloha D – Seznam součástek desky půlmůstku

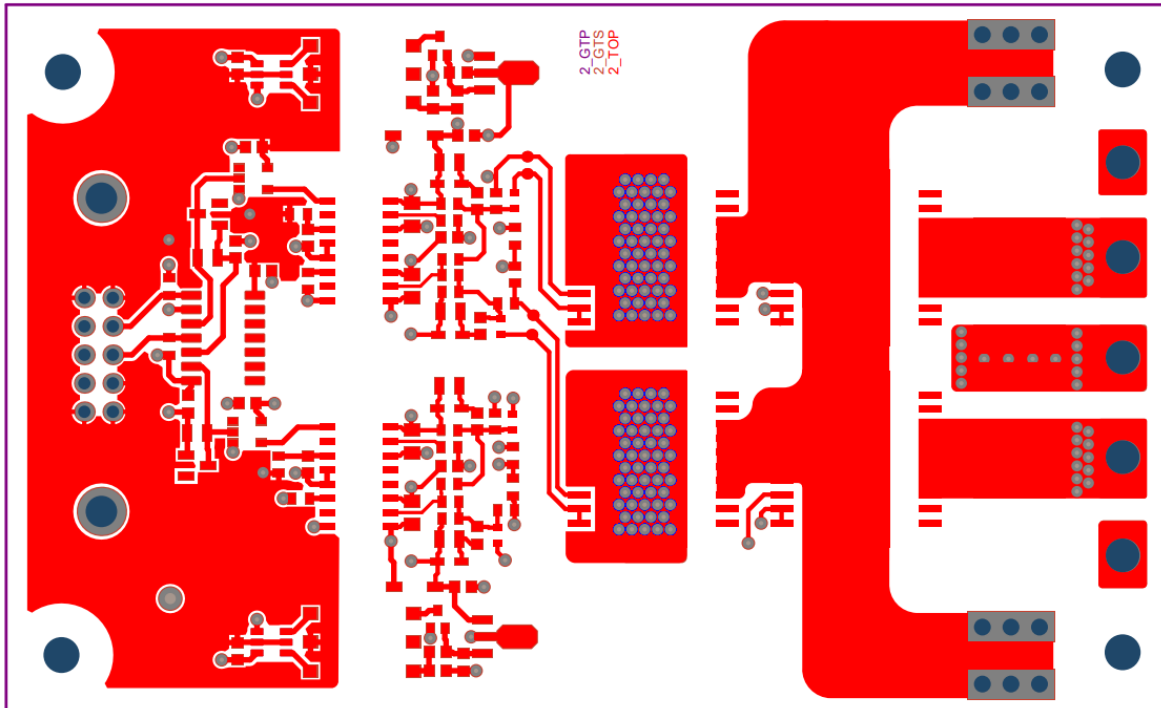
No.	Designator	Description	Comment	Footprint	Quantity
1	C1, C2	CAP CeraLink 1.00u 500V 11x8mm (polar)	1.00u	SM_CAP_POL_CER RALINK_A	2
2	C3, C4	CAP CER 100pF 10V X8R 0603	100p	sm_cap_0603	2
3	C5, C6, C7	CAP CER 0.1uF 0603	0.1u	sm_cap_0603	3
4	C11, C12	CAP CER 0.022UF 25V X7R 0603	22n	sm_cap_0603	2
5	C13, C14, C15, C16	CAP CER 0.1UF 25V X7R 0805	0.1u	sm_cap_0805	4
6	C17, C18, C19, C20	CAP CER 3000p 50V NPO 0603	300pF	sm_cap_0603	4
7	C21, C22	CAP CER 1000PF 16V C0G 0603	1000p	sm_cap_0603	2
8	C31, C32	CAP CER 10.0u 10V X6S 20% 0603	10.0u	sm_cap_0603	2
9	C33, C34, C35, C36, C37, C38, C39, C40	CAP CER 4.70u 25V X5R 20% 0603	4.70u	sm_cap_0603	8
10	D1, D2	Small Signal Schottky Diode, 30 V, 0.1 A, -65 to 150 degC, 3-Pin SOT23, RoHS, Tape and Reel	BAR43SFILM	STM-SOT23- 3L_A_V	2
11	D3, D4, D5, D6	DIODE SCHOTTKY 30V 200MA SOD323	BAT54WS-E3-08	sm_dio_SOD323	4
12	FB1, FB2, FB3, FB4	FERRITE BEAD 180 OHM 0603 1LN	MPZ1608S181A TAH0	FP- MPZ1608S181ATA H0-MFG	4
13	H3, H4	CON PRESFIT pins 3+3 (two rows) pitch 100mil, bush	PRESSFIT	TH_con_pressfit_pit 100_6pins	2
14	J1	Connector	09185106904	09185106904	1
15	Q1, Q2, Q3, Q4	(IGFET), P-Channel, Enhancement, Pin 9-10 Gate, 1-7,21 Source, 8 KS, 13-18 Drain, 11- 12,19-20 NC, 21 Pins	IGO60R070D1	SOIC127P1420X35 0-21N-1	4
16	R1, R2	RES 0603 4k7 1% 100ppm SMD thick film	4k7	sm_res_0603	2
17	R3, R4	RES 0805 1k 1% 100ppm SMD thick film	1k	sm_res_0805	2

No.	Designator	Description	Comment	Footprint	Quantity
18	R11, R12, R15, R16, R17, R18	RES SMD 470 OHM 1% 1/10W 0603	470	sm_res_0603	6
19	R13, R14	RES SMD 18K OHM 1% 1/10W 0603	18k	sm_res_0603	2
20	R19, R20, R21, R22	RES 0805 360k 1% 100ppm SMD thick film	10	sm_res_0805	4
21	R23, R24, R25, R26	RES SMD 1 OHM 1% 1/10W 0603	1	sm_res_0603	4
22	R27, R28	RES 0603 39.0R 1% 100ppm SMD thick film	3.3	sm_res_0603	2
23	R29, R30, R31, R32	RES SMD 2 OHM 1% 1/10W 0603	2	sm_res_0603	4
24	R33, R34, R35, R36	RES SMD 10K OHM 1% 1/10W 0603	10k	sm_res_0603	4
25	T1, T2	TRF 5V/5V 350mA 1:1.3 2.5kVrms	760390014	sm_trf_760390013	2
26	U1, U2	Single-channel functional and reinforced isolated gate-drive ICs for high voltage enhancement- mode GaN HEMTs	1EDF5673F	SOIC127P600X175- 16N-3-V	2
27	U3, U4	Single Schmitt-Trigger Inverter, DBV0005A, LARGE T&R	SN74LVC1G14D BVR	DBV0005A_L	2
28	U5, U6	IC TRANSFORMER DRIVER 6SOT-23	SN6505BDBVR	FP-DBV0006A-MFG	2
29	U7, U8	ICS LDO 9V 100mA Vin=25V SOT89	UA78L09ACPK	sm_tra_sot89	2
30	U11	Quadruple Positive- NAND Gates With Schmitt-Trigger Inputs, D0014A, TUBE	SN74HC132D	D0014A_M	1
31	V1, V2	DIO Schottky dual, common C, 30V 200mA SOT323	BAT54SWT1G	SM_TRA_SOT323	2
32	V3, V4	DIO Diode Zener 2V0; 500mW; SOD123	BZT52C9V1-TP	SM_DIO_SOD123	2

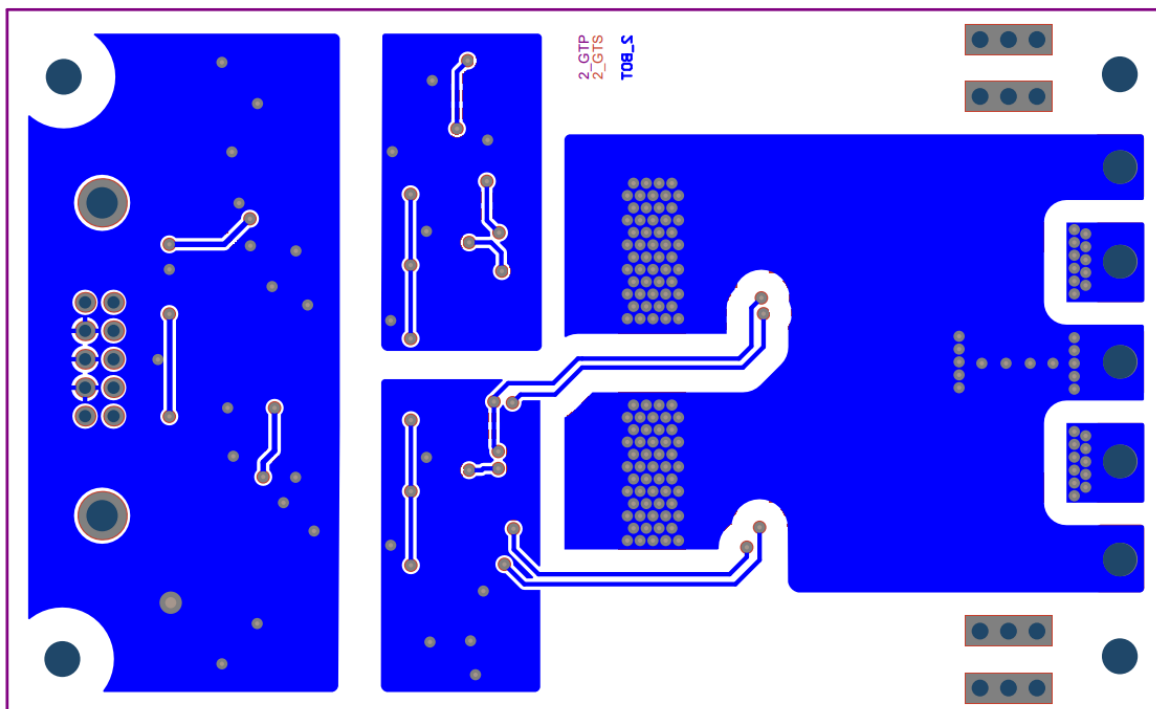
Příloha E – Seznam součástek základní desky

No.	Designator	Description	Comment	Footprint	Quantity
1	C1, C2, C3, C4, C5, C6	Capacitor	B32774D4505K000	B32774D4505K000	6
2	H1, H2	CON PRESSFIT pins 3+3 (two rows) pitch 100mil, bush	7461057	TH_con_pressfit_pit 100_6pins	2

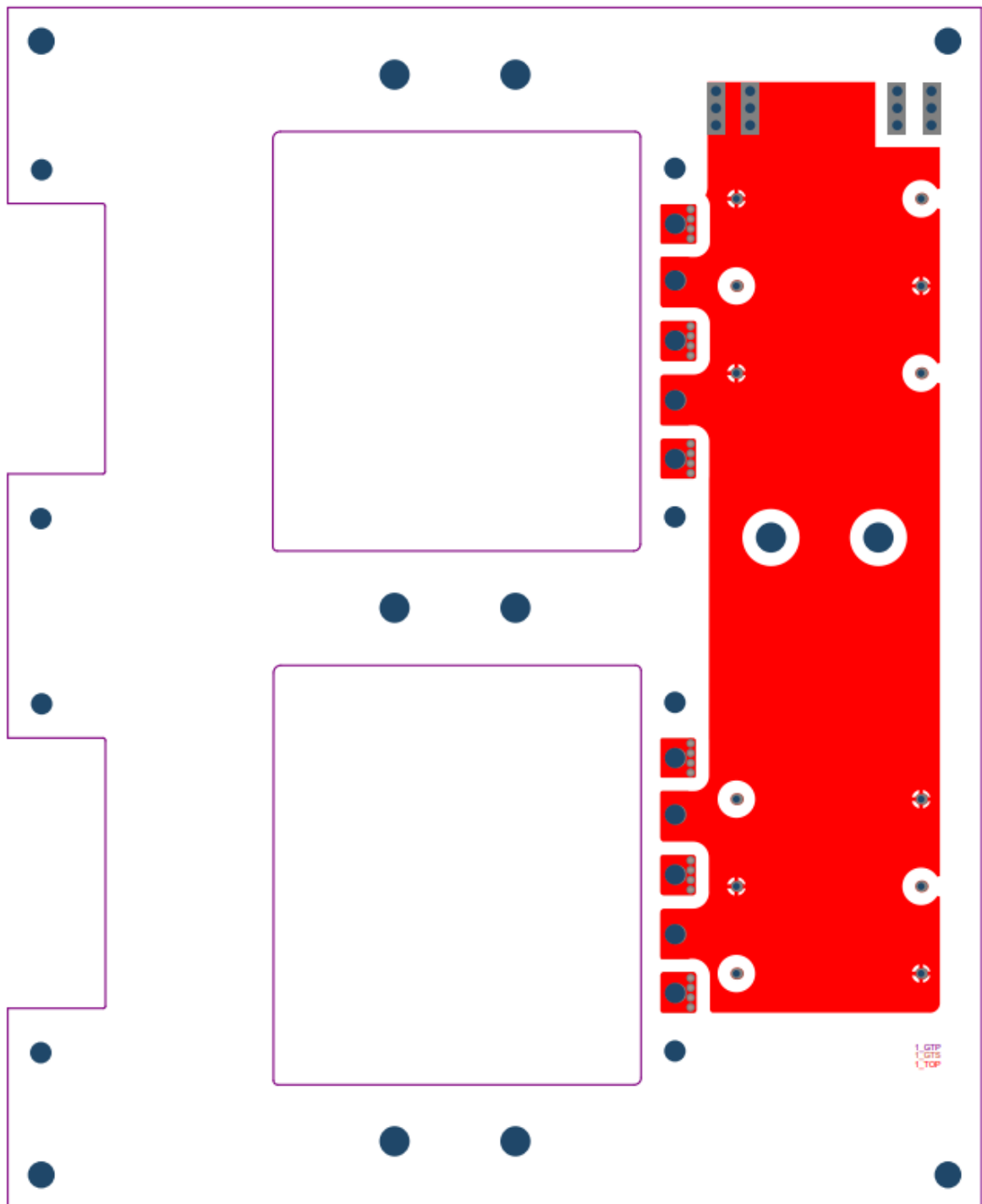
Příloha F. 1 – Deska s výkonovými tranzistory – horní vrstva



Příloha F. 2 – Deska s výkonovými tranzistory – spodní vrstva



Příloha G. 1 – Základní deska – horní vrstva



Příloha G. 2 – Základní deska – spodní vrstva

